

Simulacijski model za oceno izgubnih moči trifaznega razsmernika

Andraž Rihar¹, Anton Darovic¹, Klemen Drobnič¹

¹Fakulteta za elektrotehniko, Univerza v Ljubljani
E-pošta: andraz.rihar@fe.uni-lj.si

Simulation model for power loss estimation of a three phase inverter

Nowadays, three phase inverter fed electric drives can be met in many applications. Knowing the structure of power losses in such a system is key for successful efficiency optimization, thermal management, and life expectancy estimation. Power losses can be assessed analytically, numerically (Spice models), or experimentally. First, characteristics of a SiC MOSFET Spice model were evaluated. Second, an Ansys Simplorer based simulation model for power loss estimation of a three phase inverter was designed and tested. Results demonstrate that the model is suitable for evaluation of inverter's efficiency over a wide range of operating points, showing its potential for further use in comparative analysis of different technologies, semiconductor switches, and drives.

1 Uvod

Dandanes električni pogoni v najrazličnejših aplikacijah predstavljajo enega od bistvenih sestavnih delov naprav. Nepogrešljivo lastnost modernih električnih pogonov predstavljata zmožnost zveznega nastavljanja vrtilne hitrosti in večkvadrantno delovanje. Omenjeno je najlažje doseči s kombinacijo trifaznega dvonivojskega razsmernika, večfaznega električnega pogona in ustreznim vodenjem.

Zahtevnost modernih aplikacij se neprestano povečuje, s tem pa tudi potrebna kompaktnost, cena in kompleksnost rešitev. Zmožnost določanja izgubnih moči električnega pogona je tako bistvena za nadaljnji napredek. Osnovni cilji so optimizacija izkoristka, vpogled v termične razmere v pretvorniku, kot tudi ocenjevanje življenjske dobe komponent in sestavnih delov.

Izgube v močnostnem razsmerniku med drugim vključujejo izgube v močnostnih stikalih, gonilniških vezjih in v pasivnih komponentah. Običajno prevladujejo prve. V smislu ocene izgubnih moči razsmernika obstajajo trije pristopi in sicer: i) analitičen izračun, ii) ocena z numeričnimi simulacijami in iii) eksperimentalne meritve.

Na področju ocenjevanja izgubnih moči v trifaznem razsmerniku je bilo v preteklih letih storjenega veliko napredka. Že pred dvema desetletjema so Drofenik *et al.* v [1] pripravili pregled pristopov k analitični oceni izgubnih moči. V naslednjih letih so se zvrstile izboljšave metod analitičnih ocen. Graovac *et al.* so predstavili podrobne metode za oceno izgubnih moči IGBT in MOS-

FET stikal na podlagi podatkovnih listov [2, 3], predstavljene so bile izboljšane metode za oceno preklonnih [4] in prevodnih [5] izgub. Analitičen pristop je interesanten, vendar lahko za doseganje ustrezne točnosti postane kompleksen in zamuden. Težko je upoštevati dinamiko preklonov, še posebej parazitne pojave, ki so posledica realnih karakteristik močnostnih stikal in tiskanin.

V sklopu numeričnih simulacij so bili uporabljeni različni simulacijski programi (MATLAB/ Simulink, Ansys Simplorer, PLECS, Spice) [6, 7]. Primerjava analitičnih izračunov in simulacijskih rezultatov (Ansys Simplorer) na primeru trifaznega razsmernika s Si MOSFETi (Spice modeli) ugotavlja dobro ujemanje obeh pristopov [6]. Uporabnost pa omejujeta nadomestitev motorja z idealnimi tokovnimi viri in težavno nastavljanje delovnih točk.

Zdi se, da je simulacijski pristop točen, hitro prilagodljiv, lahko popiše hitre prehodne pojave in ob tem upošteva morebitne parazitne parametre. Bistvena pomanjkljivost je potreba po ustrezni zmogljivosti računalniške opreme in točnosti vhodnih podatkov (kompleksnosti simulacijskih modelov stikal različnih proizvajalcev).

V smislu eksperimentalnih meritev sta najpogostejša pristopa neposredna meritev izgubnih moči z merilnimi instrumenti (analizatorjem moči) [8] ter posredna meritev izgubnih moči s kalorimetrično metodo [5]. Metodi imata svoje prednosti in slabosti, osnovno pomanjkljivost predstavljata časovna zahtevnost in potreba po ustreznih resursih (cena prototipov, merilne opreme, itn.).

Namen članka je za konkreten SiC MOSFET-a preveriti ujemanje karakteristik iz podatkovnih listov s karakteristikami dobljenimi iz pripadajočega Spice modela. Nato so na primeru trifaznega razsmernika prikazane i) priprava simulacijskih modelov z idealiziranimi stikali in s Spice modeli stikal ter ii) prednosti in slabosti obeh izvedb v povezavi z oceno izgubnih moči razsmernika.

2 Metodologija

Simulacijski program Ansys Electronics Desktop (Simplorer) razpolaga z obširnimi knjižnicami komponent in omogoča uporabo različnih vrst močnostnih stikal (IGBT, Si MOSFET, SiC MOSFET, itn.). Knjižnice so razdeljene na več nivojev: i) (nivo Semiconductors System Level) – močnostna stikala z idealizirano karakteristiko, ii) (nivo Semiconductors Device Level – Average in Basic Dynamic) – močnostna stikala z realnejšo karakteristiko,

ki vključuje statične in osnovne dinamične lastnosti in iii) (nivo Spice – Compatible models), ki vključuje statične in več dinamičnih lastnosti. Večina razpoložljivih komponent je splošno nastavljenih in je zato za točen popis delovanja MOSFET-a (na primer enega od proizvajalcev) treba v nastavitve modela vpisati točne vrednosti parametrov iz podatkovnega lista. To je časovno zamudno, zato se kot alternativa ponuja možnost neposrednega uvoza proizvajalčevih Spice modelov tranzistorjev.

2.1 Model tranzistorja z idealizirano karakteristiko

V sklopu osnovnih knjižnic je na voljo simulacijski model MOSFET tranzistorja z (odsekoma linearno) idealizirano karakteristiko, podobno karakteristiki diode. Ta je privzeto definirana s tremi parametri in sicer s padcem napetosti na elementu in diferencialno upornostjo v prevodnem stanju ($U_{fwd} = 0,8 \text{ V}$ in $R_{ds,on} = 1 \text{ m}\Omega$) ter z upornostjo komponente v zapornem stanju ($R_{ds,off} = 100 \text{ k}\Omega$). Da bi približali delovanje idealiziranega tranzistorja realnemu, smo za MOSFET v prevodnem stanju nastavili parametra $U_{fwd} = 0 \text{ V}$ in $R_{ds,on} = 8,6 \text{ m}\Omega$.

2.2 Spice model SiC tranzistorja

Z namenom točnejšega popisa delovanja je bil v simulacijskem modelu uporabljen proizvajalčev Spice model tranzistorja. SiC MOSFET UF3SC120009K4S (United-SiC) ima nazivno napetost 1200 V , nazivni tok 120 A in upornost kanala v prevodnem stanju približno $8,6 \text{ m}\Omega$ [9]. Spice model je definiran s številnimi parametri, ki so v obliki programske kode vpisani bodisi kot konstante, bodisi kot funkcije napetosti in tokov.

Pred pripravo simulacijskega modela trifaznega razsmernika smo preverili primerljivost delovanja Spice modela s karakteristikami iz podatkovnega lista. Pripravljena sta bila simulacijska modela za oceno statičnih in dinamičnih karakteristik modela tranzistorja.

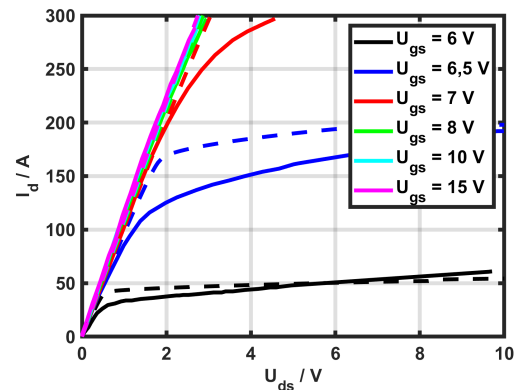
2.2.1 Statične lastnosti modela tranzistorja

V podatkovnem listu SiC MOSFET-a je podanih več tipičnih statičnih karakteristik. Osredotočili smo se na parameter upornosti tranzistorja v prevodnem stanju ($R_{ds,on}$), ki ima na izgubno moč največji vpliv. Pripravljen je bil model z nastavljenim virom DC napetosti, tranzistorjem in ustreznimi meritvami (tok skozi tranzistor I_d , napetost U_{ds}). V sklopu večparametrične analize smo spreminjali napajalno napetost U_{ds} in napetost prožilnega vezja U_{gs} .

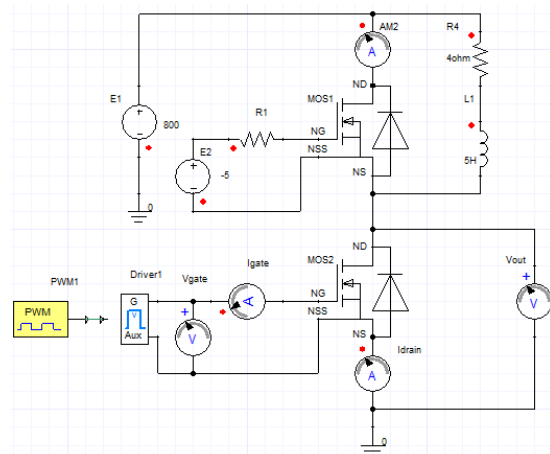
Rezultati kažejo (slika 1), da se izmerjene karakteristike, s tem pa vrednosti parametra $R_{ds,on}$, precej dobro ujemajo s podatki iz podatkovnega lista. Ta v nazivni delovni točki znaša približno $9 \text{ m}\Omega$, kar je blizu vrednosti $8,6 \text{ m}\Omega$ iz podatkovnega lista. Do odstopanja pride pri manjših vrednostih u_{gs} , kar pa v stikalnem režimu obratovanja, ko je tranzistor bodisi popolnoma odprt ($u_{gs} > 10 \text{ V}$) ali popolnoma zaprt, ni problematično.

2.2.2 Dinamične lastnosti modela tranzistorja

Preverili smo nekaj bistvenih dinamičnih lastnosti tranzistorja, za katere je moč sklepati, da najbolj vplivajo na prehodne pojave med delovanjem tranzistorja in posledično tudi na oceno izgubnih moči. Pripravljen je bil



Slika 1: Primerjava statičnih karakteristik tranzistorja UF3SC120009K4S iz podatkovnega lista (polne črte) z rezultati simulacij Spice modela (črtkane črte).

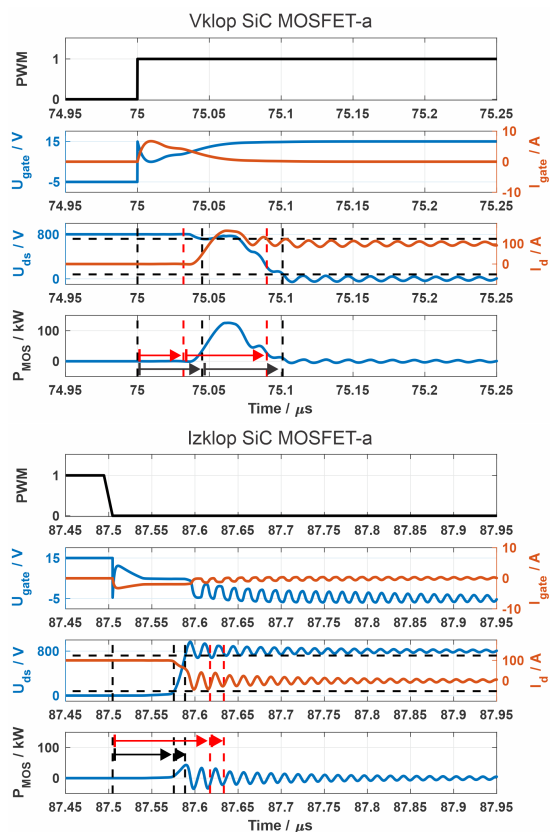


Slika 2: Simulacijski model za oceno dinamičnih lastnosti Spice modela SiC MOSFET-a (t_{on} in t_{off}).

simulacijski model testnega vezja (slika 2) tranzistorske veje z DC napajalnim virom. Parametri modela so bili nastavljeni v skladu z navodili iz podatkovnega lista [9], kjer delovna točka predvideva $u_{ds} = 800 \text{ V}$ in $i_d = 100 \text{ A}$. Zgornji tranzistor je v zapornem stanju (deluje kot prostotečna dioda), dušilka $L1$ pa ob preklapljanju spodnjega tranzistorja deluje kot praktično konstanten vir toka. Gonilniško vezje tranzistorjev predvideva -5 V za izklop pri vrtnem preduporu $R_{g,ext} = 5 \Omega$ in $+15 \text{ V}$ za vklop pri vrtnem preduporu $R_{g,ext} = 1,5 \Omega$.

Vklopni čas tranzistorja t_{on} sestoji iz časa zakasnitve (angl. turn-on delay time) $t_{d(on)}$ in časa porasta (angl. rise time) t_r . Čas zakasnitve traja od trenutka vklopa do trenutka, ko napetost u_{ds} upade do 90 % začetne vrednosti, čas porasta pa traja od trenutka, ko napetost upade z 90 % na 10 % začetne vrednosti [10]. Istosmiselno velja za izklopni čas (čas zakasnitve $t_{d(off)}$ in čas upada t_f). Možna je tudi določitev časov glede na potek toka, vendar je odčitavanje precej težje zaradi številnih oscilacij.

Rezultati simulacijskih tekov (slika 3) kažejo, da so časovni poteki relevantnih veličin ustrezni in sledijo prič-



Slika 3: Časovni potek relevantnih veličin preklpov tranzistorja UF3SC120009K4S. Horizontalne črtkane črte označujejo 10 % in 90 % U_{ds} , vertikalne črtkane črte in horizontalne puščice pa označujejo čase $t_{d(on)}$, t_r , ... - simulacija (črne), podatkovni listi (rdeče).

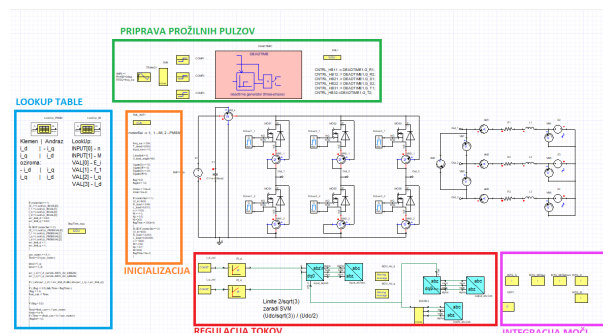
Tabela 1: Primerjava preklpnih časov iz podatkovnega lista in iz simulacije za tranzistor UF3SC120009K4S.

	Simulacija	Podatkovni list
$t_{d(on)}$ [ns]	45	32
t_r [ns]	56	58
t_{on} [ns]	101	90
$t_{d(off)}$ [ns]	71	113
t_f [ns]	13	16
t_{off} [ns]	84	129

kovanim potekom z vsemi pripadajočimi časi preklpov (čas zakasnitve, čas porasta, itn.). Viden je vpliv na dinamiko preklopa zaradi parazitnih parametrov MOSFET-a. Številčni rezultati (tabela 1) kažejo, da izmerjeni časi rahlo odstopajo od časov s podatkovnega lista, so pa v enakem velikostnem razredu in potrjujejo ustreznost Spice modela za ovrednotenje izgubnih moči tudi v luči dinamičnih razmer v vezju. Razlogov za odstopanja je verjetno več, predvidoma lahko vzroke iščemo v: i) delno poenostavljeni sestavi Spice modela, ki ne popisuje vseh vplivov, ii) odstopanju simulacijskega modela od realnega testnega vezja, saj niso upoštevani parazitni parametri testne tiskanine in iii) težavnem odčitavanju časov zaradi oscilacij izhodne napetosti ob preklpkih.

2.3 Simulacijski model trifaznega reguliranega pogona

V programskem okolju Ansys Simplorer je bil pripravljen simulacijski model zaprtozančno vodenega trifaznega pogona (slika 4), ki omogoča večparametrično analizo po navoru M in vrtilni hitrosti električnega stroja n .



Slika 4: Simulacijski model reguliranega električnega pogona s trifaznim razsmernikom.

Uporabljen je trifazen dvonivojski razsmernik z DC napajalnim virom, gladilnim kondenzatorjem in možnostjo vključitve idealiziranih tranzistorjev ali Spice modelov SiC stikal. Tranzistorji so krmiljeni z namenskimi gonilniškimi vezji (bloki), vključene so meritve relevantnih napetosti in tokov.

Električni stroj je izveden kot simetrično trifazno $R-L$ breme z napetostnimi viri, ki predstavljajo inducirane fazne napetosti. Stroj (sinhronski motor s trajnimi magneti podjetja B&R Automation 8KSC96) je v modelu opisan z vpogledno tabelo, ki povezuje nazivne parametre stroja, vhodne vrednosti (navor in vrtilna hitrost) ter izhodne vrednosti (tokova i_d in i_q , amplituda E_i in frekvenca f_1 inducirane napetosti).

Regulacijski sklop skrbi za regulacijo tokov v stroju. Izmerjeni fazni tokovi (tekoče povprečje tokov) so s Parkovo in Clarkino transformacijo pretvorjeni v dq -prostor, za regulacijo vsakega od i_d in i_q tokov pa skrbita PI-regulatorja. Izhoda regulatorjev, t.j. modulacijska indeksa v dq -prostoru sta z inverzno Clarkino in Parkovo transformacijo pretvorjena v tri modulacijske indekse, ki so uporabljeni v sklopu priprave prožilnih pulzov. Implementiran je algoritem modulacije prostorskih vektorjev (angl. Space Vector Modulation), ki modulacijske indekse po potrebi preoblikuje, jih primerja s signalom žage in potem s pomočjo bloka Deadtime pripravi kompletarne prožilne signale z vključenim mrtvim časom.

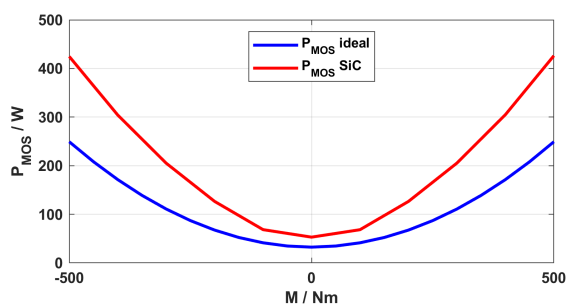
Dodaten sklop enačb in integracije moči skrbi za detekcijo stacionarnega stanja (t.j. trenutka, ko je pogrešek obeh tokov dovolj majhen) in za meritev povprečne moči v eni periodi. Izvedene so meritve moči tranzistorjev, enosmerne napajalne vira in delovne moči stroja.

2.4 Obdelava in analiza podatkov

Rezultati večparametrične analize, torej vrednosti povprečnih moči sklopov modela so bili izvoženi v .csv datoteko in uporabljeni za nadaljnjo analizo v MATLAB-u.

Pripravljena je bila programska koda, ki skrbi za avtomatski uvoz in branje .csv datoteke, pretvorbo v .mat format za nadaljnjo obdelavo in grafični izpis rezultatov.

3 Rezultati in razprava



Slika 5: Izgubne moči tranzistorjev v simulacijskem modelu z idealiziranimi stikali in Spice modeli SiC tranzistorjev.

Izgubne moči $P_{MOS} = f(M, n)$ so bile ocenjene za primer trifaznega razsmernika z idealiziranimi tranzistorji, kot tudi za primer s Spice modeli SiC MOSFET-ov.

Rezultati potrjujejo, da so izgubne moči tranzistorjev v splošnem neodvisne od hitrosti stroja, predvsem v področju manjših moči pa hitrost stroja vpliva na izkoristek razsmernika. Model z idealnimi tranzistorji upošteva le prevodne izgube stikal, ki so od električnega toka (navor stroja) kvadratično odvisne ($P = I_{ef}^2 \cdot R_{ds,on}$). To potrjujejo tudi dobljeni rezultati (slika 5). Stikalnih izgub ni, ker je delovanje tranzistorja opisano z deloma linearizirano $u - i$ karakteristiko (karakteristika diode).

Simulacijski model s Spice modeli stikal upošteva poleg prevodnih tudi stikalne izgube, posledično je vsota izgub na močnostnih stikalih ustrezno večja, kar je še posebej evidentno ob primerjavi vrednosti pri navoru 0 Nm (srednja vrednost toka 0 A) (slika 5).

4 Sklepne ugotovitve

V sklopu študije je bila izvedena primerjava karakteristik Spice modela SiC MOSFET-a s podatki podatkovnega lista. Pripravljen je bil simulacijski model reguliranega trifaznega električnega pogona, ki omogoča večparametrično analizo po navoru in vrtilni hitrosti. Rezultati kažejo, da kljub manjšim odstopanjem karakteristik Spice modela, simulacijski model nudi vpogled v delovanje in oceno izgubnih moči razsmernika v različnih delovnih točkah.

Simulacijski model predstavlja zanimivo platformo za izvedbo nadaljnjih primerjalnih analiz, ki bi ponudile vpogled v odvisnost izgubnih moči od izbire tipa in modela tranzistorjev, od izbire tipa in modela stroja, itn. Pridobljeni rezultati izgubnih moči v odvisnosti od hitrosti in navora so lahko nadalje uporabljeni za oceno potrošnje električnih vozil, izračun dosega za predviden vozni cikel ali pa analizo vpliva različnih parametrov.

Študija ima sicer nekaj pomanjkljivosti. V naslednjem koraku je smiselna nadgradnja karakteristik posameznih sklopov z uvedbo dodatnih parazitnih parametrov (parazitne induktivnosti in upornosti enosmernega vmesnega

tokokroga, notranja upornost napajalnega vira, itn.), s čimer bi bilo delovanje modela bližje realnemu, ocena izgubnih moči pa točnejša.

Zahvala

Delo sofinancira ARRS (programska skupina P2-0258).

Literatura

- [1] U. Drofenik, "A general scheme for calculating switching-and conduction-losses of power semiconductors in numerical circuit simulations of power electronic systems," in *Proc. of the 5th Int. Power Electron. Conf., Niigata, Japan (2005-4)*, 2005.
- [2] D. Graovac and M. Purschel, "IGBT power losses calculation using the data-sheet parameters," *Infineon application note*, vol. 1.1, pp. 1–17, 2009.
- [3] D. Graovac, M. Purschel, and A. Kiep, "MOSFET power losses calculation using the data-sheet parameters," *Infineon application note*, vol. 1, pp. 1–23, 2006.
- [4] J. Guo, H. Ge, J. Ye, and A. Emadi, "Improved method for MOSFET voltage rise-time and fall-time estimation in inverter switching loss calculation," in *2015 IEEE Transportation Electrification Conference and Expo (ITEC)*. IEEE, 2015, pp. 1–6.
- [5] A. Acquaviva, A. Rodionov, A. Kersten, T. Thiringer, and Y. Liu, "Analytical conduction loss calculation of a MOSFET three-phase inverter accounting for the reverse conduction and the blanking time," *IEEE Transactions on Industrial Electronics*, vol. 68, no. 8, pp. 6682–6691, 2020.
- [6] A. Rihar, D. Vončina, R. Fišer, and H. Lavrič, "Primerjava analitičnega in numeričnega izračuna izgubnih moči pri trifaznem razsmerniku z MOSFETi," in *Zbornik 26. mednarodne Elektrotehniške in računalniške konference (ERK 2017)*. IEEE, 2017, pp. 295–298.
- [7] M. H. Ahmed, M. Wang, M. A. S. Hassan, and I. Ullah, "Power loss model and efficiency analysis of three-phase inverter based on SiC MOSFETs for PV applications," *IEEE Access*, vol. 7, pp. 75 768–75 781, 2019.
- [8] K. Kumar and S. B. Santra, "Performance analysis of a three-phase propulsion inverter for electric vehicles using GaN semiconductor devices," *IEEE Transactions on Industry Applications*, vol. 54, no. 6, pp. 6247–6257, 2018.
- [9] "UnitedSiC," <https://unitedsic.com/datasheets/DS.UF3SC120009K4S.pdf>, 2022.
- [10] "ROHM," <https://techweb.rohm.com/knowledge/si-si/03-s-si/4955>, 2022.