

Regulacija močnostnega pretvornika za testiranje razsmernikov

Mitja Nemec, Žiga Selan, Danjel Vončina

Univerza v Ljubljani, Fakulteta za elektrotehniko, Tržaška 25, 1000 Ljubljana, Slovenija

E-pošta: mitja.nemec@fe.uni-lj.si

Control of a PHIL converter

Abstract. The article presents how Power Hardware In the Loop (PHIL) system for emulation of permanent magnet synchronous machine (PMSM) is developed. The main focus of the article is on control algorithm development. As the simulation results show, for proper emulation of PMSM, the most important parameter is performance of current control. This can be significantly improved by using feed-forward compensation technique, which compensates for disturbances in the control loop.

1 Uvod

Z naraščajočo kompleksnostjo elektronike se na vseh področjih pojavljajo težnje oz. zahteve, da se pred uporabo posameznega sklopa, delovanje le tega preveri. To je še posebej izrazito v avtomobilski industriji, kjer standardi kot npr. ISO26262, automotive SPICE in podobni zahtevajo verifikacijo in validacijo tako posameznih podsistemov, kot tudi celotnega sistema [1].

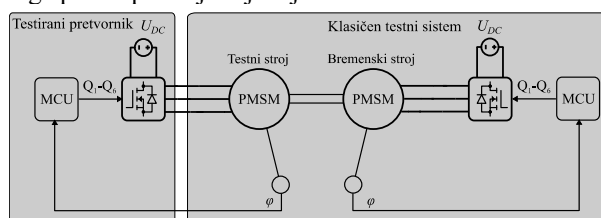
Tako se za potrebe verifikacije in validacije pričenjajo uporabljati koncepti »In-the-Loop«, ki so se sprva razvili za hitrejši razvoj in testiranje posameznih sklopov [2]. Z njimi lahko preverimo zgolj delovanje regulacijskih algoritmov in/ali algoritmov za obdelavo signalov z uporabo simulacijskih orodij (Model In the Loop – MIL). S povezavo končnega računalnika/mikrokrmilnika s simulacijskimi orodji se lahko preveri končna verzija programske opreme (Software In the Loop – SIL). Naslednji korak v testiranju je emulacija na nivoju signalov (Hardware In the Loop – HIL), s katero preverimo delovanje tako programske kot tudi signalne elektronike. Še najbolj kompleksen pa je pristop (Power Hardware In the Loop – PHIL), ki omogoča tudi testiranje močnostne elektronike [3], [4].

PHIL sistemi so najbolj razširjeni na področju prenosnih, mikro in pametnih omrežji [5]–[8]. V določenih segmentih (avtomobilska industrija, ...) pa se pojavljajo trendi, da bi se s PHIL pristopom preveril vsak proizveden kos v celoti. Ker to zahteva uporabo specialne opreme, je to lahko ekonomsko neučinkovito. Tako velja razmisliti, ali se lahko PHIL merilna oprema poceni.

V tem članku raziskujemo možnost, ali lahko nadzor PHIL sistema in celotno emulacijo izvajamo s preprostim mikrokrmilnikom namesto tipičnega pristopa, ki se poslužuje enega ali več FPGA vezja in zelo zmogljivega mikroprocesorja [3].

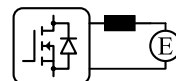
2 Opis sistema

V našem primeru je bila želja s PHIL pristopom nadomestiti klasičen način testiranja močnostnega pretvornika namenjenega za napajanje sinhronskega stroja s trajnimi magneti (slika 1). Pri klasičnem načinu za testiranje potrebujemo dva sklopljena električna stroja in frekvenčni pretvornik, da lahko obremenimo testirani pretvornik. Zaradi serijske vezave treh sklopov je izkoristek takega sistema manjši, kar predvsem povzroča težave z odvajanjem odvečne toplote, poleg tega pa tak postroj vključuje vrteče se dele.



Slika 1: Testiranje pogona preko mehanskega sklopa z drugim pogonom

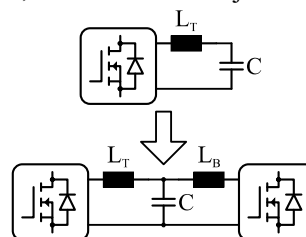
Poenostavljena električna shema takega postroja je prikazana na sliki 2. Pretvornik, ki ga testiramo, je priklopljen na električni stroj, kar je nakazano z induktivnostjo in inducirano napetostjo. Inducirana napetost se spreminja v odvisnosti od vrtilne hitrosti in obremenitve stroja.



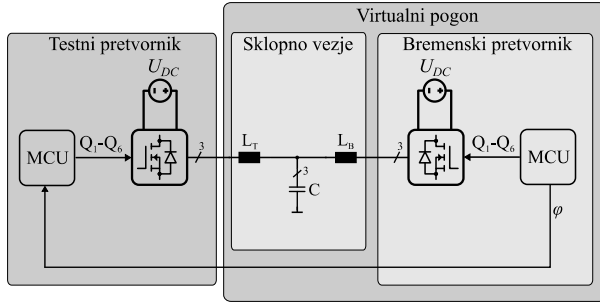
Slika 2: Poenostavljena električna shema testnega postroja

V kolikor se želimo izogniti uporabi električnega stroja, ga lahko nadomestimo z dušilko L_T in kondenzatorjem C (slika 3). Da pa lahko spreminjamo napetost na kondenzatorju, potrebujemo dodaten pretvornik, ki je prav tako priklopljen preko dušilke.

Končni sistem, prikazan na slika 4, sestoji iz testiranega pretvornika ter PHIL sistema. PHIL sistem sestavljajo LCL sklopno vezje, močnostna stopnja in mikrokrmilnik, ki emulira delovanje električnega stroja.



Slika 3: Razvoj PHIL sistema



Slika 4: Končni PHIL sistem

2.1 Dimenzioniranje LCL sklopa

Induktivnost dušilke L_T mora biti primerljiva z induktivnostjo statorskih navitji stroja, pri izbiri vrednosti za L_B vezje pa imamo nekoliko več svobode. Pri izbiri vrednosti induktivnosti L_B tipično ne dopustimo, da bi valovitost zaradi preklpnega delovanja znašala več kot 5%-10% nazivnega toka. Vrednost kapacitivnosti pa naj bo čim večja, tako da bo valovitost napetosti zaradi stikalnega delovanja čim manjša, vendar pa moramo pri tem paziti, da bo mejna frekvenca $L_B C$ vezja višja od najvišje električne frekvence osnovnega harmonika, ki jo še pričakujemo.

3 Emulacija stroja

Za emulacijo sinhronskega stroja s trajnimi magneti moramo ustrezno nastaviti napetosti na kapacitivnosti C . Želena vrednost za to napetost dobimo iz napetostnih enačb, ki opisujejo stroj

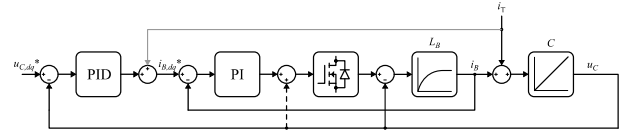
$$u_d = i_d \cdot R_d + L_d \frac{di_d}{dt} - \omega_{el} \cdot L_q \cdot i_q \quad (1)$$

$$u_q = i_q \cdot R_q + L_q \frac{di_q}{dt} + \omega_{el} \cdot L_d \cdot i_d + \omega_{el} \cdot \Psi_{TM} \quad (2)$$

Tako je želena vrednost napetosti na kapacitivnosti v dq koordinatnem prostoru odvisna samo od vrtilne hitrosti in polja trajnih magnetov

$$u_{Cd}^* = 0, u_{Cq}^* = \omega_{el} \cdot \Psi_{TM} \quad (3)$$

Ko imamo znano želena vrednost napetosti, je le to treba regulirati. Najbolj primeren pristop je s kaskadno regulacijsko strukturo dveh regulatorjev, kjer je zunanja zanka napetostna, notranja zanka pa je tokovna (slika 6).



Slika 6: Kaskadna regulacija napetosti na kapacitivnosti C

Delovanje te regulacijske sheme bistveno izboljšamo z uporabo dveh kompenzacijskih vej [9]. S prvo vejo (črtkano na sliki) odpravimo vpliv napetosti na kondenzatorju, ki v tokovno zanko vstopa kot motnja. Druga in bolj pomembna veja (sivo na sliki) pa odpravi vpliv toka i_T testnega pretvornika, ki predstavlja motnjo v napetostni zanki.

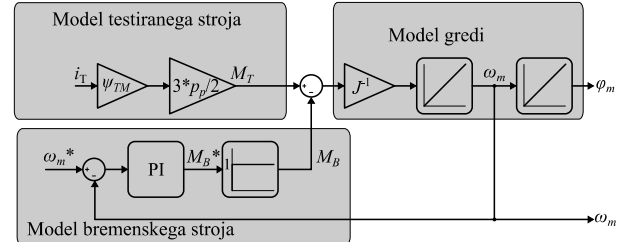
Električno vrtilno hitrost stroja, ki jo potrebujemo za izračun napetosti na kapacitivnosti, dobimo z emulacijo gredi

$$\omega_{el} = p_p \cdot \omega_{meh}, \sum M = M_T + M_B = J \frac{d\omega_{meh}}{dt} \quad (4)$$

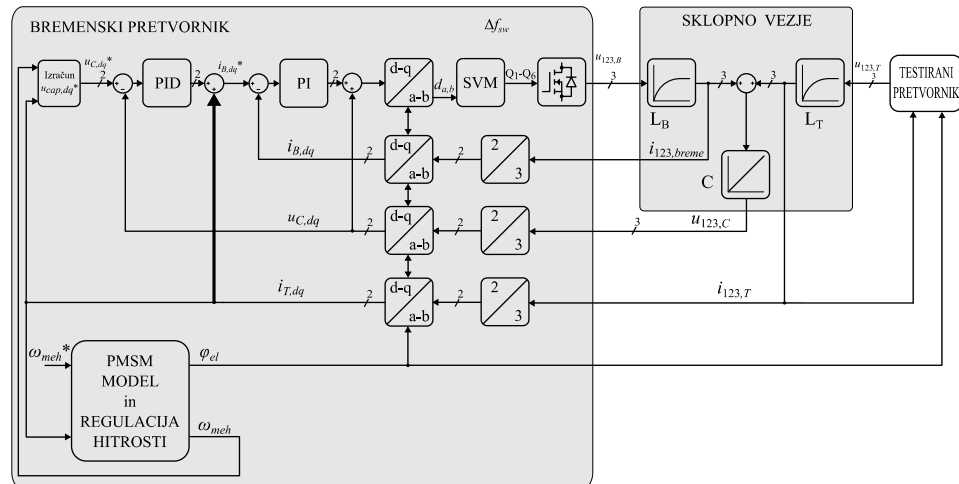
Preko modela testiranega stroja izračunamo navor testiranega stroja M_T iz toka testnega pretvornika i_T preko navorne enačbe.

$$M_T = \frac{3 \cdot p_p}{2} \Psi_{TM} \cdot i_{Tq} \quad (5)$$

Izračun navora M_B je odvisen od tega, ali testirani frekvenčni pretvornik regulira samo navor M_T , ali pa tudi vrtilno hitrost gredi ω_{meh} . V kolikor testirani pretvornik regulira hitrost, potem bremenski pretvornik samo nastavlja navor M_B . Če pa testirani pretvornik regulira samo tok oz. navor, pa moramo emulirati tudi regulacijo hitrosti preko navora M_B (slika 7).



Slika 7: Izračun vrtilne hitrosti preko emulacije gredi in regulacije vrtilne hitrosti z emuliranim bremenskim pogonom. Celotna regulacijska shema, vključno z vsemi transformacijami, pa je prikazana na sliki 5. Tokovna kompenzacijska veja je prikazana odebeljeno.

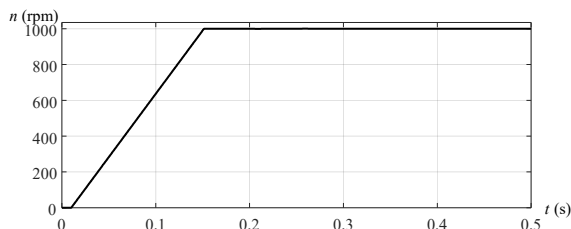


Slika 5: Regulacijska shema PHIL emulatorja

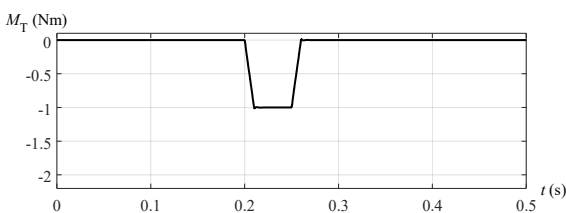
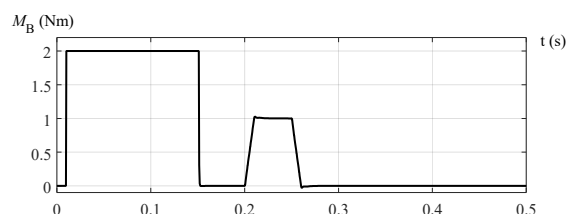
4 Rezultati

Delovanje predlagane PHIL rešitve smo preizkusili s simulacijskim programom MATLAB/Simulink. Preklopna in vzorčna frekvenca obeh pretvornikov je bila nastavljena na 20 kHz.

Potek hitrosti ter navorov (bremenskega in testiranega) so prikazani na slikah 8 in 9. Kot vidimo, bremenski pogon uspešno regulira vrtilno hitrost, tudi takrat, ko mu nasprotuje navor testiranega pogona.

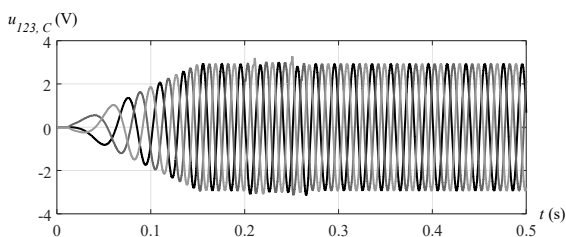


Slika 8: Potek vrtilne hitrosti

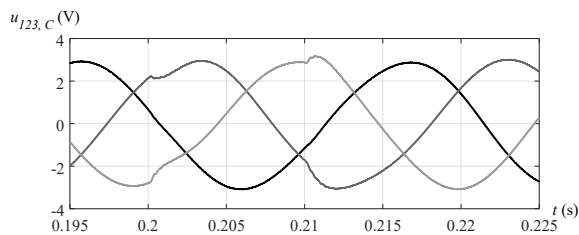


Slika 9: Navor bremenskega in testiranega pretvornika

Slika 10 prikazuje potek napetosti na kondenzatorju. Pričakovano amplituda in frekvenca napetosti naraščata z naraščajočo vrtilno hitrostjo. Ko pa se spremeni tok oziroma navor testiranega pretvornika, se to kaže kot motnja.



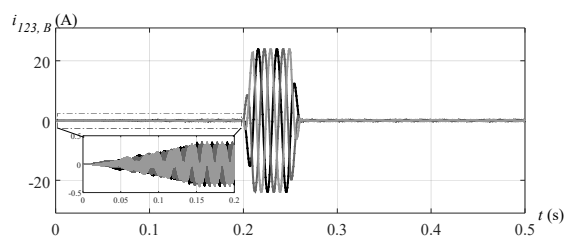
Slika 10: Napetost na kondenzatorju



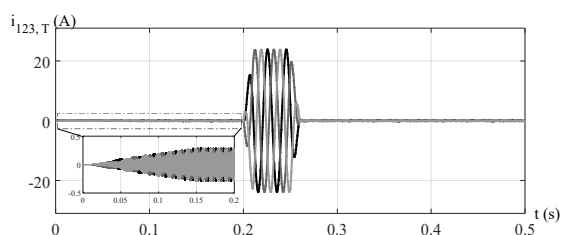
Slika 11: Napetost na kondenzatorju - detajl

Potreben tok za vzdrževanje napetosti na kondenzatorju (slika 12 - povečava) je relativno majhen. S slik 12 - 15 vidimo, da so tokovi testiranega in bremenskega pretvornika praktično enaki in se

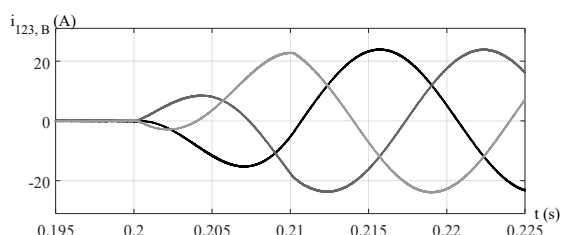
razlikujejo samo v predznaku. To je razumljivo, saj je pri konstantni vrtilni hitrosti amplituda napetosti na kondenzatorju konstantna (slika 11). Tako mora v tem primeru bremenski pretvornik izenačiti tok, ki teče v testirani pretvornik.



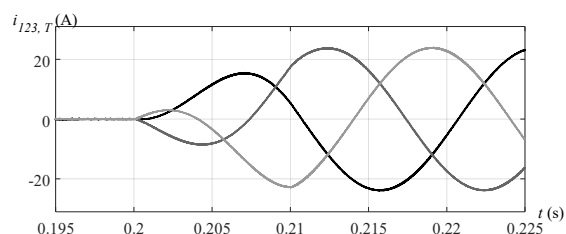
Slika 12: Tok bremenskega pretvornika



Slika 13: Tok testiranega pretvornika

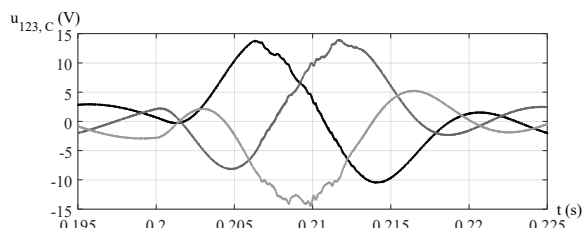


Slika 14: Tok bremenskega pretvornika - detajl

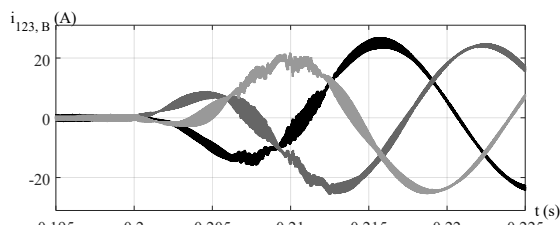


Slika 15: Tok testiranega pretvornika - detajl

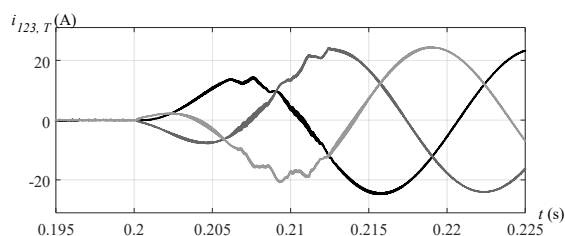
Enak detajl je prikazan tudi na slikah 16 - 18, vendar je v tem primeru kompenzacijska veja v napetostni regulacijski zanki izpuščena. Kot vidimo, brez kompenzacijske veje bremenski pretvornik nekoliko slabše sledi prehodnemu pojavu, ki ga povzroči testirani pretvornik. Vendar pa je že majhna razlika med tokom testiranega pretvornika in tokom bremenskega pretvornika dovolj, da se v napetosti na kondenzatorju pojavi zelo velika motnja (slika 16). Motnje v poteku tokov (sliki 17 in 18) pa nastopijo zaradi tega ker napetost na kondenzatorju nekontrolirano naraste in oba pretvornika (testiranega in PHIL) preideta v nasičenje. Tako za pravilno emulacijo stroja ključnega pomena hitra regulacija toka. Le to pa najlažje dosežemo z uporabo kompenzacijskih vej.



Slika 16: Napetost na kondenzatorju brez kompenzacijske veje v napetostni zanki - detajl



Slika 17: Tok bremenskega pretvornika brez kompenzacije v napetostni zanki - detajl



Slika 18: Tok testiranega pretvornika brez kompenzacije v napetostni zanki - detajl

5 Zaključek

V članku smo s simulacijami dokazali, da lahko PHIL sistem tudi z relativno nizko vzorčno frekvenco dovolj dobro emulira kompleksen električen pogon. Vendar pa je pri tem pomembno, da je regulacija dovolj hitra, pri čemer ima odločilno vlogo uporaba kompenzacijskih vej, ki omogočajo, da sistem na motnje reagira zelo hitro.

Zahvala

Delo je bilo sofinancirano iz programa ARRS »Pretvorniki električne energije in regulirani pogoni« P2-0258 (B).

Literatura

- [1] VDA QMC Working Group 13 / Automotive SIG, "Automotive SPICE Process Reference Model Process Assessment Model." VDA Quality Management Center, Nov. 01, 2017. [Online]. Available: http://www.automotivespice.com/fileadmin/software-download/AutomotiveSPICE_PAM_31.pdf
- [2] J. Nibert, M. E. Herniter, in Z. Chambers, "Model-Based System Design for MIL, SIL, and HIL," *World Electr. Veh. J.*, vol. 5, no. 4, Art. no. 4, Dec. 2012, doi: 10.3390/wevj5041121.
- [3] M. Lemaire, P. Sicard, in J. Belanger, "Prototyping and Testing Power Electronics Systems Using Controller Hardware-In-the-Loop (HIL) and Power Hardware-In-the-Loop (PHIL) Simulations," in *2015 IEEE Vehicle Power and Propulsion Conference (VPPC)*, Oct. 2015, pp. 1–6. doi: 10.1109/VPPC.2015.7353000.
- [4] G. F. Lauss, M. O. Faruque, K. Schoder, C. Dufour, A. Viehweider, in J. Langston, "Characteristics and Design of Power Hardware-in-the-Loop Simulations for Electrical Power Systems," *IEEE Trans. Ind. Electron.*, vol. 63, no. 1, pp. 406–417, Jan. 2016, doi: 10.1109/TIE.2015.2464308.
- [5] F. Ebe *et al.*, "Comparison of Power Hardware-in-the-Loop Approaches for the Testing of Smart Grid Controls," *Energies*, vol. 11, no. 12, Art. no. 12, Dec. 2018, doi: 10.3390/en11123381.
- [6] H. Kikusato *et al.*, "Microgrid Controller Testing Using Power Hardware-in-the-Loop," *Energies*, vol. 13, no. 8, Art. no. 8, Jan. 2020, doi: 10.3390/en13082044.
- [7] M. Muhammad, H. Behrends, S. Geißendörfer, K. von Maydell, and C. Agert, "Power Hardware-in-the-Loop: Response of Power Components in Real-Time Grid Simulation Environment," *Energies*, vol. 14, no. 3, Art. no. 3, Jan. 2021, doi: 10.3390/en14030593.
- [8] F. Leng *et al.*, "Applications of Digital-Physical Hybrid Real-Time Simulation Platform in Power Systems," *Energies*, vol. 11, no. 10, Art. no. 10, Oct. 2018, doi: 10.3390/en11102682.
- [9] J. Sun, C. Yin, J. Gong, Y. Chen, Z. Liao, in X. Zha, "A Stable and Fast-Transient Performance Switched-Mode Power Amplifier for a Power Hardware in the Loop (PHIL) System," *Energies*, vol. 10, no. 10, Art. no. 10, Oct. 2017, doi: 10.3390/en10101569.