

ADAPTIVNI FREKVENČNI MNOŽILNIK

R. Babič, M. Solar, D. Vošinek

Ključne besede: elektronska vezja, vezje s fazno zaklenjeno zanko, frekvenčni množilniki

POVZETEK: V prispevku je prikazana izvedba adaptivnega frekvenčnega množilnika, ki smo ga uporabili za povečanje ločljivosti vgrajenega odjemnika toka. Uporabljen je aplikacija vezja s fazno zaklenjeno zanko. Testiranje delovanja naprave je bilo izvedeno z mikroričunalniško podprtим testirnim sistemom, ki omogoča registracijo in izpis želenih merilnih rezultatov.

ADAPTIVE FREQUENCY MULTIPLIER

Key words: electronic circuits, PLL circuit, frequency multipliers

ABSTRACT: In the present contribution the realization of adaptive frequency multiplier used to increase the resolution of built-in incremental encoder is shown. The application of phase - locked loop circuit is used. The operation of the frequency multiplier was tested by the microcomputer aided testing system which enables also measuring data acquisition and printing.

1. UVOD

Z imenom adaptivni frekvenčni množilnik smo označili elektronsko napravo, ki se na spremenjanje frekvence vhodnega krmilnega signala odziva z izhodnim signalom, katerega frekvenca je za točno določeni mnogokratnik višja od frekvence vhodnega signala. Pri tem se lahko frekvenca vhodnega signala spreminja v širšem frekvenčnem območju, v katerem mora biti najnižja frekvenca večja od nič Hz.

Z znanim mnogokratnikom, ki pa ga lahko poljubno nastavimo, je določeno tudi frekvenčno področje signala.

Adaptivni frekvenčni množilnik predstavlja eno izmed možnih rešitev za povečanje ločljivosti odjemnika kota pri meritvah kota zasuka. Posebej je rešitev ugodna v primeru že vgrajenih odjemnikov. V našem primeru se je pojavila potreba po povečanju ločljivosti od 3,6 °C na 0,1 °, oz. za mnogokratnik N=36 tako, da dobimo pri enem zasuku na izhodu 3600 impulzov. Pri tem je vgrajeni dajalnik impulzov generiral signal v frekvenčnem območju od 250 do 2500 Hz, želeno frekvenčno področje izhodnega signala pa je bilo od 9 KHz. Tako visokih frekvenc izhodnega signala pa z običajnimi inkrementalnimi dajalniki enostavno ni mogoče doseči (1).

Zraven načrtovanja in izvedbe adaptivnega frekvenčnega množilnika predstavlja pomemben del tudi izvedba mikroričunalniško podprtega sistema za testiranje delovanja naprave v različnih pogojih delovanja. Na ta način smo dobili vpogled na mejne zmogljivosti naprave glede frekvenčnega področja in glede hitrosti prilagajanja frekvence izhodnega signala spremembam frekvence vhodnega signala.

2. OPIS NAPRAVE

Adaptivni frekvenčni množilnik je zasnovan na uporabi vezja s fazno zaklenjeno zanko (PLL vezja).

Zaključena regulacijska zanka sistema zagotavlja stabilno delovanje in dobro prilagajanje frekvence izhodnega signala, tudi pri hitrem spremenjanju frekvence vhodnega signala. V našem primeru smo izbrali standarno integrirano komponento 4046 izdelano v CMOS tehnologiji, ki je sestavljena iz napetostno krmiljenega oscilatorja in dveh faznih primerjalnikov. To so hkrati osnovne komponente naše naprave, kot je razvidno s slike 1, ki prikazuje njen blok shemo. Za normalno delovanje vezja s fazno zaklenjeno zanko je dodano še vezje nizkopropustnega sita in delilnik frekvence, za hiter sproti nadzor pravilnega delovanja pa še indikatorska stopnja.

Napetostno krmiljeni oscilator (VCO) je prosto oscilirajoči oscilator, ki niha z lastno frekvenco f_0 , določeno z zunanjim RC vezjem, ko je na njegovem krmilnem vhodu prisotna polovična napajalna napetost.

Ker so lastnosti vezja 4046 precej odvisne od napajalne napetosti, smo izbrali $U_{\text{Bat}} = 5 \text{ V}$ posebej še zaradi poznejše enostavnejše povezave s testirnim mikroričunalniškim sistemom. Lastno frekvenco izhodnega signala smo izbrali $f_{\text{izh}} = 50 \text{ kHz}$, kar ustreza zaokroženi in s faktorjem $N = 36$ pomnoženi srednji vrednosti frekvenčnega območja vhodnih impulzov. Vrednosti upora R_1 in C_1 smo izbrali, oz. izračunali iz tovarniških podatkov (2,3).

Integrirano vezje vsebuje dva fazna primerjalnika. Njuna osnovna naloga je v tem, da v zaključenem regulacijskem krogu omogočita vzpostavitev sinhro-

nizacije med vhodnim in izhodnim signalom. Prvi fazni primerjalnik je izведен iz posebnih ali vrat. Za delovanje v čim širšem frekvenčnem območju so potrebni na obeh vhodih simetrični impulzi, kar v našem primeru predstavlja omejitev glede oblike vhodnega signala.

Ker dobimo na pomožnem izhodu PCP tega faznega primerjalnika v tem stabilnem stanju negativni impulz, ga lahko enostavno uporabimo za signalizacijo stanja sinhronizacije.

Pomembna lastnost izbranega faznega primerjalnika je tudi v tem, da je lahko fazna razlika med obema signaloma večja od 180° , do česar prihaja pri hitrih spremembah frekvence vhodnega signala. Prvo vezje faznega primerjalnika ne dopušča tako velikih faznih razlik.

Popolno električno vezavo adaptivnega frekvenčnega množilnika kaže slika 2. Ker želimo doseči sinhronizacijo med vhodnim in izhodnim signalom, ki se po frekvenčni razlikujeta za mnogokratnik $N=36$, je potrebno pred primerjanjem s faznim primerjalnikom izhodni signal deliti s prav takšnim faktorjem. Delilnik frekvence sestavlja dva 4-bitna števca IV 3A in IV 3B, kontrolna logika z IV 4A in IV 4B ter D flip flop IV 5A.

Števec šteje do 18, dodatno deljenje s faktorjem 2 pa dosežemo z D flip flopom. Na ta način dobimo na izhodu simetrične impulze, ki zagotavljajo boljše delovanje faznega primerjalnika.

Za glajenje napetosti iz faznega primerjalnika smo uporabili RC pasivno sito, ki izkazuje v prenosni funkciji ničlo in pol. Takšno vezje smo v primerjavi z enostavnim gladišnjim členom izbrali zaradi možnosti boljše stabilnosti naprave. Vrednost kondenzatorja C_2 smo izbrali, upornost R_2 pa smo izračunali iz pogoja, da je pol sita za dekado nižje od minimalne frekvence vhodnega signala.

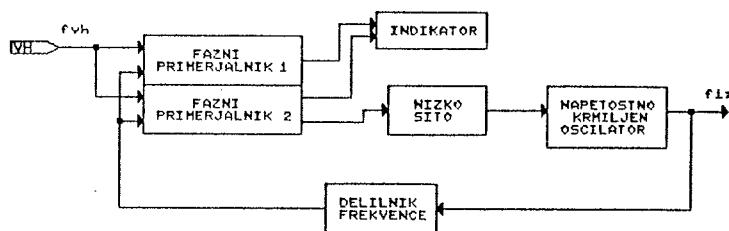
Za indikacijo stanja sinhronizacije med vhodnim in izhodnim signalom smo uporabili dve LED diodi. Dioda D1 javlja stanje sinhronizacije, dioda D2 pa izpad sinhronizacije.

Signala za ti dve stanji smo dobili iz pomožnega izhoda PCP drugega faznega primerjalnika in izhoda prvega faznega primerjalnika. Povezana sta z NALI vratí IV 2D.

Z IV 2A in IV 2C je zagotovljeno krmiljenje diod, kombinacija R2, D3 in C3 pa je potrebna za boljši prikaz stanja sinhronizacije pri nižjih frekvencah.

3. TESTIRANJE

Testiranje adaptivnega frekvenčnega množilnika smo izvedli s pomočjo mikroracunalniško podprtga testnega sistema, katerega blok shema je prikazana na sliki 3. Za takšen način preverjanja zanesljivosti delovanja smo se odločili zato, da bi dobili čim boljši vpogled o delovanju naprave pri normalnih pogojih delovanja ter o njenih mejnih zmogljivostih. Mikroracunalniško podprtta meritev je nadalje omogočila še registracijo in izpis rezultatov.



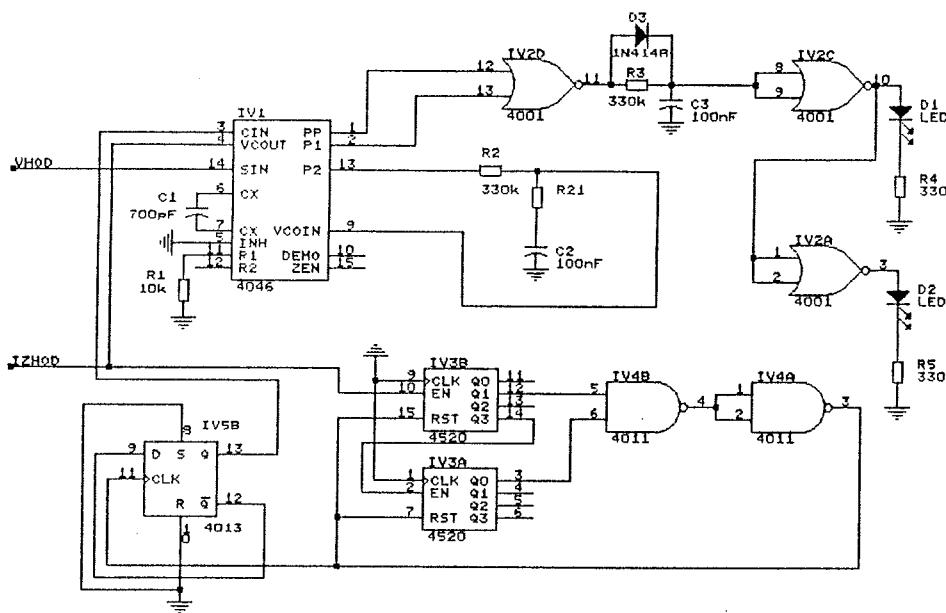
Slika 1: Blok shema adaptivnega frekvenčnega množilnika.

Zaradi te in drugih lastnosti (3) smo prvi fazni primerjalnik uporabili le v pomožni funkciji za indikacijo stanja sinhronizacije izhodnega signala.

Drugi fazni primerjalnik je pomnilniško vezje, krmiljeno s frontami. Sestavljajo ga štirje bistabilni elementi, krmilna vrata in tristanjska izhodna stopnja. Vezje je aktivno na pozitivne fronte obeh vhodnih signalov, tako da lahko na vhodu uporabljamo tudi nesimetrične impulze.

Ko je frekvenca signala na primerjalnem vhodu višja od frekvence signala na primerjalnem vhodu, dobimo na izhodu večji del časa pozitivni impulz, v preostalem delu časa pa je izhod v stanju visoke impedance.

V obratnem primeru pa dobimo večji del časa na izhodu negativni impulz, preostanek časa pa je izhod spet v stanju visoke impedance. Pri doseženi enakosti frekvenc obeh signalov pa je dolžina trajanja pozitivnega, oz. negativnega impulza na izhodu sorazmerna fazni razliki med obema signaloma. Ko je dosežena tudi fazna razlika nič, se izhod primerjalnika postavi v stanje visoke impedance. Iz tega sledi, da se je napetost na kondenzatorju nizkopropustnega (gladišnjega) sita vzpostavila preden sta postala signala na signalnem in primerjalnem vhodu faznega primerjalnika enaka po frekvenci in fazi. V tem stabilnem stanju je izhod primerjalnika odprt tokokrog, ki omogoča zadržanje dosežene napetosti na kondenzatorju sita. Zaradi tega je lahko nizkopropustno sito tudi preprostejše (pasivno vezje), saj njegove karakteristike ne vplivajo bistveno na območje delovanja (2).



Slika 2: Vezje adaptivnega frekvenčnega množilnika

Osnovna ideja meritve zanesljivosti delovanja je sprotno šteje izhodnih impulzov za vsak vhodni impulz pri različnih pogojih generiranja vhodnega signala. Zato smo potrebovali napetostno krmiljeni funkcijski generator na vhodu naprave, števec impulzov na izhodu, zadrževalno vezje, logično vezje ter mikroracunalniški sistem (5). Števec impulzov šteje impulze na izhodu iz naprave. Vsak vhodni impulz sproži v mikroracunalniku prekinutveni program, v katerem prečitamo stanje števca izhodnih impulzov. Ko je števec prečitan, ga resetiramo in pripravimo za novo šteje ob nastopu novega impulza na vhodu. Ker mikroracunalnik dopušča merjenje časa med prekinitvami, smo lahko iz tega podatka izračunali tudi frekvenco vhodnih impulzov.

Število impulzov izhodnega signala med dvema prekinitvama je torej podatek, ki dovolj natančno pokaže delovanje naprave. Za dosego točnih meritev je bilo potrebno skrbno izdelati komponente vmesnika za mikroracunalnik.

Programska oprema, ki smo jo napravili, omogoča razen sprotnegaja zajemanja stanja števca tudi merjenje časa med dvema vhodnima impulzoma, izvedbo

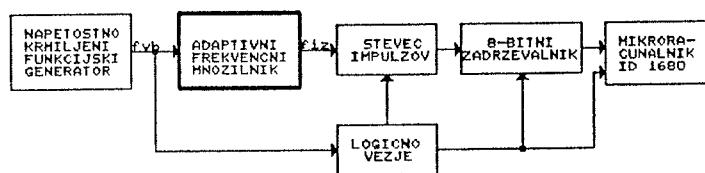
večjega števila meritev ter registracijo in izpis rezultatov.

Pregled opravljenih meritev je naslednji:

a. Pri konstantni frekvenči vhodnega signala smo izmerili število impulzov v posamezni periodi:

- * pri vhodni frekvenci $f_{vh} = 250 \text{ Hz}$ smo izvedli 50 meritev. V 30 primerih je frekvenca izhodnih impulzov ustrezala mnogokratniku $N=36$, v 10 primerih smo dobili na izhodu 35 impulzov, v ostalih 10 primerih pa 37 impulzov. Od tod sledi, da je absolutno odstopanje v območju najnižjih frekvenc $\pm 1\text{impulz}$, oz. $\pm 2,78\%$.
- * pri vhodni frekvenci $f_{vh}=2500 \text{ Hz}$ smo v vseh 50 primerih dobili na izhodu signal s 36-krat višjo frekvenco.

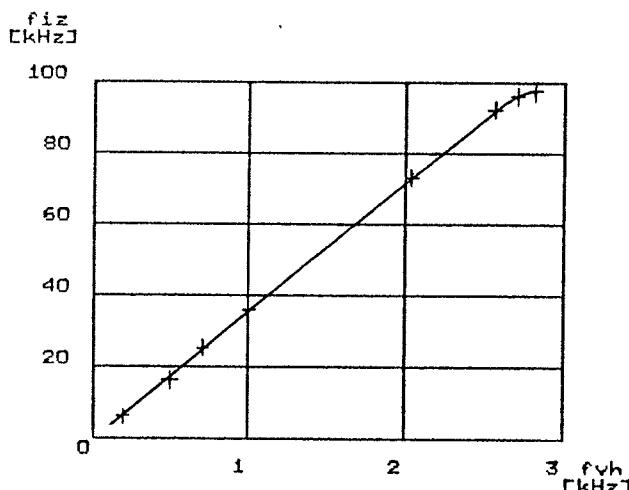
b. V stacionarnem stanju naprave pri $f_{vh}=250 \text{ Hz}$ smo hišno spremenili f_{vh} na 2500 Hz in izmerili odzivni čas: naprava uspe vzpostaviti sinhronizacijo po 100 ms , pri hipni spremembi vhodnega signala od $f_{vh}=2500 \text{ Hz}$ na 250 Hz pa šele po $1,5 \text{ s}$. V obeh primerih je potrebno isto število ciklov vhodnega signala.



Slika 3: Blok shema testnega sistema.

c. Pri linearni spremembi frekvence vhodnega signala od 250 Hz do 2500 Hz v času 1 s smo opravili 1000 meritov. Ugotovili smo, da je v frekvenčnem območju $f_{vh} = 480$ do 2500 Hz odstopanje števila impulzov izhodnega signala +- impulz, v območju $f_{vh} = 250$ Hz do 480 Hz pa +- 2 impulza.

d. Pri linearni spremembi frekvence vhodnega signala od 2500 Hz do 250 Hz v času 1 s pa je bilo v frekvenčnem območju $f_{vh} = 2500$ do 305 Hz doseženo odstopanje za +- 1 impulz, v območju $f_{vh} = 305$ do 250 Hz pa tudi +- 2 impulza.



Slika 4: Prenosna karakteristika adaptivnega frekvenčnega množilnika.

e. Na sliki 4 so podani rezultati meritve prenosne karakteristike naprave pri stacionarnih razmerah na vhodu pred vsako posamezno meritvijo. Vidimo, da smo dosegli zelo dobre rezultate, saj imamo v želenem področju delovanja $f_{vh} = 250$ Hz do 2500 precej linearno odvisnost med frekvenco vhodnega in izhodnega signala. Odstopanje, ki je prisotno le v področju nizkih frekvenc, najlepše ilustrira izračunani mnogokratnik N, ki je prikazan zraven ostalih izmerjenih rezultatov v tabeli 1.

Tabela 1: Merilni rezultati.

n	f_{vh} (Hz)	f_{iz} (Hz)	$36 \cdot f_{vh}$ (Hz)	s (%)	N
1	201	7041	7236	-2,69	35,03
2	508	17784	18288	-2,76	35,01
3	713	25659	25668	-0,035	35,99
4	1016	36585	36576	+0,025	36,00
5	2049	73770	73764	+0,008	36,00
6	2551	91837	91836	+0,001	36,00
7	2681	96515	96516	-0,001	35,99
8	2801	98039	100836	-2,78	35,00

kjer pomeni

$$s (\%) = 100 (f_{iz} - 36 \cdot f_{vh}) / (36 \cdot f_{vh}) \text{ in}$$

$$N = f_{iz} / f_{vh}$$

4. ZAKLJUČEK

V prispevku je opisana izvedba adaptivnega frekvenčnega množilnika, ki smo ga uporabili za povečanje ločljivosti vgrajenega merilnega dajalnika odjemalnika kota. V osnovi je uporabljena aplikacija vezja s fazno zaklenjeno zanko. Rezultati testiranja, ki smo jih dobili s pomočjo mikroričunalniško podprtga sistema za testiranje, so bili ugodni.

5. LITERATURA

1. Inkrementalni merilni dajalniki, frekvenčni podatki Iskra
2. Dr. Roland E.Best: PHASE-LOCKED LOOPS, Theory, Design and Applications, McGraw-Hill Book Company, 1984
3. VALVO Integrierte digitalschaltungen LOC莫斯-Reihe HEF 4000 B, 1983
4. Pantić, Pešić: Primena linearnih integriranih kola, 5. Izdaja, Tehnička knjiga, Beograd 1987
5. Babič, Solar, Pogorelc, Šafarič, Primeri in načini uporabe mikroričunalnikov, TF Maribor 1985

mag. Rudi Babič, dipl.ing.

Mitja Solar, dipl.ing.

ing. Davorin Vošinek

Tehnička fakulteta Maribor, 62000 Maribor,
Smetanova 17

Prispelo: 13. 12. 1988

Sprejeto: 16. 12. 1988