

# OSNUTEK BIPOLARNEGA MIKROPROCESORJA

G. BREZNIK,  
M. GERKEŠ,  
M. DRUŽOVEC,  
V. ŽUMER

UDK: 681.3.06

VISOKA TEHNIŠKA ŠOLA MARIBOR, VTO ELEKTROTEHNIKA  
62000 MARIBOR, Smetanova 17

V članku opisujemo izvedbo 16-bitnega bipolarnega mikroprocesorja z elementi družine 2900. Procesor ima paralelno  $2 \times 8$  bitno zgradbo in je s tem univerzalen za vse standardne formate, ki so kodirani v dvojiškem komplementu. Sistem je izведен mikroprogramsko s horizontalno zgradbo mikroinstrukcije. Pri razvoju in testiranju mikroprogramov je kot vhodno-izhodna enota uporabljen host-računalnik. Razvit je simbolični zapis za mikroprograme. Izdelani so mikroprogrami za izvajanje osnovnih matematičnih funkcij za stalno in za premično vejico. Kot zgled dajemo množenje dveh 16-bitnih številk.

**THE DESIGN OF A BIPOLAR MICROPROCESSOR:** The article describes a 16-bit bipolar microprocessor with 2900 family elements. The processor has a parallel  $2 \times 8$ -bit construction and is thus universal for all standard-format data coded in the two's complement. The system has a horizontal microinstruction. By development and testing procedures an host-computer was used. Developed were micropogrammes for basic mathematical functions with fixed- and floating-point using a symbol record. The example shows multiplication of two 16-bit numbers.

## UVOD

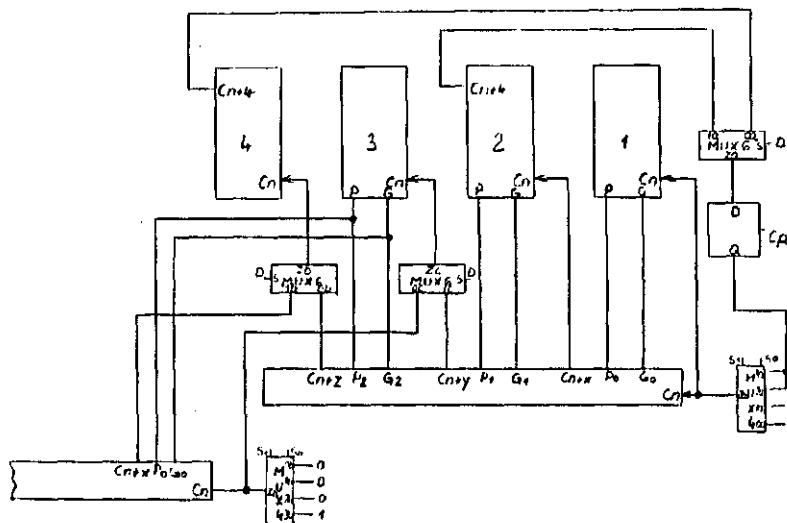
Glavna in bistvena razlika med običajnimi mikroprocesorji in bipolarimi (mikroprogramiranimi) mikroprocesorji je v arhitekturi. Pri običajnih mikroprocesorjih so funkcije za procesiranje podatkov in za krmiljenje v enem čipu, medtem ko je to pri bipolarinem mikroprocesorju izvedeno z več čipi. Razlika je tudi v tem, da imajo običajni mikroprocesorji vnaprej definirano in stalno dolžino besede, prav tako arhitekturo in nabor ukazov. Bipolarni mikroprocesorji omogočajo poljubno arhitekturo in dolžino besede. Projektant mora pri delu z bipolarimi mikroprocesorji poznati tako hardware kot software, kar ima za posledico težje in dolgotrajnejšo delo. Tudi mikroukazi, ki se tu uporabljajo, so bolj zamotani kot ukazi na običajnem mikroracunalniškem nivoju ali na ni-

voju zbirnega jezika.

Bipolarni mikroprocesorji uspešno nadomeščajo klasična digitalna vezja, posebno če naj le-ta opravljajo zahtevnejše naloge. Z njimi učinkovito rešujemo procesiranje podatkov tudi po zapletenih algoritmih. Tako n.pr. lahko s 16-bitno verzijo mikroprogramiranega sistema dobimo rezultat množenja, deljenja, seštevanja ali odštevanja v plavajoči vejici (kjer je mantisa 24 bitna in eksponent 8 biten) v manj kot 15  $\mu$ s, elementarne funkcije pa hitreje od 100  $\mu$ s.

## ZGRAĐBA

Za procesno enoto smo uporabili štiri bipolarne mikroprocesorje 2901. Ti vsebujejo aritmetično in logično eno-



Slika 1

to, enoto za pomik, pomikalni register in 16 naslovni RAM (delovni registri) z dvema izhodoma A in B.

Procesna enota je zgrajena, da lahko izvaja operacije s šestnajst bitnimi in z dvaintrideset bitnimi operandi, kar tudi z operandi, ki so kodirani v premični vejici in imajo štiriindvajset bitov za mantiso in osem bitov za eksponent.

Vidimo, da lahko operacije s šestnajst in z dvaintrideset bitnimi operandi izvajamo brez večjih težav. Organizacija v premični vejici pa zahteva izvajanje v dveh delih. Najprej izvajamo operacije s šestnajstimi biti operandov z nižjo utežjo, nato pa še z osmimi biti operandov z višjo utežjo ter z eksponentom. Zato moramo definirati kdaj uporabimo šestnajst bitno konfiguracijo procesne enote (dvakrat po osem bitov ali šestnajst bitno). To definiramo s posebnim krmilnim bitom. Slika 1 prikazuje povezavo procesorjev za izvajanje aritmetičnih operacij. Povezava prenosnih bitov med procesorji je izvedena z dvema "carry look ahead" generatorjem.

Kadar sistem ni razdeljen na dva dela, uporabljamo prvi "carry look ahead" generator za vse štiri mikroprocesorje. Kadar pa uporabljamo obe procesni enoti ločeni, služi prvi "carry look ahead" generator prvemu in

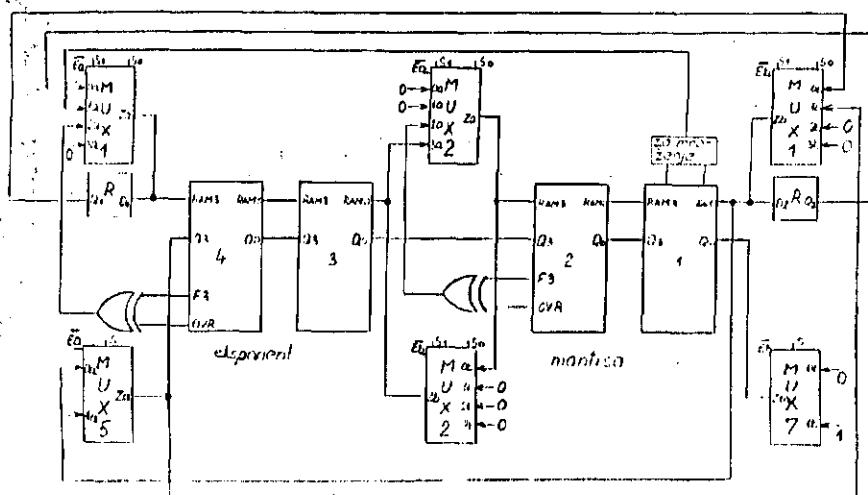
drugemu mikroprocesorju (mantiso), drugi "carry look ahead" generator pa tretjemu in četrtemu mikroprocesorju (eksponent). Prenos v mikroprocesor 1 je izveden preko multiplekserja (MUX 4), ki nam daje možnost, da izbiramo prenosni bit, kot je podano v tabeli I.

$S_1$	$S_0$	A	B
0	0	0	0
0	1	1	0
1	0	$C_n$	0
1	1	$C_n$	1

Tabela I

$C_n$  je prenosni bit pri aritmetičnih operacijah, kjer je operand večji od 16 bitov.

Na sliki 2 je narisana povezava procesorjev, ki je potrebna za izvajanje pomikov. Ta povezava omogoča pomike  $2 \times 8$  bitnih ali 16 bitnih operandov. Na izbiro imamo logični pomik, aritmetični pomik in poseben pomik, ki ponostavlja množenje.



Slika 2

### KRMILNA ENOTA

Krmilna enota (slika 3) sestavlja sekvencer za mikroprogramme 2909, krmilnik pogojnih skokov 29803, multiplekser za izbiro pogojnih bitov, števec iteracij in mikroprogramski pomnilnik z vmesnim registrom. Navedena vezja omogočajo izvajanje naslednjih funkcij:

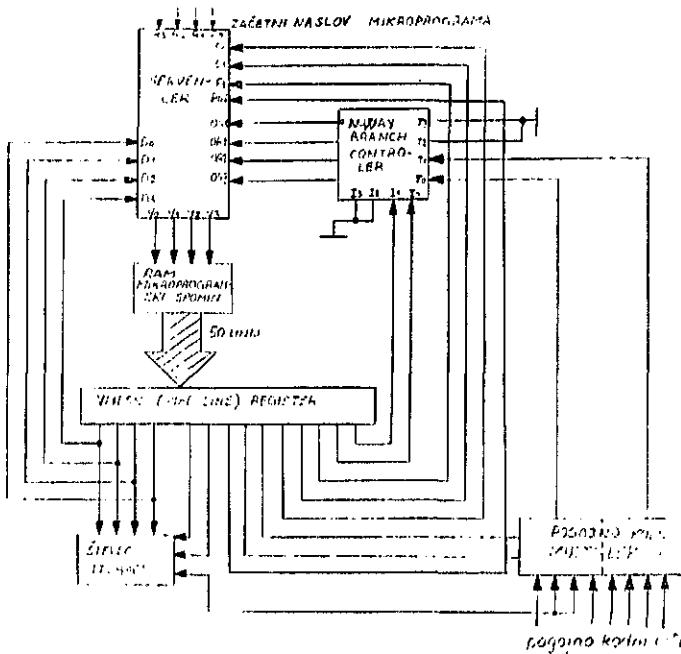
1. povečevanje mikroprogramskega števca za ena
2. skok na poljubni naslov (nepogojni skok)
3. izvajanje pogojnih skokov
4. krmiljenje zanke
5. skok v mikrosubrutino (možna je vgnezditev do globine 4).

### POVEZAVA MIKROPROGRAMIRANEGA SISTEMA Z OKOLICO

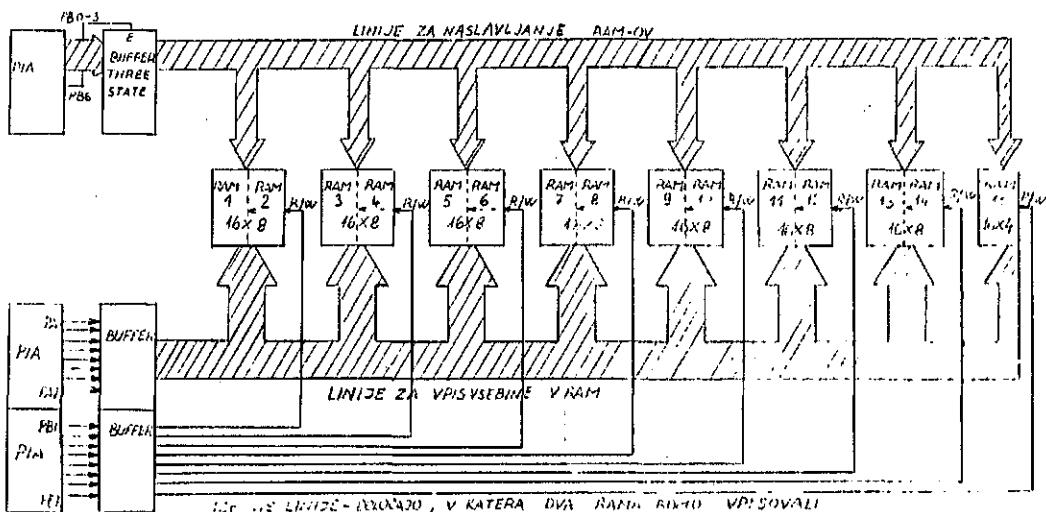
Do sedaj opisani mikroprogramirani mikroprocesor je neprimeren za komunikacijo z okolico. V našem primeru smo si omogočili dostop vanj s pomočjo mikroračunalnika ISKRA DATA 1680.

Narejeni sta dve povezavi. Prva povezava (slika 4) omogoča preko dveh perifernih povezovalnikov (MC 6820) vnašanje mikroprogramov v mikroprogramski pomnilnik. Preko druge povezave, ki je shematsko prikazana na sliki 5, lahko mikroračunalnik prenese operande z mikroprogramiranim sistemom in zahteva izvajanje določenega mikroprograma. Na mikroračunalniku je narejena programska podpora, ki navidezno neposredno povezuje uporabnika ob teleprинтерju z mikroprogramiranim sistemom. Tu imamo pet monitorских ukazov:

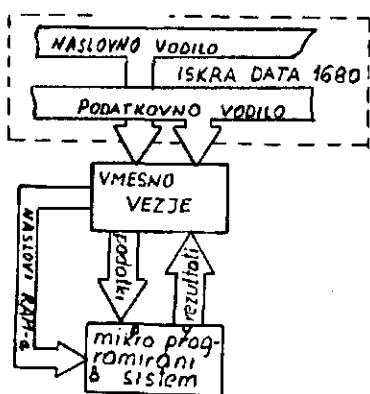
- R postavitev mikroprogramiranega mikroprocesorja v začetno stanje
- Vx omogoča vpis mikro ukaza na naslov x v mikroprogramskem pomnilniku
- Sx sproži izvajanje mikroprograma, ki ima začetni naslov na x
- Nx omogoča vpis operandov v registre z začetnim naslovom x



Slika 3



Slika 4



Slika 5

## IZDELAVA MIKROPROGRAMOV

Mikroprogrami so sestavljeni iz mikro ukazov. Format mikro ukaza je naveden v tabelli II, kjer dajemo pomen posameznih skupin bitov.

biti v mikro ukazu	določajo operacijo
1 – 9	izbira funkcije mikroprocesorjev 3 in 4
10 – 18	izbira funkcije mikroprocesorjev 1 in 2
19 – 22	naslavljjanje A Izhoda RAM-a v mikroprocesorju mikroprog.sist.
23 – 26	naslavljjanje B Izhoda RAM-a v mikroprocesorju

biti v mikro ukazu	določajo operacije
27 - 31	izbira vrste pomika
32 - 33	določanje prenosnega bita za aritmetične operacije
34 - 35	povezava mikroprocesorjev ( $2 \times 8$ bitov ali 16 bitov)
36 - 43	naslov za skok
44 - 48	izbira funkcije krmilne enote
50 - 55	izbira testa za pogojni skok
56 - 57	krmiljenje števca iteracij
58	zaustavljanje ure

Tabela II

V tabeli III je prikazan primer mikroprograma za množenje dveh šestnajstbitnih števil.

Tabela III

## ZAKLJUČEK

V članku smo zapisali osnovne značilnosti bipolarnega mikroprocesorja, ki smo ga realizirali z namenom, da ga priklujimo kot pomožni - periferni procesor k mikroravnalniku. Materialna oprema je narejena dovolj univerzalno, da lahko tak mikroprocesor uporabimo tudi kot samostojen procesor. Glede na namen takšnega procesorja je potrebno razviti ustrezne mikrogramme.

## LITERATURA

1. M6800 MICROPROCESSOR APPLICATION MANUAL
  2. IDM 2900 FAMILY MICROPROCESSOR DATABOOK  
(NATIONAL SEMICONDUCTOR)
  3. THE TTL DATA BOOK FOR DESIGN ENGINEERS  
(TEXAS INSTRUMENTS)

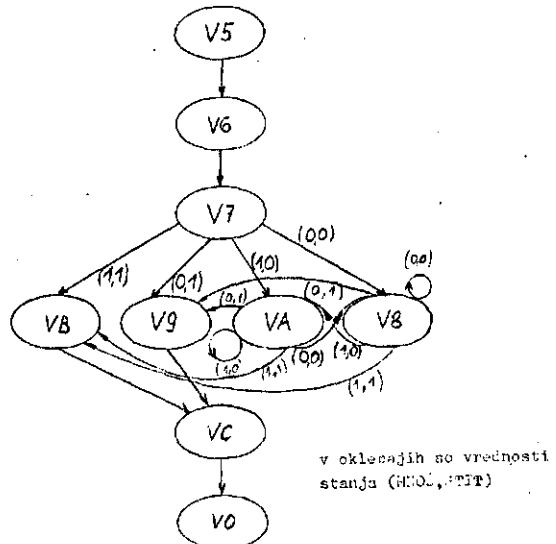
Ker je tak način podajanja mikroprograma nepregleden, smo izdelali zapis (tabela IV), ki je v pomoč programerju. Takšen zapis skupaj z diagramom poteka (slika 6) nazorno prikazuje algoritem mikroprograma. Preslikava s simboličnega zapisa v binarni zapis je enolična in jo je mogoče enostavno opraviti ročno ali z računalnikom.

```

V5-    RAM I → Qreg , 0 → ŠTIT ,
V6-    (0 + RAM 2)/2 , Qreg /2 ,
V7-    TEST (MNOŽ,ŠTIT) , ŠTIT+1 ,
V8-(RAM 2 + 0 + RAM 2)/2 , Qreg/2 , ŠTIT+1 , TEST(MNOŽ,ŠTIT) ,
V9-(RAM 2 + 0 + RAM 2)/2 , skok na VC ,
VA-(RAM 2 + RAM I + RAM 2)/2 , Qreg/2 , ŠTIT,I , TEST(EROR,TPP) ,
VB-(RAM 2 - RAM I + RAM 2)/2 , skok na VC
VC- Qreg → RAM I , skok na 0,

```

Tabela IV



4. LOW POWER SCHOTTKY DATA BOOK  
(FAIRCHILD)
5. SUPPLEMENT TO THE TTL DATA BOOK FOR DESIGN  
ENGINEERS (TEXAS INSTRUMENTS)
6. NIKITAS A, ALEXANDRIDIS-BIT-SLICED MICRO-  
PROCESSOR ARCHITECTURE, Computer VI. 1978
7. NAVODILA ZA UPORABO IN PRIPRAVO SISTEMA  
ISKRA DATA 1680
8. M. Družovec: PERIFERNA ARITMETIČNA ENOTA -  
predlog komunikacije in krmiljenja, ISEMEC 1980,  
str. C/1 - 1
9. M. Gerkeš: PROBLEMSKO ORIENTIRANE STRUKTURE  
PROCESNIH ENOT, raz. nal. VTŠ 1980
10. V. Žumer: RAČUNALNIK VTŠ 1980