

Prvi števec časovnika 8253-5 je programirani takti generator, ki proizvaja signal BAUD0. Podobno proizvede drugo števnisko vezje takti signal BAUD1. Pri vključitvi računalnika je takti frekvenca obeh signalov enaka 9600 bps (bitov na sekundo ali Baudov) pomnoženo s 16 (delitev s faktorjem 16 se opravi v USARTih). Računalniški program inicializira takti frekvenco serijskega kanala 0, ko uporabnik vtisne znak RETURN. Pri drugačni vhodni takti frekvenci znaka RETURN se časovnik 8253-5 sprogramira (prilagodi) na novo takti frekvenco.

Tretji časovnik-števec vezja 8253-5 se uporablja kot ura realnega časa ali za zakasnilne funkcije. Ta ura ima po inicializaciji periodo 10 ms (100 Hz). Ta signal se vodi na sponko IRO mojstrskega prekinitvenega krmilnika 8259A (135, list 1) in ima najvišjo prednost v okviru maskirnega prekinitvenega sistema. Ta lastnost lahko postane zelo koristna pri aplikacijah, ki so odvisne od prekinitev in v procesih realnega časa.

Vezje 8255A-5 (160, list 7) ima dvojce V-I vrat. Ena vrata se uporabljajo med inicializacijo za branje nastavitev konfiguracijskega stikala ST (1 - 8). Osem stikal določa signale za vhodna vrata A vezja 8255A-5. Položaj stikal določa trenutno konfiguracijo sistema pri heksadecimalnem naslovu vrat 01A0H. Druga paralelna vrata so tipa Centronix za uporabo paralelnega ti-

skalnika. Ta druga vrata se lahko uporabijo tudi kot splošna 15-bitna vrata z 10 izhodnimi in 5 vhodnimi linijami. Vseh 15 linij je ločenih od priključnice P15 z ojačevalniki tipa 7407. Pet vhodnih linij je ločenih z ojačevalniki tipa 74 LS 14 (176, 177), vhodi pa so karakteristično zaključeni z upori 150 Ohm na napetost +5 V.

#### 11. Sklep k drugemu delu

V prvih dveh nadaljevanjih članka smo skoraj v celoti opisali materialno zgradbo procesorja (matične plošče) ibmovskega računalnika Petra. S tem smo opravili šele lažji del naloge. Glavni poudarek v nadaljevanjih bo namenjen oživiljanju sistema in uporabi operacijskega sistema; tu pa nas čaka še obilo eksperimentalnega in programirnega dela.

Slovstvo

((11)) A.P.Železnikar: Ibmovski osebni računalnik Petra 1. Informatica 8 (1984), št. 4, str. 55 - 67.

#### Dodatek

V tem dodatku so zbrani naslovi V-I vrat v perifernih krmilnikih (integriranih vezjih) listov 1 do 7. Ti naslovi so nam potrebni pri programiranju začetnega monitorja, s katerim bomo začeli oživljati mikroračunalnik Petra. Spočetka bo ta monitor enostaven, postopoma pa bo postajal vse bolj in bolj zapleten. Ko bomo končno ugotovili, da delujejo vsa vezja in pod sistemi Petre ustrezno in zanesljivo, bomo monitor izločili in bomo začeli preizkušati posamezne segmente BIOSa, ki nam bo potreben za dani operacijski sistem (npr. za PC-DOS ali za CP\_M-86).

Imamo tole razpredelnico naslovov in njihovih pomenov:

| Naslovi V_I vrat I52 (74 LS 154) |                                        |
|----------------------------------|----------------------------------------|
| PROGRAMMABLE DMA CONTROLLER      |                                        |
| CSDMA-                           | I52-1(12) na I48-11(12) (8237A-5)      |
| 000H                             | channel 0: base and current address    |
| 001H                             | channel 0: base and current word count |

|      |                                        |
|------|----------------------------------------|
| 002H | channel 1: base and current address    |
| 003H | channel 1: base and current word count |
| 004H | channel 2: base and current address    |
| 005H | channel 2: base and current word count |
| 006H | channel 3: base and current address    |
| 007H | channel 3: base and current word count |

#### FLOPPY DISK CONTROLLER

CSFDC- I52-2(12) na I21-4(15) (8272A)

|      |                                    |
|------|------------------------------------|
| 020H | read main status register          |
| 021H | read-write from-into data register |

#### DMA PAGE 0\_1 LATCH

CSDMAPGO\_1- I52-3(12) na I42-10(12) (74LS173)

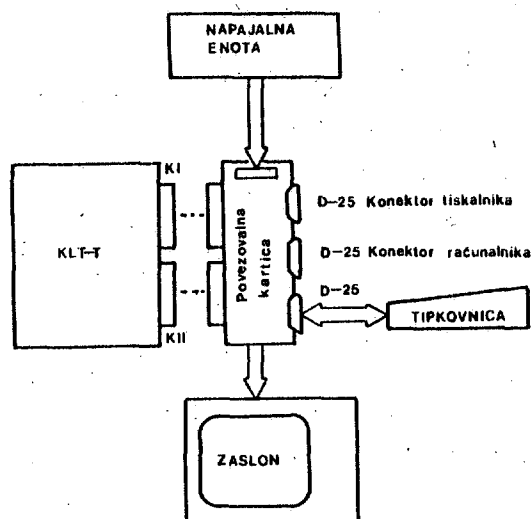
040H DMA page 0 and page 1 select

#### DMA PAGE 2 LATCH

CSDMAPG2- I52-4(12) na I41-10(12) (74LS173)

060H DMA page 2 select

ločenim mikroprocesorjem Intel 8035. Razpored tipk ustreza VT 100 standardu.



Slika 1. Zgradba terminala PAKA 3000.

## 2. ZGRADBA MATERIALNE OPREME

Poenostavljena zgradba materialne opreme logične kartice KLT-T je narisana na sliki 2. Sistemsko vodilo mikroprocesorja INTEL 8085 združuje vse osnovne module značilne za mikroračunalniški sistem, ki emulira zasloni terminal. Signali sistema vodila so povezani na zunanji konektor KI in kartico lahko (od zunaj) razširimo s programskim pomnilnikom (EPROM) in delovnim pomnilnikom (RAM), kakor tudi z vhodno/izhodnimi napravami. CPE 8085 je zelo ugoden za našo aplikacijo zaradi primerne prekinitvene zgradbe. Kazen tega ima še posebno serijsko vhodno (SID) in izhodno (SOD) linijo. Na ti dve liniji lahko preko zelo enostavnega vmesnika priključimo serijsko tipkovnico.

Prikazovalni podsistem smo zgradili na osnovi dveh najnovejših integriranih vezij z zelo visoko stopnjo integracije (AVDC in CMAC) ameriške firme Signetics. AVDC (Advanced Video Display Controller) generira osnovne časovne signale potrebne za naslavljanje video pomnilnika in znakovnega generatorja (osveževanje slike).

CMAC (Color Monochrome Attribute Controller) sestavi iz atributnih, znakovnih in sinhronizacijskih signalov ter kazalca, video-signal za krmiljenje zaslonne elektronike.

Kot komunikacijski krmilnik smo uporabili znano vezje Z80 SIO, ki omogoča tako sinhrono kot asinhrono komunikacijo preko dveh serijskih kanalov. Komunikacijski fizični vmesniki za povezavo z računalnikom so ali RS 232 C ali tokovna zanka ali posebni poldupleksni vmesnik, za povezavo s tiskalnikom pa je RS 232 C vmesnik. S posebnim programabilnim časovnikom lahko programsko spreminjamo komunikacijsko uro SIO krmilnika.

Vključili smo še nepozabljajoči pomnilnik z naključnim dostopom, v katerega shranimo nekatere parametre terminala, ki jih lahko spreminjamo, vendar jih želimo ohraniti ob izklopu terminala.

Na kartici je tudi register svetlobnega preresa. Preko posebne logike za odčitavanje lahko na KLT-T priključimo svetlobo pero, ki se uporablja v nekaterih IBM-ovih terminalih in nekaterih industrijskih aplikacijah.

Paralelni vmesnik jedrsmerni in osembitni; uporabimo pa ga lahko za priključitev zunanjega grafičnega procesorja, ki je samostojna naprava, zgrajena tako, da komunicira z računalnikom posredno preko KLT-T in omenjenega paralelnega vmesnika. Video izhoda znakovnega dela in grafičnega dela terminala sta povezana v en sestavljeni video izhod, ki krmili skupni zaslon. Tako sestavljena naprava predstavlja grafični terminal.

### 2.1. PROCESORSKI DEL KLT-T

Ta del kartice sestavljajo:

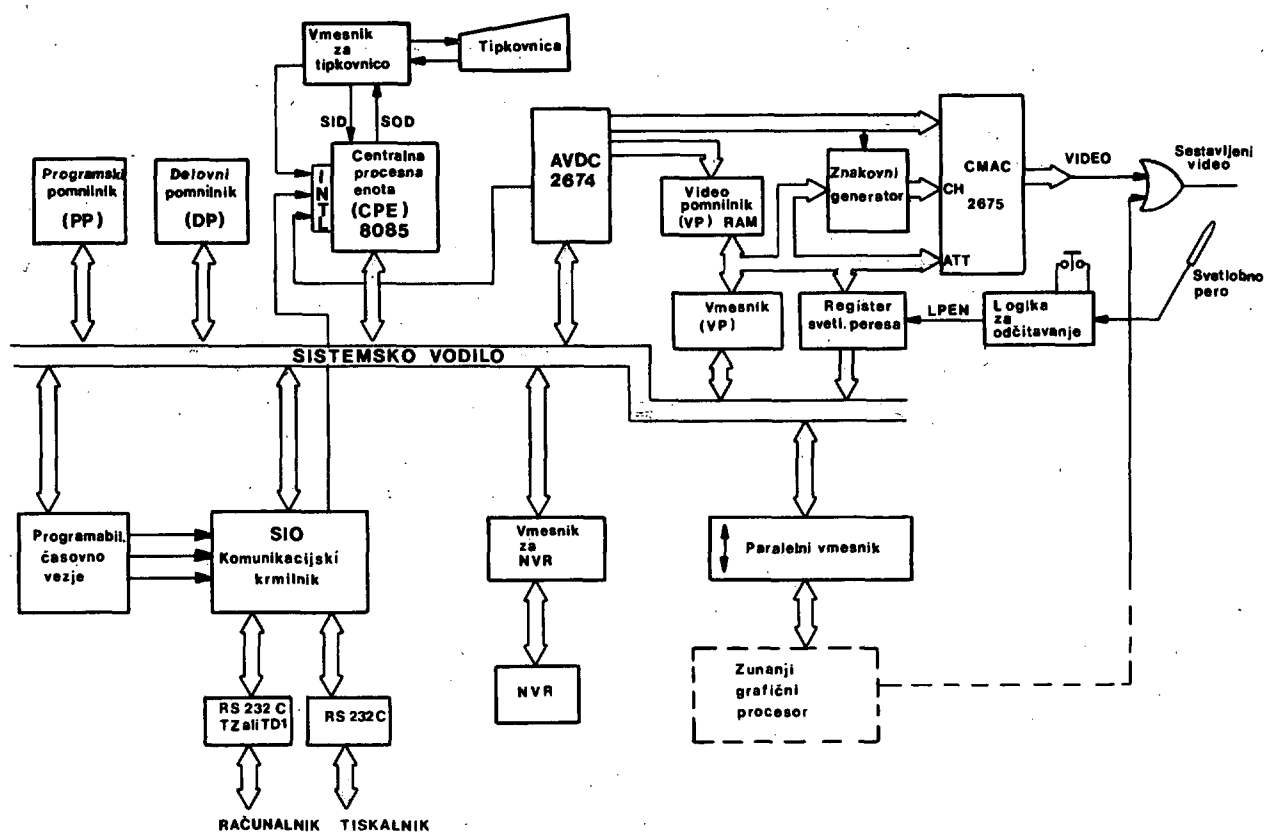
- Intelov mikroprocesor 8085
- 8 do 32 k programskega EPROM pomnilnika
- 2 do 6 k delovnega RAM pomnilnika in
- vmesnik za tipkovnico.

Na sliki tri je narisana bločna zgradba, na listu 1 v dodatku pa logična shema procesorskega dela KLT-T.

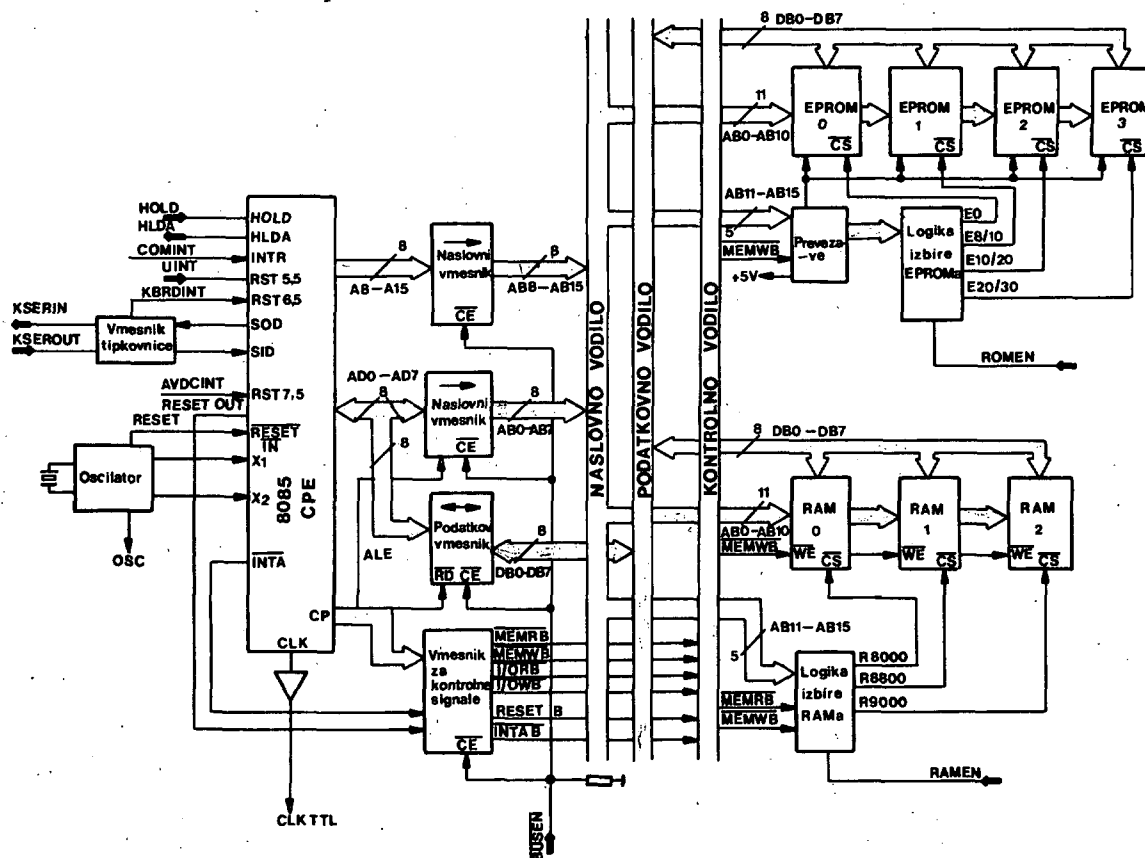
Procesorskega dela ne bomo natančno opisovali, saj predstavlja zelo običajno mikroračunalniško vezje.

Opozorimo naj samo na nekatere značilnosti.

Na serijski vhod in serijski izhod procesorja 8085 (IC 5) smo priključili vhodni (KSERHOUT) in izhodni signal KSERIN tipkovnice. Izhodni signal vsebuje posebne sinhronizacijske impulze, ki jih izločimo s pomočjo zapaha (IC2). Tako izločeni impulzi predstavljajo prekinitveni signal (KBDINT), ki je povezan na prekinitveni vhod RST 6.5 mikroprocesorja.



Slika 2. Zgradba materialne opreme KLT-T.



Slika: 3. Zgradba procesorskega dela logične kartice

Vsak znak iz tipkovnice sestavlja osem serijsko kodiranih bitov. Tipkovnica jih pošlje v KLT-T tako, da se vsak bit začne s sinhronizacijskim impulzom. Začetek znaka določa začetni, konec znaka pa končni impulz. Programski pomnilnik smo realizirali s štirimi EPROM-i 0,1,2 in 3 (IC11, IC12, IC13 in IC14). Uporabimo lahko naslednje tipe EPROM-ov: 2716, 2732, 2764 in 27128. Prevezave P1 in P2 moramo povezati uporabljenemu EPROM-u ustrezno. S signaloma ROMEN in RAEMEN lahko programsko izklopimo programski oziroma delovni pomnilnik na KLT-T in ga seveda nadomestimo z zunanjim pomnilnikom. Sistemsko vodilo procesorja je povezano na konektor KI. Vsi signali so ojačani preko vmesnikov.

## 2.2. PRIKAZOVALNI DEL KLT-T

Ta del logične kartice določa prikazovalne značilnosti terminala, ki jih moramo pazljivo izbrati, saj pogojujejo (poleg komunikacijskih značilnosti) združljivost terminala z računalnikom, na katerega ga priključimo.

Realizirali smo naslednje prikazovalne značilnosti, ki ustrezajo VP 100 standardu:

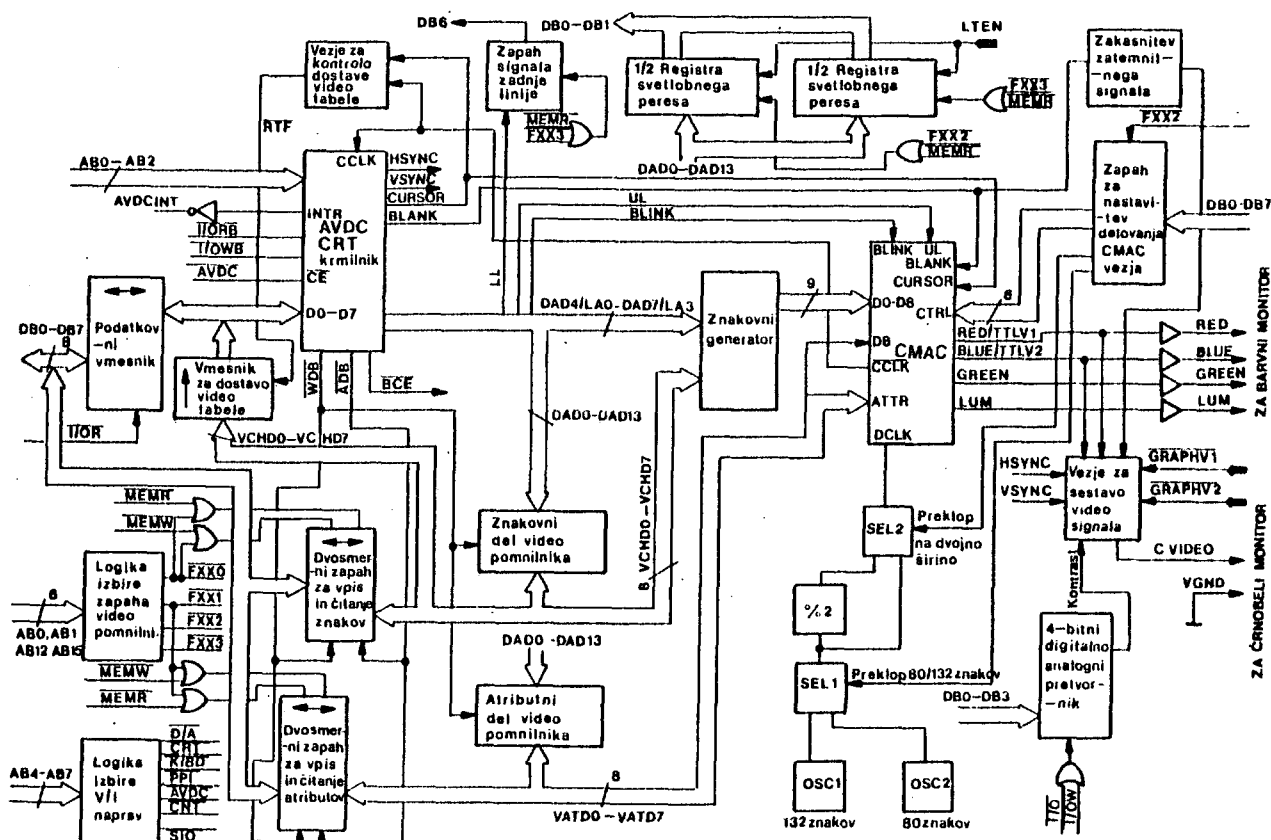
- format zaslona je 24 vrstic x 80 stolpcev ali 24 vrstic x 132 stolpcev;
- prikazovalni atributi so: obratni video, utripajoč, povečana svetlost, podčrtani in kombinacija vseh naštetih;
- pomik vsebine zaslona je lahko: navzgor, navzdol, delni, skokovit (vrstica za vrstico) in gladek (linija za linijo)
- vrstice z dvojno širino ali višino znakov;
- nabori posebnih znakov (linijske grafike, semigrafike in nacionalnih abeced).
- znaki za zaslon so sestavljeni iz točk tako, da je matrika velika 7 x 9 točk, znotraj bloka velikega 9 x 12; semigrafčni znaki zapolnjujejo celotni blok,
- znaki so poudarjeni.

Zadnji dve značilnosti sta predvsem pomembni za uporabnikovo udobnost in povečata čitljivost znakov.

Z naštetimi in nekaj prirejenimi prikazovalnimi značilnostmi lahko emuliramo tudi večino drugih tipov terminalov.

Zgradba prikazovalnega dela je narisana na sliki 4, logična shema pa na listu 2 v dodatku.

AVDC (IC.27), programabilni CRT krmilnik, generira vertikalne in horizontalne časovne signale za prikazovanje podatkov na zaslonu



Slika 4. Zgradba prikazovalnega dela logične kartice.

monitorja. Zaporedno naslavlja video pomnilnik in nadzoruje njegovo doseganje s strani procesorja. Programsko lahko izberemo tri različne načine delovanja, format zaslona in oblike časovnih signalov za osveževanje.

Znaki, ki se prikazujejo na zaslonu, so v ASCII kodi zapisani v znakovnem delu video pomnilnika (IC 32 in IC 33) atributi pa v atributnem delu (IC 34 in IC 35). V času osveževanja zaslona AVDC krmilnik zaporedno naslavlja video pomnilnik z naslovnimi linijami DADO do DAD13. Znake dostavlja po VCHOD - VCHD7 linijah na vhod znakovnega generatorja, attribute pa po linijah VATDO - VADD7 na vhod atributnega krmilnika CMAC (IC 47).

Procesor programsko dosega AVDC krmilnik preko kontrolnih  $\bar{Q}/ORB/$ ,  $I/OWB/$  in  $AVDC/$ ), treh naslovnih (ABO-AB2) in podatkovnih (DBO-DB7) linij. S signalom AVDCINT zahteva krmilnik servisiranje v realnem času. AVDC krmilnik deluje v t.i. neodvisnem načinu, kjer je videopomnilnik ločen od sistema. Procesor ga lahko dosega samo posredno preko AVDC. Hkrati smo izkoristili še sposobnost krmilnika, da si sam dostavlja v notranje registre začetne naslove vrstic iz video pomnilnika s pomočjo vezja za kontrolo dostave video tabele (IC 20 in IC 54) in signala RTF/ preko vmesnika za dostavo tabele (IC 22).

Procesor dosega video pomnilnik preko dvo-smernega zapaha za vpis oziroma čitanje znakov in atributov (IC 28, IC 29, IC 30 in IC 31). Zapahi so postavljeni na pomnilniške naslove FXX0 in FXX1 (IC 23).

Postopek vpisa enega znaka in hkrati atributa (vpišeta se paralelno) je naslednji:

- v zapah vpišemo znak in trenutno vrednost atributa (ukaz EHL0 FXX0);
- v AVDC krmilnik vpišemo ukaz: "ZAPIŠI NA NÁLOV KAZALCA";
- AVDC izvrši ukaz v času, ko ne osvežuje zaslona, s pomočjo signalov WDB/ in ADB/.

Znaki oziroma vsebina videopomnilnika se v času osveževanja zaporedno dostavljajo na vhod znakovnega generatorja (IC 45), kjer se prekodirajo v obliko, zaenkrat še paralelno, primerno za prikaz na zaslonu monitorja. Izhod iz znakovnega generatorja še paralelno vpiše v serijski pomnilni register CMAC krmilnika. Na njegov vhod se zaporedno dostavljajo še signali atributov, ki se v CMAC krmilniku prištejejo izhodu serijskega pomikalnega registra in tvorijo dva TTL video izhoda (štirje nivoji video signala) TTLV1

in TTLV2. Na vhod tega krmilnika so vezani še signali BLINK (utripanje), UL (podčrtani), CURSOR (kazalec) in BLANK (zatemnitev), ki se tudi dodajo video izhodu.

Nekatere značilnosti CMAC vezja lahko programsko izbiramo s pomočjo vezja za nastavitvev (IC 48):

- faktor deljenja taktnega signala DOTCLK (vhoda CO in CI),
- črnobeli ali barvni način delovanja (vhod M/C,
- oblika kazalca v barvnem načinu (CMODE) in
- oblikovanje točk, iz katerih so sestavljeni znaki (DOTM in DOTS).

S pomočjo istega zapaha lahko tudi programsko izbiramo med izhodoma dveh oscilatorjev OSC1 in OSC2 za 80 ali 132 znakov v vrstici. Njuna izhoda predstavljata osnovno frekvenco točke na zaslonu. Ta signal se znotraj CMAC krmilnika podeli s faktorjem, ki je določen s stanji na vseh CO in CI. Izhod delilnika predstavlja znakovno uro, ki je taktni signal AVDC krmilnika.

V vezja za sestavo video signala (IC 56, IC 59, IC 58, IC 53, T11) tvorimo iz signalov TTLV1, TTLV2 in sinhronizacijskih impulzov HSYNC in VSYNC sestavljeni (COMPOSITE) video, ki ustreza RS 170 standardu. Dodamo lahko zunanji TTL (GRAPHV1 in 2) ali sestavljeni (CVGRPH) video signal, ki se prišteje video signalu KLT-T. Tako dobimo sestavljeno sliko iz znakovnega dela in grafičnega dela (grafični terminal).

Iz zgradbe prikazovalnega dela KLT-T (slika 4) vidimo, da imamo tudi signale RED, BLUE, GREEN in LUM za krmiljenje barvnega monitorja. Dobili smo barvni znakovni terminal.

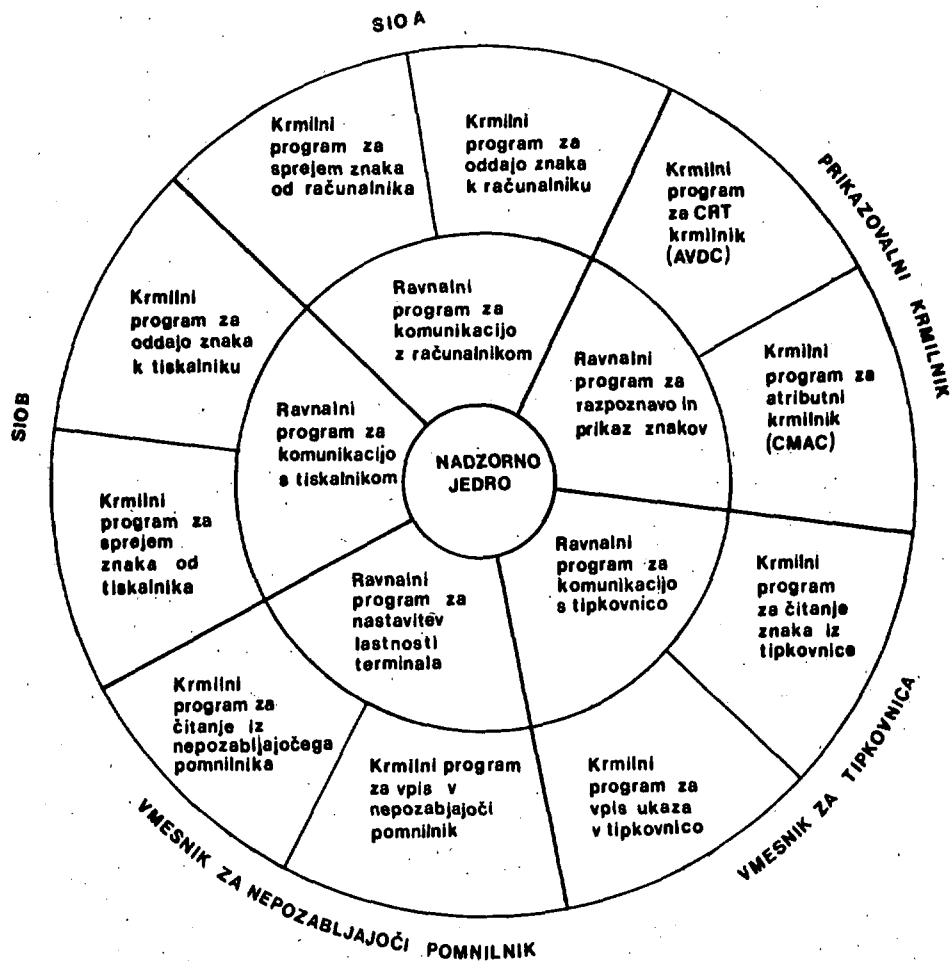
V signalu CVIDEO za črnobeli monitor lahko s pomočjo 4-bitnega D/A pretvornika (IC 63 in IC 64) programsko spreminjamo kontrast slike.

### 2.3. VHODNO/IZHODNI DEL KLT-T

Vhodno/izhodni del KLT-T sestavljajo:

- serijski komunikacijski krmilnik SIQ, (IC 65);
- generator komunikacijske ure (IC 70 in IC 76); osnovni oscilator je na procesorskem delu (IC 4),
- glavni in pomožni RS 232 C vmesnik (IC 73, IC 74, IC 75, IC 67 in IC 77)
- tokovna zanka (OP 1, OP 2, T 8, T 9 in T 10),
- posebni poldupleksni vmesnik, ki zagotavlja prenos po eni žici (T4, T5, T6, in T7) in

Ravnalni programi so medsebojno neodvisni; komunicirajo preko sistemskih upremljivk in vmesnih pomnilnikov. Pri upravljanju s pomembnimi moduli aparaturne opreme kličejo ravnalni programi odgovarjajoče krmilne programe. Nekateri krmilni programi lahko preko prekinljive strukture nemudoma zasedejo procesorske zmogljivosti in po potrebi s upremljanjem sistemskih upremljivk zahtevajo ukrepanje ravnalnih programov.



Slika 6. Zgradba programske opreme

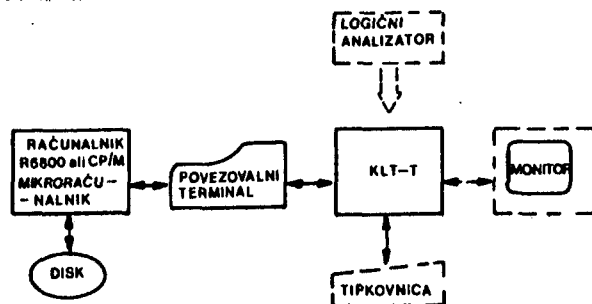
Naloge posameznih programskih modulov so naslednje:

Ravnalni program za komunikacijo s tipkovnico nadzira delovanje inteligentne tipkovnice in vtipkane znake dostavlja glede na stanje terminala (lokalno/ on-line, dupleks/poldupleks) v sprejemni vmesni pomnilnik in/ali v oddajni vmesni pomnilnik. Nadzorno jedro v prvem primeru aktivira ravnalni program za razpoznavo in prikaz znakov, v drugem primeru pa za komunikacijo z računalnikom. Ravnalni program za razpoznavo in prikaz zapiše znak v video pomnilnik, vpliva na oblikovanje zaslona ali spremeni sistemske spremenljivke tako, da nadzorno jedro aktivira ravnalni program za komunikacijo s tiskalnikom ali za nastavitve lastnosti terminala. Ravnalni program za komunikacijo z računalnikom oddaja znake iz oddajnega vmesnega pomnilnika k računalniku. Kadar

sprejme znak od računalnika, ga zapiše v sprejemni vmesni pomnilnik. Nadaljno obdelavo pa, kot v primeru vtipkanega znaka, prevzame ravnalni program za razpoznavo in prikaz znakov. Ravnalni program za komunikacijo s tiskalnikom nadzira prenos znakov iz sprejemnega vmesnega pomnilnika ali iz video pomnilnika k tiskalniku. Ravnalni program za nastavitve lastnosti terminala omogoča izbiranje in spreminjanje komunikacijskih in prikazovalnih lastnosti terminala ter lastnosti tipkovnice. Spreminja tudi sistemske spremenljivke in s tem vpliva na delovanje ostalih ravnalnih programov. V primeru emulacije drugih tipov terminalov ostanejo krmilni programi nespremenjeni. Spremeniti moramo ravnalni program za razpoznavo in prikaz znakov, redkeje še za komunikacijo z računalnikom ali s tiskalnikom, zelo redko pa tudi za komunikacijo s tipkovnico ali za nastavitve lastnosti terminala.

#### 4. Opis razvojnega orodja

Običajno orodje za razvoj mikračunalniškega sistema (kot je n.pr. KLT-T) je razvojni sistem z emulatorjem za mikroprocesor, na katerem je zasnovan. V našem primeru smo uporabili svojski sistem, katerega zgradba je narisana na sliki 6.



Slika 6. Zgradba sistema za razvoj programske in aparaturne opreme KLT-T.

V KLT-T smo vgradili monitorski program, ki opravlja funkcije potrebne za testiranje programske in tudi aparaturne opreme mikračunalniškega sistema (KLT-T): nastavitve uporabnikovih registrov (mikroprocesorja 8085), pregledovanje in spreminjanje pomnilniških lokacij, poganjanje programov do prekinitvene točke in koračno, obratni zbirnik 8080, .... Logični analizator uporabimo za testiranje aparaturne opreme in realnočasovnih delov programske opreme. Vhodno izhodna enota monitorskega programa je povezovalni terminal, ki je tudi terminal računalnika 80800 ali CP/M mikračunalnika. Na tem računalniku z diskovnim operacijskim sistemom kreiramo izvirne programe in jih prevajamo v objektno kodo, ki jo s pomočjo povezovalnega terminala prenašamo v KLT-T. Posebni prečni nalagalnik monitorskega programa KLT-T naloži objektni program na vnaprej določeni del pomnilnika. Naložen program lahko bedno testiramo.

Računalnik 80800 je večuporabniški in lahko nanj preko večjega števila povezovalnih terminalov priključimo več KLT-T. Uporabljati pa moramo prečno programsko opremo (prečni zbirnik 8080).

CP/M mikračunalnik je enouporabniški vendar na njem ni potrebno uporabljati prečne programske opreme. V primeru, da ima mikračunalnik vključen prikazovalni krmilnik, ne potrebujemo povezovalnega terminala, pač pa se na KLT-T priključim neposredno preko pomožnega RS 232 C vmesnika.

#### ZAKLJUČEK

V začetku novembra smo v Gorenju izdelali začetno serijo petdeset kosov KLT-T. Rezultati testiranja terminalov PAKA 3000 so zelo ugodni.

#### LITERATURA

1. K. Steblovnik, Povezovalni terminal - del sistema za razvijanje aparaturne in programske opreme, Mipro 82;
2. K. Steblovnik, Emulator za razvijanje in testiranje mikračunalniških sistemov, Mipro 83;
3. K. Steblovnik, A. Križnik, Opis programske opreme terminala s pomočjo teorije o vzorčno vodenih sistemih, Mipro 84;
4. K. Steblovnik, D. Vrhovec, Sistem za testiranje mikračunalniških modulov, Mipro 84;
5. INTEL, Component Data Catalog 1983;
6. INTEL, The MCS - 80/85 Family User's Manual
7. PHILIPS/SIGNETICS, Microprocessors, micro computers and peripheral circuitry;
8. SGS, 280 SIO technical manual.