

## INFORMACIJE

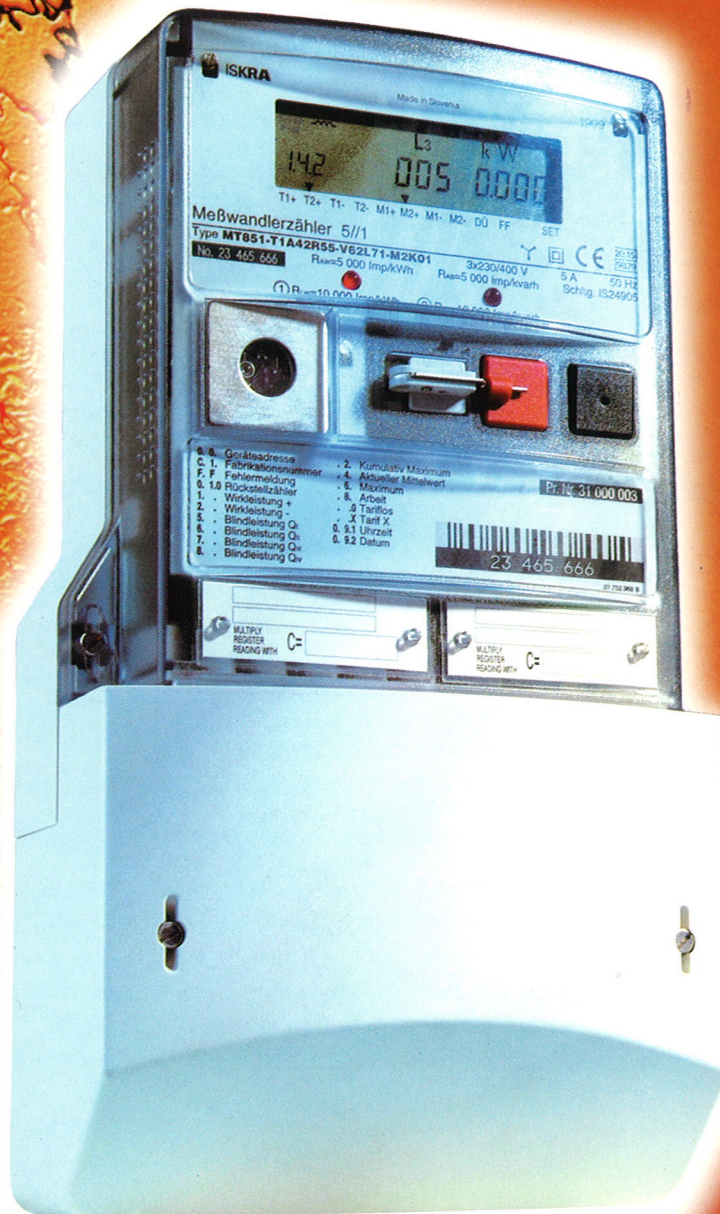
## MIDEM

3° 2001

Strokovno društvo za mikroelektroniko  
elektronske sestavne dele in materialeStrokovna revija za mikroelektroniko, elektronske sestavne dele in materiale  
Journal of Microelectronics, Electronic Components and Materials

INFORMACIJE MIDEM, LETNIK 31, ŠT. 3(99), LJUBLJANA, september 2001

ISKRAEMECO



## INFORMACIJE

## MIDEM

3 • 2001

INFORMACIJE MIDEM	LETNIK 31, ŠT. 3(99), LJUBLJANA,	SEPTEMBER 2001
INFORMACIJE MIDEM	VOLUME 31, NO. 3(99), LJUBLJANA,	SEPTEMBER 2001

Revija izhaja trimesečno (marec, junij, september, december). Izdaja strokovno društvo za mikroelektroniko, elektronske sestavne dele in materiale - MIDEM.  
Published quarterly (march, june, september, december) by Society for Microelectronics, Electronic Components and Materials - MIDEM.

**Glavni in odgovorni urednik**  
Editor in Chief

Dr. Iztok Šorli, dipl.ing.,  
MIKROIKS d.o.o., Ljubljana

**Tehnični urednik**  
Executive Editor

Dr. Iztok Šorli, dipl.ing.,  
MIKROIKS d.o.o., Ljubljana

**Uredniški odbor**  
Editorial Board

Doc. dr. Rudi Babič, dipl.ing., Fakulteta za elektrotehniko, računalništvo in informatiko Maribor  
Dr. Rudi Ročak, dipl.ing., MIKROIKS d.o.o., Ljubljana  
mag. Milan Slokan, dipl.ing., MIDEM, Ljubljana  
Zlatko Bele, dipl.ing., MIKROIKS d.o.o., Ljubljana  
Dr. Wolfgang Pribyl, Austria Mikro Systeme International AG, Unterpremstaetten  
mag. Meta Limpel, dipl.ing., MIDEM, Ljubljana  
Miloš Kogovšek, dipl.ing., Ljubljana  
Prof. Dr. Marija Kosec, dipl.ing., Inštitut Jožef Stefan, Ljubljana

**Časopisni svet**  
International Advisory Board

Prof. dr. Slavko Amon, dipl.ing., Fakulteta za elektrotehniko, Ljubljana, PREDSEDNIK - PRESIDENT  
Prof. dr. Cor Claeys, IMEC, Leuven  
Dr. Jean-Marie Haussonne, EIC-LUSAC, Octeville  
Dr. Marko Hrovat, dipl.ing., Inštitut Jožef Stefan, Ljubljana  
Prof. dr. Zvonko Fazarinc, dipl.ing., CIS, Stanford University, Stanford  
† Prof. dr. Drago Kolar, dipl.ing., Inštitut Jožef Stefan, Ljubljana  
Dr. Giorgio Randone, ITALTEL S.I.T. spa, Milano  
Prof. dr. Stane Pejovnik, dipl.ing., Fakulteta za kemijo in kemijsko tehnologijo, Ljubljana  
Dr. Giovanni Soncini, University of Trento, Trento  
Prof. dr. Janez Trontelj, dipl.ing., Fakulteta za elektrotehniko, Ljubljana  
Dr. Anton Zalar, dipl.ing., ITPO, Ljubljana  
Dr. Peter Weissglas, Swedish Institute of Microelectronics, Stockholm

**Naslov uredništva**  
Headquarters

Uredništvo Informacije MIDEM  
Elektrotehniška zveza Slovenije  
Dunajska 10, 1000 Ljubljana, Slovenija  
tel.: + 386 (0)1 51 12 221  
fax: + 386 (0)1 51 12 217  
e-mail: Iztok.Sorli@guest.arnes.si  
<http://paris.fe.uni-lj.si/midem/>

Letna naročnina znaša 12.000,00 SIT, cena posamezne številke je 3000,00 SIT. Člani in sponzorji MIDEM prejema Informacije MIDEM brezplačno.  
Annual subscription rate is DEM 200, separate issue is DEM 50. MIDEM members and Society sponsors receive Informacije MIDEM for free.

Znanstveni svet za tehnične vede I je podal pozitivno mnenje o reviji kot znanstveno strokovni reviji za mikroelektroniko, elektronske sestavne dele in materiale. Izdajo revije sofinancirajo Ministrstvo za znanost in tehnologijo in sponzorji društva.

Scientific Council for Technical Sciences of Slovene Ministry of Science and Technology has recognized Informacije MIDEM as scientific Journal for microelectronics, electronic components and materials.

Publishing of the Journal is financed by Slovene Ministry of Science and Technology and by Society sponsors.

Znanstveno strokovne prispevke objavljene v Informacijah MIDEM zajemamo v podatkovne baze COBISS in INSPEC.

Prispevke iz revije zajema ISI® v naslednje svoje produkte: Sci Search®, Research Alert® in Materials Science Citation Index™

Scientific and professional papers published in Informacije MIDEM are assessed into COBISS and INSPEC databases.

The Journal is indexed by ISI® for Sci Search®, Research Alert® and Material Science Citation Index™

Po mnenju Ministrstva za informiranje št.23/300-92 šteje glasilo Informacije MIDEM med proizvode informativnega značaja.

Grafična priprava in tisk  
Printed by

BIRO M, Ljubljana

Naklada  
Circulation

1000 izvodov  
1000 issues

Poštnina plačana pri pošti 1102 Ljubljana  
Slovenia Tax Percue

ZNANSTVENO STROKOVNI PRISPEVKI		PROFESSIONAL SCIENTIFIC PAPERS
H.Ymeri, B.Nauwelaers, K.Maex: Točen zaključen izraz za frekvenčno odvisno vzajemno impedanco povezav na izgubni silicijevi tabletki	137	H.Ymeri, B.Nauwelaers, K.Maex: Accurate Closed-form Expression for the Frequency-dependent Mutual Impedance of On-chip Interconnects on Lossy Silicon Substrate
A.Dziedzic: Teorija perkolacije in njena uporaba v znanosti o materialih in mikroelektroniki (Drugi del - Poskusi in numerične simulacije)	141	A.Dziedzic: Percolation Theory and its Application in Materials Science and Microelectronics (Part II - Experiments and Numerical Simulations)
R.Babič: Dinamika izhodnega signala pri kaskadni obliki izvedbe nerekurzivnih digitalnih sit	153	R.Babič: The Dynamics of the Output Signal in the Cascade Form Implementation of FIR Digital Filters
D.Osebik, R.Babič, B.Horvat: Adaptivna digitalna sita v strukturi porazdeljene aritmetike	160	D.Osebik, R.Babič, B.Horvat: Adaptive Digital Filter Implementation with Distributed Arithmetic Structure
F.Mihalič, M.Milanovič: Zmanjšanje prevodnih motenj z naključno PŠM	169	F.Mihalič, M.Milanovič: Conductive Noise Reduction with Randomized PWM
J.Mohorko, L.Mikola: Adaptivna metoda merjenja statičnih karakteristik elektronskih komponent in njena realizacija z virtualnim instrumentom	178	J.Mohorko, L.Mikola: Adaptive Method for the Measurement of Statical Characteristics of Electronic Parts and its Realisation as Virtual Instrument
R.Svečko, B.Ratej: Mikrokontrolniški sistem brezkontaktno identifikacije in nadzora pristopa	185	R.Svečko, B.Ratej: Microcontroller Contactless Identification System and Access Control
F.S.Balan, Z.Brezočnik: Večkanalni sprejemnik za CDMA z uporabo digitalnega signalnega procesorja in vezja FPGA	191	F.S.Balan, Z.Brezočnik: Multi-channel Receiver for CDMA Using a Digital Signal processor and FPGA Circuit
M.Kaiser, Ž.Čučej: Klasifikacija v hitrih omrežjih: komponente in sistemi	197	M.Kaiser, Ž.Čučej: Classification in High Speed Networks: Components and Systems
APLIKACIJSKI ČLANKI		APPLICATION ARTICLES
Vse je lažje z mikrokontrolerji	205	Making it Easy with Microcontrollers
MIDEM prijavnica	211	MIDEM Registration Form
Slika na naslovnici: Podjetje IskraEMECO ponuja učinkovite rešitve za dereguliran trg električne energije		Front page: Company IskraEMECO offers effective solutions for challenges for deregulated market of electric energy

# 37<sup>th</sup> INTERNATIONAL CONFERENCE ON MICROELECTRONICS, DEVICES AND MATERIALS

and the WORKSHOP on  
OPTOELECTRONIC DEVICES AND APPLICATIONS



October 10. - 12. 2001  
Bohinj, SLOVENIA

PROGRAMME

<http://paris.fe.uni-lj.si/midem/conf2001/>



Elektrotehniška  
Zveza Slovenije



Slovenia  
Section

IEEE

# ACCURATE CLOSED-FORM EXPRESSION FOR THE FREQUENCY-DEPENDENT MUTUAL IMPEDANCE OF ON-CHIP INTERCONNECTS ON LOSSY SILICON SUBSTRATE

Hasan Ymeri<sup>1</sup>, Bart Nauwelaers<sup>1</sup>, and Karen Maex<sup>1,2</sup>

<sup>1</sup> Katholieke Universiteit Leuven, Department of Electrical Engineering (ESAT), Division ESAT-TELEMIC, Kasteelpark Arenberg 10, B-3001 Leuven-Heverlee, Belgium

<sup>2</sup> IMEC, Kapeldreef 75, B-3001 Leuven, Belgium

**Key words:** semiconductors, microelectronics, silicon semiconductor substrates, on-chip interconnects, distributed mutual series impedance, frequency-dependent mutual impedance, lossy silicon substrates, analytic models, mathematical expressions

**Abstract:** A new analytic model is presented (based on the induced current density distribution inside silicon substrate) to calculate the frequency dependent distributed mutual series impedance per unit length for coupled interconnects on lossy silicon substrate in CMOS technology. The proposed analytic model is shown to be very effective for a variety of on-chip interconnect structures in all three modes of propagation (skin-effect, slow-wave, and dielectric quasi-TEM), for both series mutual impedance components (resistance and inductance) over a very wide range of dimension, substrate conductivity, and frequency. The validity of the proposed model has been checked by a comparison with a quasi-TEM spectral domain approach and equivalent-circuit modeling procedure.

## Točen zaključen izraz za frekvenčno odvisno vzajemno impedanco povezav na izgubni silicijevi tabletki

**Ključne besede:** polprevodniki, mikroelektronika, substrati polprevodniški silicijevi, povezave medsebojne na čipu, impedanca serijska vzajemna porazdeljena, impedanca vzajemna frekvenčno odvisna, substrati silicijevi izgubni, modeli analitični, obrazci matematični

**Izleček:** V prispevku predstavljamo nov analitičen model ( temelji na porazdelitvi gostote induciranih tokov znotraj silicijevega substrata ) za izračun frekvenčno odvisne porazdeljene vzajemne serijske impedance na enoto dolžine v CMOS tehnologiji za sklopljene povezave na izgubnem silicijevem substratu. Izkaže se, da je predlagani model zelo učinkovit za obravnavo različnih struktur povezav na tabletki ( čipu ) za vse tri načine širjenja signala ( skin efekt, počasni - val in dielektrični quasi - TEM ), za obe serijski komponenti vzajemne impedance ( upornost in induktanca ) znotraj širokega intervala dimenzij, prevodnosti substrata in frekvence. Veljavnost predlaganega modela smo preverili s primerjavo s quasi-TEM spektralno metodo in metodo modeliranja nadomestnih vezij.

### 1. Introduction

High frequency RF integrated circuits in CMOS technology are crucial components of today's integrated system. As the density, complexity, and speed of VLSI circuits are continuing to increase, the management of the on-chip interconnects becomes of paramount concern to the IC designer, especially with respect to the internal parasitics parameters immunity /1/. In order to accomplish this, it is necessary to analyze and model the broadband characteristics /2 - 5, 8/ of the silicon IC interconnects since the signals tend to exhibit both the short rising and falling times. For the case of silicon the effect of high lossy substrate (CMOS technology) on the distributed mutual inductance and resistance per unit length of coupled interconnects has not been modeled well with analytical closed form expressions. In this letter (based on silicon substrate induced current distribution) we suggest an analytical model that can accurately predict frequency dependent mutual inductance and resistance of silicon substrate IC interconnects, with good agreement with the quasi-TEM spectral domain approach and full wave numerical simulation /8/, respec-

tively, over a wide range of dimensions, substrate conductivity, and frequency.

### 2. Analysis

In order to investigate the influence of the longitudinal current distribution in the silicon substrate on the mutual inductance and resistance per unit length of the general coupled interconnects, the structure depicted in Fig. 1a,b has been analyzed. To model actual rectangular conductors, we define an equivalent diameter  $2r_{ieq}$  ( $i = 1, 2$ ) as the mean of the diameter of the circles inscribed in the conductors ( $2r_{ieq} = (w_i + T_i)/2$ ). The other geometrical dimensions  $H$ ,  $h$  and  $s$  are consequently redefined as  $H_{eq} = H + (T_2 - w_2)/4$ ,  $h_{eq} = h + (T_1 - w_1)/4 + (T_2 - w_2)/4$  and  $s_{eq} = s + (w_1 - T_1)/4 + (w_2 - T_2)/4$  (see Fig. 1b).

Due to the impressed field that interconnect lines radiates in presence of lossy silicon substrate, an unknown current density  $\mathbf{J}_s$  is induced in the substrate: because of the particular geometry, this current has only the component along the  $z$ -axis, which is a function of  $x$  and  $y$ , namely  $\mathbf{J}_s = J(x,$

y)1z. Results obtained from the full-wave analysis /2/ have shown that the influence of the finite substrate thickness d can be neglected for practical dimensions ( $d \gg w_1, w_2, s, t_{ox}$ ). Therefore in the following analysis we have assumed the silicon substrate to be infinitely thick. In order to derive the expression for mutual impedance  $Z_m$  of coupled interconnects a straight current filament parallel to a silicon semi-space will be first analyzed (see Fig. 1b). In the two regions depicted in Fig. 1b, the governing equations for the magnetic vector potential is

$$\nabla^2 A_i = j\omega\mu_i\sigma_i A_i \quad i = 1,2 \quad (\sigma_1 = 0) \quad (1)$$

A general solution of eq. (1) may be looked for in the form /6/

$$A_1(x, y) = \int_0^\infty [C_{11}(\lambda)e^{\lambda y} + C_{12}(\lambda)e^{-\lambda y}] \cos(\lambda x) d\lambda, \quad \text{for } y \geq 0 \quad (2a)$$

$$A_2(x, y) = \int_0^\infty [C_2(\lambda)e^{my} \cos(\lambda x)] d\lambda, \quad \text{for } y \leq 0 \quad (2b)$$

where  $m = (\lambda^2 + j\omega\mu(\sigma + j\omega\epsilon))^{1/2}$ .

The integration coefficients may be determined by imposing, at the interface silicon-SiO<sub>2</sub> ( $y = 0$ ), the continuity of the tangential components of the magnetic field and of the normal component of the magnetic flux density. The following expressions are then obtained:

$$A_1(x, y) = \frac{\mu_0 I}{2\pi} \ln \frac{\sqrt{x^2 + (y-b)^2}}{\sqrt{x^2 + (y+b)^2}} + \frac{\mu I}{\pi} \int_0^\infty \frac{e^{-(b+y)\lambda}}{\mu_r \lambda + \sqrt{\lambda^2 + j\omega\mu(\sigma + j\omega\epsilon)}} \cos(\lambda x) d\lambda \quad (3a)$$

$$A_2(x, y) = \frac{\mu I}{\pi} \int_0^\infty \frac{e^{-b\lambda} e^{y\sqrt{\lambda^2 + j\omega\mu(\sigma + j\omega\epsilon)}}}{\mu_r \lambda + \sqrt{\lambda^2 + j\omega\mu(\sigma + j\omega\epsilon)}} \cos(\lambda x) d\lambda \quad (3b)$$

In above expressions the magnetic potential is introduced in Maxwell's equations in order to find easy the current density in silicon substrate as  $J_s(x, y) = -j\omega\sigma A_2(x, y)$ . This leads to the quasi-static voltage drop  $\partial V/\partial z$  in the z-direction that also appears in the classical line equations,

$$\frac{\partial V}{\partial z} = -[Z]I \quad (4)$$

The magnetic vector potential is used in order to find the quasi-static potential drop  $\partial V/\partial z$  at any point (x,y) in the space along the lines parallel to the z direction. This allows the mutual impedance per unit length, eq. (4), to be evaluated.

The axial electric field intensity along the lossy silicon substrate is

$$E_{zs}(x, y = 0) = -j\omega A_1(x, y = 0) - \frac{\partial V(x, y = 0)}{\partial z}, \quad (5)$$

and at any point (x,y) above the silicon substrate

$$E_{za}(x, y) = -j\omega A_1(x, y) - \frac{\partial V(x, y)}{\partial z}, \quad (6)$$

Subtracting eq. (5) from eq. (6), the axial electric field intensity at any point above the lossy silicon substrate can be expressed as

$$E_{za}(x, y) = E_{zs}(x, y = 0) - j\omega[A_1(x, y) - A_1(x, y = 0)] - \frac{\partial}{\partial z}[V(x, y) - V(x, y = 0)] \quad (7)$$

The last term in eq. (7) represents the total scalar voltage drop, in axial z-direction, of the distributed parameter circuit consisting of interconnect conductors and silicon substrate (as return), eq. (4).

In expression for mutual impedance per unit length of coupled interconnects the integral parts contain the term of the form  $\sqrt{\lambda^2 + \gamma^2} - \lambda/\sqrt{\lambda^2 + \gamma^2} - \lambda$ , where  $\gamma^2 = j\omega\mu(\sigma + j\omega\epsilon)$ . Introducing the following approximation for this term /7/

$$\frac{\sqrt{\lambda^2 + \gamma^2} - \lambda}{\sqrt{\lambda^2 + \gamma^2} + \lambda} \approx e^{-\frac{2\lambda}{\gamma}} \left[ 1 + \frac{\lambda^3}{3\gamma^3} - \frac{3\lambda^5}{20\gamma^5} + \dots \right] \quad (8)$$

the closed form evaluation of these integrals can be done (the integration in the complex plane)/7/ and the following closed-form formula for mutual impedance is obtained:

$$Z_m = \frac{j\omega\mu_0\mu_r}{2\pi} \ln \left[ \frac{D_{kn}^2 + \left( h_k + h_n + \frac{2}{jk_s} \right)^2}{D_{kn}^2 + (h_k - h_n)^2} \right] - \frac{2 \left( h_k + h_n + \frac{2}{jk_s} \right) \left[ \left( h_k + h_n + \frac{2}{jk_s} \right)^2 - 3D_{kn}^2 \right]}{3(jk_s)^3 \left[ \left( h_k + h_n + \frac{2}{jk_s} \right)^2 + D_{kn}^2 \right]^3} \quad (9)$$

where  $k_s = \sqrt{-j\omega\mu(\sigma + j\omega\epsilon)}$ , being  $j$  the imaginary unit,  $h_k = H_{eq} + h_{eq} + 2r_{2eq} + r_{1eq}$ ,  $h_n = H_{eq} + r_{2eq}$  and  $D_{kn} = S_{eq} + r_{1eq} + r_{2eq}$ , respectively.

### 3. Results and discussions

In order to validate the derived new formulas for mutual impedance per unit length ( $Z_m = R_m + j\omega L_m$ ), an asymmetric coupled interconnect structure on a 300 mm silicon substrate (resistivity  $\rho_{si} = 0.01 \Omega\text{cm}$ ) with a  $3 \mu\text{m}$  oxide layer is considered. The cross sections of the conductors are  $2 \mu\text{m}$  by  $1 \mu\text{m}$  and  $1 \mu\text{m}$  by  $1 \mu\text{m}$ , respectively. The spacing between the two conductors is  $2 \mu\text{m}$ . Fig. 2 shows the variation in the distributed mutual resistance per unit length,  $R_m(\omega)$ , as a function of a frequency. At higher frequencies, the increase of mutual resistance is enormous. The cause for this phenomenon can be found in the generation of the eddy currents in the silicon substrate. Similarly, Fig. 3 shows the variation of the distributed mutual inductance per unit length,  $L_m(\omega)$ , as the function of a frequency. When the substrate conductivity is high, a skin-effect arises in substrate and the return current flows more in the silicon substrate. The variation of the mutual inductance per unit length decreases rapidly as a function frequency in Fig. 3 since most of the induced current is confined in a limited zone of the silicon substrate just beneath the source lines (the skin-effect mode). At low frequencies the mutual inductance is high due to the slow-wave mode. It is observed that the values of the mutual inductance and resistance per unit length, calculated from new derived formulas, are found to be in good agreement with those of [8] (equivalent-circuit models and quasi-TEM approach).

### 4. Conclusion

In this letter we have developed a simple, highly accurate and low time consuming analytic model for frequency-dependent distributed mutual series impedance per unit length (mutual resistance and inductance per unit length) of coupled interconnects on lossy silicon (CMOS) substrate. The calculated results show very good agreement with those calculated using full-wave analysis and equivalent circuit model procedure over wide range of dimension, substrate conductivity, and frequency. Due to the simplicity of the calculation, this model should be very useful in the computer-aided design of silicon-based RF and microwave integrated circuits.

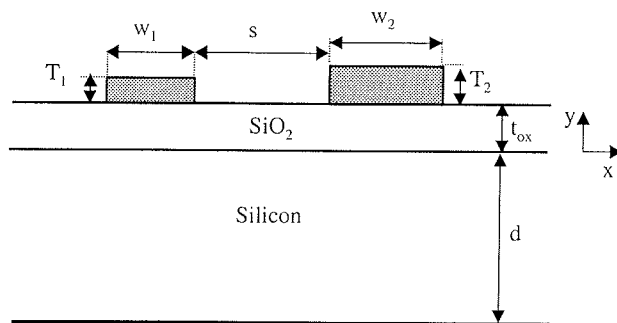


Fig. 1a. Cross section of coupled interconnects on an oxide-semiconductor substrate.

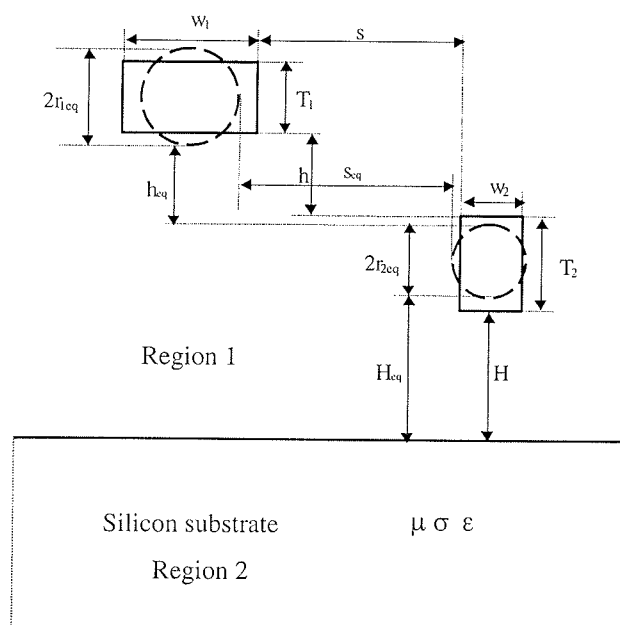


Fig. 1b. Round-sectioned interconnect lines over infinite thick silicon substrate.

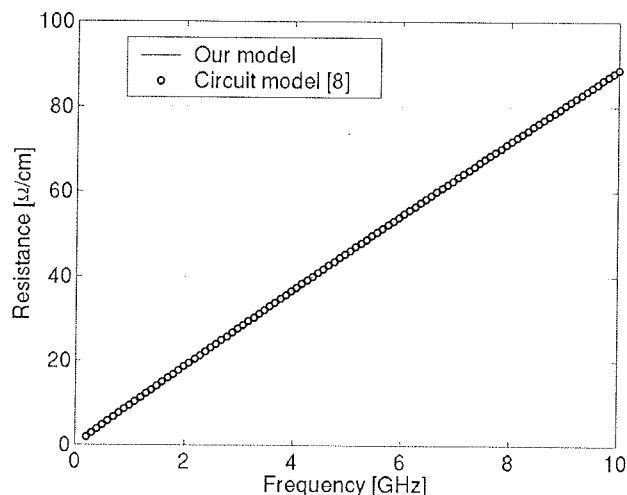


Fig. 2. Mutual resistance per unit length  $R_m$  as the function of a frequency.

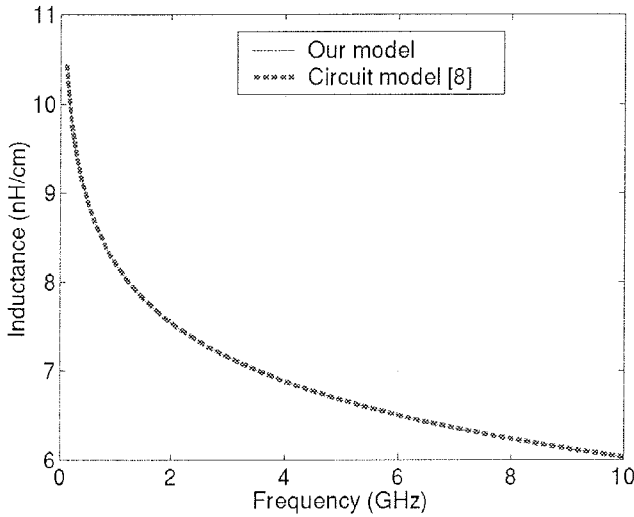


Fig. 3. Mutual inductance per unit length  $L_m$  as the function of a frequency.

5. References

/1/ D. C. Edelstein, G. A. Sai-Halasz, and Y.-J. Mill, "VLSI on-chip interconnection performance simulations and measurements", *IBM J. Res. Develop.*, vol. 39, pp. 383-401, 1995.  
 /2/ E. Groteluschen, L. S. Dutta, and S. Zaage, "Quasi-analytical analysis of the broad-band properties of multiconductor transmission lines on semiconducting substrates" *IEEE Trans. Comp., Packag., Manufact. Tech. B.*, vol. 17, pp. 376-382, 1994.  
 /3/ D. F. Williams, "Metal-insulator-semiconductor transmission lines", *IEEE Trans. MTT*, vol. 47, pp. 176 - 182, 1999.  
 /4/ V. Milanovic, M. Ozgur, D. C. Degroot, J. A. Jargon, M. Gaitan, and M. E. Zaghoul, "Characterization of broad-band transmission for coplanar waveguides on CMOS silicon substrates", *IEEE Trans. MTT*, vol. 46, pp. 632-640, 1998.

/5/ J.-K. Wee, Y.-J. Park, H.-S. Min, D.-H. Cho, M.-H. Seung, and H.-S. Park, "Modeling the substrate effect in interconnect line characteristics of high-speed VLSI circuits", *IEEE Trans. MTT*, vol. 46, pp. 1436-1443, 1998.  
 /6/ J. A. Tegopoulos and E. E. Kriezis, *Eddy Currents in Linear Conducting Media*. Amsterdam: Elsevier, 1985.  
 /7/ R. Dautray and J.-L. Lions, *Mathematical Analysis and Numerical Methods for Science and Technology*. Berlin: Springer-Verlag, 1990.  
 /8/ J. Zheng, Y.-C. Hahm, V. K. Tripathi, and A. Weisshaar, "CAD-oriented equivalent-circuit modeling of on-chip interconnects on lossy silicon substrate", *IEEE Trans. MTT*, vol. 48, pp. 1443-1451, 2000.

H. Ymeri, B. Nauwelaers:  
 Katholieke Universiteit Leuven  
 Department of Electrical Engineering (ESAT)  
 Div. ESAT-TELEMIC  
 Kasteelpark Arenberg 10  
 B-3001 Leuven-Heverlee, Belgium  
 Tel.: + 32 (16) 32 18 76, Fax: + 32 (16) 32 19 86  
 e-mail: Hasan.Ymeri@esat.kuleuven.ac.be  
 Karen Maex:  
 IMEC  
 Kapeldreef 75, B-3001 Leuven, Belgium

Prispelo (Arrived): 09.07.01

Sprejeto (Accepted): 20.08.01



# PERCOLATION THEORY AND ITS APPLICATION IN MATERIALS SCIENCE AND MICROELECTRONICS (Part II – Experiments and numerical simulations)

Andrzej DZIEDZIC

Institute of Microsystem Technology, Wrocław University of Technology, Poland

**Keywords:** percolation theory, percolation threshold, applications, materials science, microelectronics, critical exponents, electric conductivity, thermal conductivity, 1/f noise, composite ceramics, electrical thick film resistors, electrical conductive adhesives, VLSI interconnect breakdown, Very Large Scale Integration interconnect breakdown, resistive gas sensors

**Abstract:** Percolation theory is related to effect of variable range interactions in disordered systems. It permits to characterise the effective properties of such two-phase systems. This paper presents some examples of application of percolation theory in microelectronics and materials science. The following phenomena are discussed: effective conductivity and 1/f noise intensity of model thick-film resistors, the role of dimensional effect on effective transport properties of planar microelectronic structures, percolation model of VLSI interconnect failures, percolative attempt to response of resistive gas sensors, explanation of drug release in the frame of percolation theory.

## Teorija perkolacije in njena uporaba v znanosti o materialih in mikroelektroniki (Drugi del - Poskusi in numerične simulacije)

**Ključne besede:** teorija perkolacije, prag perkolacije, aplikacije, znanost o materialih, mikroelektronika, eksponenti kritični, prevodnost električna, prevodnost toplotna, šum 1/f, keramika kompozitna, upori električni debeloplastni, adhezivi prevodni električno, VLSI preboj povezave vezja integracije zelo visoke stopnje, senzorji plinov uporovni

**Povzetek:** Teorija perkolacije obravnava efekte interakcij s spremenljivim dosegom v neurejenih sistemih. Omogoča karakterizacijo učinkovitih lastnosti takih dvofaznih sistemov. V tem prispevku predstavljam nekaj primerov uporabe teorije perkolacije v mikroelektroniki in znanosti o materialih. Obravnavam naslednje pojave: učinkovito prevodnost in gostoto 1/f šuma modelnih debeloplastnih uporov, vlogo dimenzijskih parametrov na učinkovite transportne lastnosti planarnih mikroelektronskih struktur, perkolacijski model odpovedi povezav v VLSI vezjih, perkolacijski pristop k obravnavi odziva uporovnih detektorjev plinov in na koncu razlago sproščanja zdravilnih substanc iz zdrvil v okviru teorije perkolacije.

### Introduction

The percolation problem, which was formulated for the first time in 1957 /1/, is still very attractive and many applications in various areas of basic and applied science convince us about this. The percolation theory is related to effects of variable range interactions in disordered systems. Classical percolation theory describes the effective geometrical and physical properties of random two-phase system but it could be also widened on multipercolative or percolation-like systems /2/. Previous paper /3/ presented percolation phenomenon from theoretical point of view /3/, especially by using of so-called hierarchical model of percolation structure. This paper is dealt with chosen examples of application of percolation theory in microelectronics and materials science. Effective conductivity and effective 1/f noise intensity of model thick-film resistors, the implication of dimensional effects on effective transport properties in planar microstructures, percolation model of VLSI interconnect breakdown, percolative attempt to response of semiconducting oxide gas sensor, and explanation of drug release based on this theory are discussed in more details.

### 1. Relations resistance – volume fraction of active phase and current noise intensity – volume fraction of active phase in macroscopically disordered composites

Experimental dependence of resistivity  $\rho$  (or sheet resistance  $R_{\square}$  in the case of film components) on conductive phase volume fraction  $v$  is so-called blending curve. It is commonly used in analysis of electrical properties of composites. Power law (1) fits blending curve very often

$$R_{\square} = R_0(v-v_c)^t, \quad (1)$$

where  $R_0$  – constant,  $v_c$  – critical volume fraction of conductive phase,  $t$  – critical conductivity exponent above  $v_c$ . Therefore sets of optimal  $v_c$  and  $t$  are looked for various experimental data. Actually Eq. (1) conform to the first constituent of formula (2)

$$\sigma_e = \sigma_1 \tau^t (A_0 + A_1 h \tau^{-(t+q)} + \dots), p > p_c, \tau \gg \Delta \quad (2)$$

well known for percolation structures (usually  $h = \sigma_2/\sigma_1 \approx 10^{-15} \pm 10^{-20}$ ; therefore second and higher constituents of

(2) are omitted in most of experimental works). Based on Eq. (1) the experimental data presented in log-log scale should lie near a line with  $-t$  slope. Sometimes it is assumed that power law (1) can be applied in the range from percolation threshold  $p_c$  and  $p_c + 0.2/4$ .

The  $v_c$  and  $t$  optimal values for  $R_{\square}(v_{CB})$  curves for systems based on high structure (HSCB) or medium structure (MSCB) carbon black are given in Table 1. Moreover Table 2 contains values of  $v_c$  and  $t$  for other powder filler/organic matrix composites whereas the same parameters for high temperature cermet thick-film resistors are given in Table 3.

Table 1. Values of parameters from Eq. (1) for HSCB/PEI and MSCB/PEI systems cured at various temperatures

$T_c$ [K]	HSCB/PEI system			MSCB/PEI system		
	$R_0$ [ $\Omega/\square$ ]	$v_c$	$t$	$R_0$ [ $\Omega/\square$ ]	$v_c$	$t$
523	0,070	0	3,110	1,15	0,0737	3,652
573	0,275	0	2,647	7,31	0,0796	2,695
623	0,264	0	2,554	24,27	0,0841	1,755

Table 2. Experimental values of critical volume fraction  $v_c$  and conductivity index  $t$  for conductive powder filler/organic matrix composites

Conductive powder filler + organic matrix	$v_c$	$t$	Ref.
Ketjenblack carbon black (HSCB) + high density polyethylene	0,020	1,9	5
#45 carbon black + high density polyethylene	0,077	1,9	5
Asahi carbon black + high density polyethylene	0,244	2,0	5
Ketjenblack EC300N carbon black + polystyrene	0,002	2,2	6
Graphite (aspect ratio $\cong 100$ ) + epoxy resin $\sigma_{\perp}$	0,013	2,5	7
Graphite (aspect ratio $\cong 100$ ) + epoxy resin $\sigma_{\parallel}$	0,013	2,0	7
Monarch 1100 carbon black (HSCB – 14 nm) + Araldite F resin	0,005	2,0	8
Sterling ST carbon black (LSCB – 300 nm) + Araldite F resin	0,175	1,85	8
Carbon fibre ( $\Phi = 9 \mu\text{m}$ , $l = 1000 \mu\text{m}$ ) + Araldite F resin	0,0093	3,0	8
Carbon fibre ( $\Phi = 9 \mu\text{m}$ , $l = 3000 \mu\text{m}$ ) + Araldite F resin	0,0024	2,9	9
Low structure CB (200 nm) + high density polyethylene	0,170	2,9	10
SAKAP-6 carbon black (MSCB, surface area - 200 $\text{m}^2/\text{g}$ ) + polyesterimide (PEI) resin, $T_c = 523 \text{ K}$	0,100	2,415	11
SAKAP-6 carbon black + PEI resin with $\text{TiO}_2$ filler, $T_c = 523 \text{ K}$	0,060	2,709	11
Graphite (aspect ratio $\cong 10$ ) + PEI resin, $T_c = 523 \text{ K}$	0,140	1,133	11
Graphite (aspect ratio $\cong 10$ ) + PEI resin with $\text{TiO}_2$ filler, $T_c = 523 \text{ K}$	0,145	1,461	11
Flammuss101 carbon black + linear low density polyethylene	0,24	1,8	12
Vulcan P carbon black + linear low density polyethylene	0,24	5,0	12
Ag (500 nm) + polystyrene	0,12	1,3	12
Au (1000nm) + polystyrene	0,12	1,8	12
Pd (200 nm) + polystyrene	0,19	2,9	12
Ketjenblack high structure carbon black + polymer	0,0003	2,0 $\pm$ 0,2	13

Table 3. Experimental values of critical volume fraction  $v_c$  and conductivity index  $t$  for high temperature cermet thick resistive film (inorganic matrix – usually lead borosilicate glass)

Conductive phase + inorganic matrix	$v_c$	$t$	Ref.
IrO <sub>2</sub> (0,074 μm)* + glass (2 μm), $T_f = 973$ K	0,052	2,945	14
IrO <sub>2</sub> (0,074 μm) + glass (2 μm), $T_f = 1073$ K	0,0221	4,716	14
IrO <sub>2</sub> (0,074 μm) + glass (2 μm), $T_f = 1148$ K	0,0087	4,782	14
RuO <sub>2</sub> (0,010 μm) + glass (0,55 μm)	0,0373	4,01	15
RuO <sub>2</sub> (0,010 μm) + glass (1,60 μm)	0,0237	2,49	16
RuO <sub>2</sub> (0,285 μm) + glass (1,60 μm)	0,0401	5,38	16
RuO <sub>2</sub> (0,040 μm) + glass (0,55 μm)	0,0149	2,10	17
RuO <sub>2</sub> (0,0127 μm) + glass (0,18 μm)	0,0413	2,65	18
RuO <sub>2</sub> (0,170 μm) + glass (0,18 μm)	0,1074	2,87	18
Pb <sub>2</sub> Ru <sub>2</sub> O <sub>7</sub> (0,060 μm) + glass, $T_f = 998$ K	0	4,5	19
Pb <sub>2</sub> Ru <sub>2</sub> O <sub>7</sub> (0,0058 μm) + glass	0,035	2,796	20
Pb <sub>2</sub> Ru <sub>2</sub> O <sub>7</sub> (0,075 μm) + glass	0,09	2,000	20
Pb <sub>3</sub> Rh <sub>7</sub> O <sub>15</sub> (0,040 μm) + glass, $T_f = 998$ K	0,025	4,1	19
Bi <sub>2</sub> Ru <sub>2</sub> O <sub>7</sub> (0,0047 μm) + glass	0,02	2,04	20
Bi <sub>2</sub> Ru <sub>2</sub> O <sub>7</sub> (0,042 μm) + glass	0,09	1,99	20

Values of  $R_0$  are from the range of tens – several hundred mΩ/sq for HSCB-based system and about two orders larger for MSCB-based one (Table 1). This corresponds with resistivity of about  $2,5 \times 10^{-6}$  and  $2,5 \times 10^{-4}$  Ωm, respectively for nominal thickness of the film equal to 25 μm. Values of  $R_0$  for IrO<sub>2</sub>/glass composites are situated between 0.6 and 6 Ω/sq /14/. Increase of curing temperature leads to decrease of conductivity index  $t$ . These changes for MSCB/PEI system are much larger than for HSCB/PEI one.

The infinite cluster should appear at  $v_c \approx 0.15$  for 3D network /21/ and universal value of conductivity index  $t$  should be approximately equal to 2 /2/ in the case of "classical" percolation model (binary distribution of connections, random close package). However, as is shown in Tables 1, 2 and 3, the experimental values of  $v_c$  and  $t$  are very differentiated and far from universal ones. Some reasons of this fact could be connected with experiment conditions and they are outside the scope of this paper. However there is a question if it is possible to find arguments in percolation theory explaining so various values of  $v_c$  and  $t$ . And the answer is positive. For example the order function, connected with ratio between spheres representing conductive and insulative phases, is introduced sometimes in 3D discreet lattices. In the case of high-temperature cermet thick film resistor this is the ratio between glass ( $\phi$ ) and conductive phase ( $\Phi$ ) mean grain size /22,23/ and the using Monte Carlo simulation one should notice the decrease of  $v_c$  from  $0.165 \pm 0.003$  to  $0.0197 \pm 0.0022$  when  $\chi = \phi/\Phi$  is increased from 1 to  $\infty$  /15/; the index  $t$  is constant. This parameter could be changed in 3D discreet lattice only for multithreshold percolation. For example the

RuO<sub>2</sub>/glass system with two percolation threshold  $v_{c1} = 0.1$  and  $v_{c2} = 0.2$ , i.e. described by equations  $R = R_1(v - 0)^{-1,7}$  and  $R = R_2(v - 0,2)^{-1,7}$  can be fitted with comparable accuracy by formula  $R = R_3(v - 0,1)^{-3,0} /18/$ .

The continuum percolation model (problem of spheres with  $a_0$  characteristic dimension, distributed randomly into the continuous medium of the second phase) is more appropriate when amorphous polymer is used as organic matrix. The distance between such hard spheres can be freely small (not restricted to  $a_0$  scale). Such medium is called SC (Swiss-cheese) or RV (random void) if  $v > v_c$  and phase 2 (here ideal insulator) creates random spherical precipitation in continuous phase 1 built from conductive material. The opposite case, i.e. conductive spheres embedded in continuous insulative matrix is called IRV (inverted random void) or ISC /24/. Calculation of critical indices in such models is shown for example in /24/.

The distance between spheres in RV medium is equal to  $\delta$  ( $\delta \ll a_0$ ). Therefore using the Weak Link Model /3/ for RV or IRV media we have the bridge consisted of resistors with resistances dependent on  $\delta$ . The critical conductivity index  $\bar{t} = t_{min}$  for IRV and  $\bar{t} = t_{min} + 0.5$  for RV model (for 3D medium) has been found when  $h(\delta)$  distribution is uniform if  $\delta/a_0 \rightarrow 0$  /24/. But when we have more general assumption, that

$$h(\delta) \propto \delta^{-\omega} \quad (3)$$

where  $w$  is less than 1, then conductivity is described by new, nonuniversal critical index  $\bar{t}$  given by Eq. (4)

$$\bar{t} = t_{un} + (u + \omega - 1)/(1 - \omega) \text{ - if } u + \omega > 1$$

and

$$\bar{t} = t_{un} \text{ - if } u + \omega \leq 1, \quad (4)$$

with  $u = d - 3/2$  for RV model and  $u = d/2 - 1$  for IRV model ( $d$  - system dimensionality) /25/. The same percolation theory permits to accept wide range values of  $t$  - not only near 2 (characteristic for 3D IRV model) or 2.5 (obligatory for 3D RV model).

The concept of excluded volume, i.e. volume near the object where it is forbidden to put the centre of the other object with similar shape /26/, permits to explain very small values of percolation threshold  $v_c$  in continuum percolation model. Percolation threshold is related to total excluded volume  $\langle \Omega_{ex} \rangle$ , according to formula

$$v_c = 1 - \exp\left(-\frac{\langle \Omega_{ex} \rangle \Omega}{\langle \Omega_e \rangle}\right) = 1 - \exp(-N_c \Omega) \quad (5)$$

where  $N_c$  - critical volume density of objects in the medium,  $\Omega$  - volume of single object,  $\langle \Omega_e \rangle$  averaged excluded volume connected with single object and its spatial direction. Value of  $\langle \Omega_{ex} \rangle$  is dependent on precipitation geometry. The analysis of excluded volume for cylindrical element with length  $l$  and diameter  $\Phi$  terminated by two identical semispheres (Fig. 1) is given below. It was proved in /26/ that  $v_c \propto \Phi/l$  approximately and this explains very small values of percolation threshold.

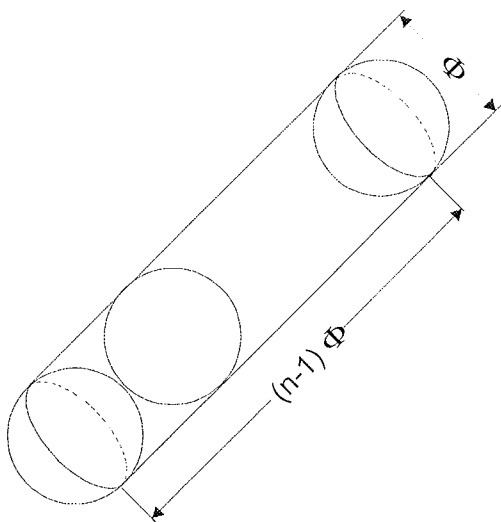


Fig. 1. Cylindrical element composed of carbon black grains in 3D space

Very long chains of individual carbon black grains, kept together by van der Waals forces, are characteristic for high structure carbon black. Replacing such a chain by cylindrical element with  $l = n\Phi$  length, where  $n$  - number of grains in the chain and  $\Phi$  - mean diameter of single HSCB

grain we get the following equations for  $\Omega$  and  $\langle \Omega_e \rangle$

$$\Omega = \pi \Phi^3 / 6 + \pi \Phi^3 (n-1) / 4 \quad (6)$$

$$\langle \Omega_e \rangle = \frac{4\pi \Phi^3}{3} + 2\pi \Phi^3 (n-1) + \frac{\pi \Phi^3 (n-1)^2}{2} \quad (7)$$

and the same  $v_c$  is given by formula (8)

$$v_c \cong 1 - \exp\left(-\frac{4,2}{6n}\right) \quad (8)$$

A few values of  $v_c$  are placed in Table 4. It is worth to note that  $v_c \approx 0.075$  was found for MSCB-based system (Table 1) and this conform to chain consisting of 10 grains ( $n = 10$ ).

Table 4. Values of critical volume fraction  $v_c$  for medium structure carbon black or high structure carbon black used as active phase (calculated on the basis of Eq. (8))

Type of carbon black	$\Phi$ [nm]	$n$	$v_c$
MSCB	40	3	0,2081
MSCB	40	10	0,0748
MSCB	40	30	0,0223
HSCB	6	100	$6,9 \times 10^{-3}$
HSCB	6	300	$2,3 \times 10^{-3}$
HSCB	6	1000	$7,0 \times 10^{-4}$
HSCB	6	3000	$2,3 \times 10^{-4}$

It is worth to add that Eq. (1), i.e. one of the basic equations for percolation theory, has been applied successfully in semiquantitative analysis of resistivity changes of polymer thick-film resistors during high hydrostatic pressure compression /27/. The increase of pressure causes decrease of resistor volume. But because of significant compressibility differences between carbon black and polymer the effective volume fraction of conductive phase increases with pressure. This fact leads to such resistance decrease that they are in agreement with Eq. (1).

The noise intensity  $C$  versus carbon black volume fraction  $v_{CB}$  and curing temperature  $T_c$  is shown in Fig. 2. In general it is visible that increase of active phase amount or increase of curing temperature leads to noise intensity decrease.

The below power law

$$C = C_1 (v - v_c)^{-\kappa} \quad (9)$$

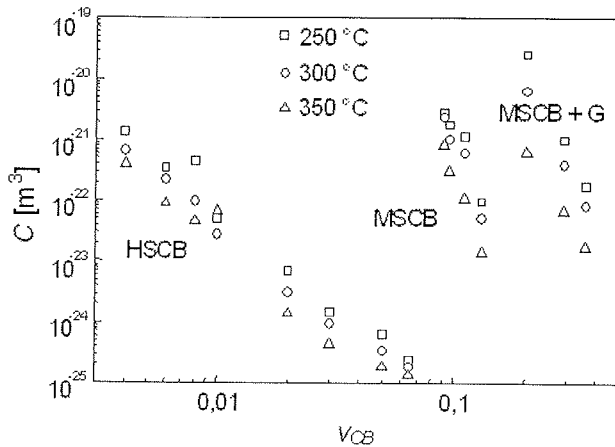


Fig. 2. Noise intensity  $C$  versus volume fraction  $v_{CB}$  of carbon black (+ graphite for (MSCB+G)-based system) in carbon black/polyesterimide thick-film resistors cured at various temperatures

where  $C_1$  - constant and  $k$  - noise critical index is used very often in description of  $C(v)$  experimental data. Actually Eq. (9) conform to the first constituent of formula (10)

$$C_c(\tau > 0, \tau \gg \Delta) = C_1 \tau^{-k} + C_2 h^2 \tau^{-w} \quad (10)$$

well known for noise intensity of percolation structures above percolation threshold.

Values of  $v_c$  and  $\kappa$  for HSCB/PEI and MSCB/PEI systems are given in Table 5. The  $C_1$  constant is weakly dependent on curing temperature. Kind of active material affects this parameter much stronger - it is about 3 orders smaller for HSCB-based resistors than for MSCB ones. The index  $\kappa$  is decreased when curing temperature is increased. Much larger changes of this parameter are observed for MSCB-based composites.

The dependencies of  $R_{\square}$  as well as  $C$  versus volume fraction of active phase are described by power laws (1) and (9), respectively. This is why  $1/f$  noise could be presented in the form of  $C$  versus  $R_{\square}$  plot (Fig. 3). This has the advantage that only clearly electrically measurable quantities appear on both axes and the  $C$  versus  $R_{\square}$  can be presented as

$$C \propto (R_{\square})^{\eta} \quad (11)$$

and values of index  $\eta$  for particular investigated carbon/polyesterimide systems and various curing temperatures are shown in Table 6. As has been proven in /29/ contin-

uum percolation theory gives an explanation of  $C \propto (R_{\square})^{\eta}$  dependence and observed values of index  $\eta$ . The reader especially interested in index  $\eta$  values both for other polymer as well as high temperature cermet thick-film resistors should find useful information in /29/, too.

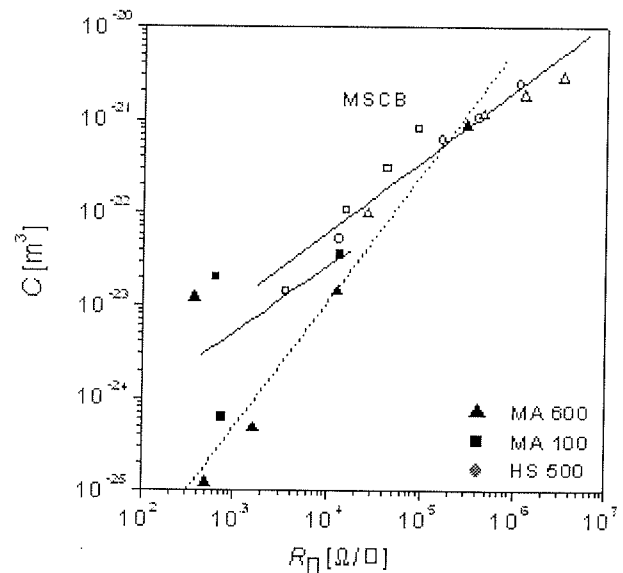
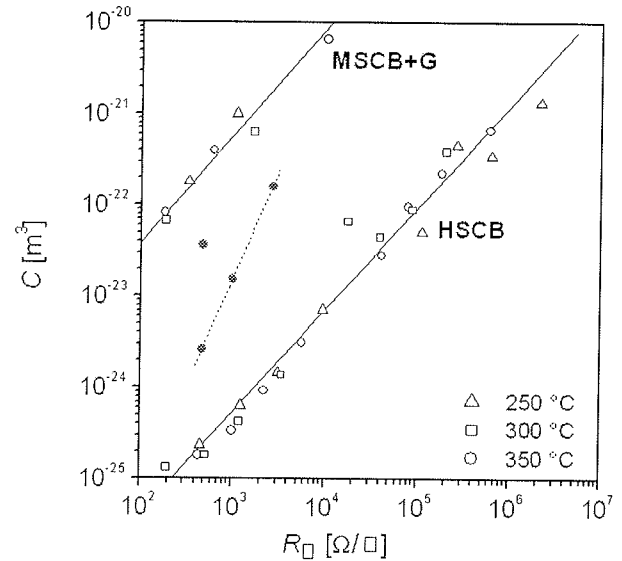


Fig. 3. Noise intensity  $C$  versus sheet resistance  $R_{\square}$  for carbon black/polyesterimide (open symbols) and carbon black/polyimide (full symbols - these data refer to results of Fu et al /28/) resistors

Table 5. Variation of Eq. (9) parameters for HSCB/PEI and MSCB/PEI systems cured at various temperatures

$T_c$ [K]	HSCB/PEI system			MSCB/PEI system		
	$C_1$ [ $m^3$ ]	$v_c$	$\kappa$	$C_1$ [ $m^3$ ]	$v_c$	$\kappa$
523	$3,24 \cdot 10^{-29}$	0	3,200	$2,17 \cdot 10^{-26}$	0,0737	3,038
573	$4,07 \cdot 10^{-29}$	0	3,035	$1,07 \cdot 10^{-25}$	0,0796	2,297
623	$3,08 \cdot 10^{-29}$	0	2,980	$8,07 \cdot 10^{-26}$	0,0841	2,000

Table 6. Values of index  $\eta$  from  $C \propto (R_0)^\eta$  relationship calculated by least square method

Curing temperature	System	HSCB/PEI	MSCB/PEI	(MSCB + G)/PEI
523 K		1,03±0,05	0,83±0,08	1,14±0,09
573 K		1,15±0,03	0,86±0,05	1,07±0,07
623 K		1,17±0,05	1,14±0,05	1,10±0,06

Lets discuss once again so various values of  $v_c$ ,  $t$  and  $k$  as have been received from fitting of experimental  $R(v)$  and  $C(v)$  data for carbon black/polyesterimide composites. Values of  $v_c$  and proper constants in Eq. (1) and (9) ( $R_0$  or  $C_1$ ) are determined in principle by applied active phase. On the other hand curing temperature affects significantly values of critical indices. Similarly as many literature data (please see Table 2 and 3) they do not respond to classical percolation model, where critical exponents depend only are on the dimension of the network and not on its internal structure. So large differences can be explained by very attractive Balberg ideas connected with

- the concept of excluded volume which permits to obtain extremely small values of percolation threshold starting from  $v_c \cong 0$ ,
- modification of system microgeometry by introduction of power distribution of distance between spheres embedded in continuum medium of second phase.

The concept of excluded volume fully explains so significant differences of critical volume fraction in HSCB/PEI and MSCB/PEI systems. But the problem of nonuniversal values of  $t$ ,  $\kappa$  and  $\eta = \kappa/t$  is not so obvious. Nonuniversal value of  $t$  can be calculated from Eq. (4). Similarly Balberg /25/ proposed the formula for calculation of nonuniversal value of  $\kappa$  in dependence of universal  $\kappa_{un}$ , system dimensionality  $d$  and index  $\omega$  from Eq. (3).

$$\begin{aligned} \kappa &= \kappa_{un} \text{ for } 2u + z + \omega < 1 \\ \kappa &= \kappa_{un} + (2u + z + \omega - 1)/u \text{ for } 2u + z + \omega \geq 1 \\ &\text{and } u + \omega < 1 \\ \kappa &= \kappa_{un} + (z + 1 - \omega)/(1 - \omega) \text{ for } u + \omega \geq 1, \end{aligned} \quad (12)$$

where  $d$ ,  $u$ ,  $\omega$  as in Eq. (3),  $z = d - 1/2$  for RV model and  $z = d/2$  for IRV model.

Theoretical shapes of  $t(\omega)$ ,  $\kappa(\omega)$  and  $\eta(\omega)$  for 3D random void model are shown in Fig. 4. The values of  $t$ ,  $\kappa$  and  $\eta$  calculated for HSCB/PEI as well as MSCB/PEI systems (Tables 1, 5 and 6) are also placed in Fig. 4. As one could notice the ranges of  $\omega$  values responding to them are different for particular critical indices. Therefore the problem of nonuniversality of critical indices is still open and application of Balberg conception for interpretation of conductivity and  $1/f$  noise mechanisms needs further verification.

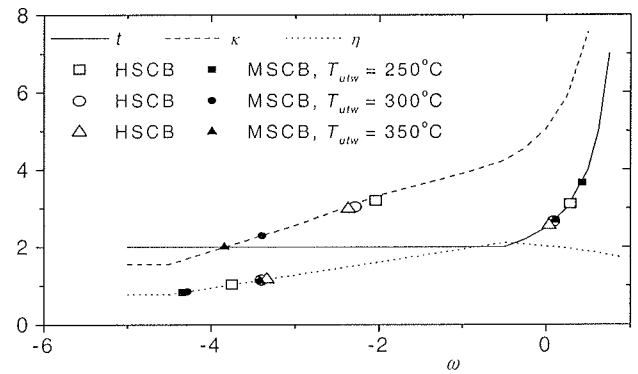


Fig. 4. Dependence of critical exponents  $t$ ,  $\kappa$  and  $\eta$  in 3D random void model as a function of index  $\omega$  characterizing the distribution of distances between hard insulating spheres in continuum conductive phase

## 2. Dimensional effects in percolative systems

Classical model of percolation theory is applied under definite conditions:

- the film should be considered as infinite (with respect to the size of the individual elements),
- the particles have to be spherical, monodisperse and have an isotropic conductivity.

Theoretical, numerical and experimental works have been conducted for cases, when the above assumptions have not been preserved. So far Shklovskii /30/, who considered the critical conductivity behaviour near the percolation threshold in an anisotropic two-component system, and Neimark /31/, who calculated the electrophysical properties of percolation film with a finite thickness, have presented the most formal analyses. But none of papers took into account both finite film thickness and anisotropic shape of fillers, whereas sometimes (for example in conductive adhesive joints) it is necessary to include both matters into theoretical analysis.

Lets consider 3D medium with  $L, W, H \gg \xi_3$  where  $L, W, H$  - length, width and height of structure and  $\xi_3$  - correlation length for 3D system. One should remember that correlation length is the average distance between adjacent nodes and in 3D system

$$\xi_3 \approx a_0 (p - p_{c3})^{-\nu_3} \quad (13)$$

According to standard, two-component percolation model when the concentration of "good" conductors,  $p$  (with resistivity  $\rho_1$ ) exceeds the percolation threshold  $p_c$  ( $p > p_{c3}$ ) the effective resistivity

$$\rho_e \approx \rho_1 (p - p_{c3})^{-t_3} \quad (14)$$

where  $t_3$  - universal conductivity index for 3D-system ( $t_3 \approx 2$ ). Theoretical description of film from Fig. 5 ( $H < \xi_3$  and  $L = W > \xi_3$ ) demands replacing of initial  $L \times L \times H$  cuboid by set of proper  $H \times H \times H$  cubes.

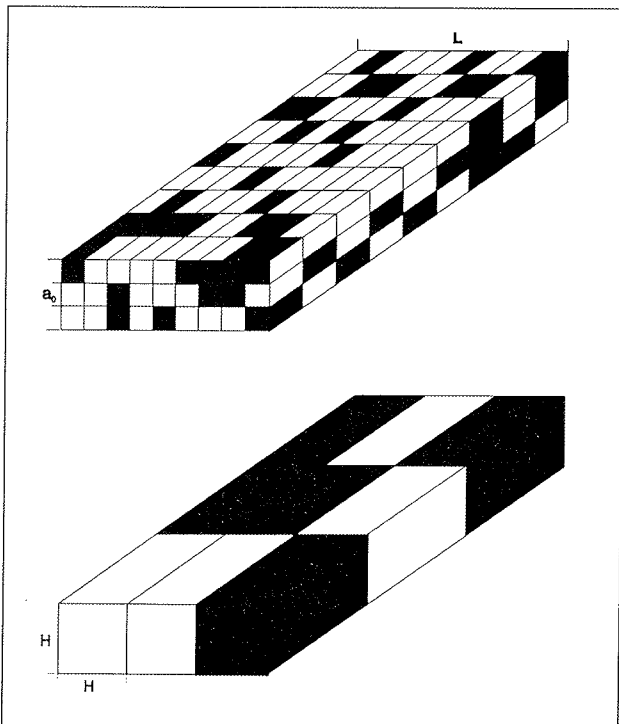


Fig. 5.  $L \times L \times H$  cuboid with percolative structure and equivalent 2D system received as a result of real-space renormalisation procedure

In vertical direction (it corresponds with situation in adhesive joint) all  $H \times H \times H$  cubes are connected in parallel. Knowing the properties of such unit cubes it is possible to apply standard 2D percolation model, where above the percolation threshold ( $p > p_{c2}$ ) the resistance of equivalent 2D system can be expressed as

$$R = r_1 \left( \frac{(p - p_{c2})}{p_{c2}} \right)^{-t_2} \quad (15)$$

and  $r_1 = \rho_1 a_0 / a_0^2$ ,  $\rho_1$  - resistivity of "good" conductor phase ( $\rho_1 \ll \rho_2$ ),  $a_0$  - the minimal scale of the system under consideration (e.g. the bond length in the case of lattice models).

However for structures with thickness  $H$  less than or of the order of correlation length we have so-called fractal (or 2.5D) regime. Modelling of such 2.5D system as 2D system consists in calculation the dependence of  $r_1$  on  $H$ . Therefore

$$R_{2.5} = r_1(H) \left( \frac{P_H - p_{c2}}{p_{c2}} \right)^{-t_2} \quad (16)$$

where  $R_{2.5}$  - resistance of the film in fractal regime,  $r_1(H)$  - resistance of  $H \times H \times H$  cube,  $P_H$  - concentration of cubes with  $r_1(H)$  resistance,  $p_{c2}$  - percolation threshold in 2D system,  $t_2$  - critical conductivity index for 2D system.

This means that for calculation of effective resistance (conductance) in fractal regime it is necessary to know the dependence of  $r_1(H)$  and probability of proper conductive realisation. Such a study, showing the critical behaviour of effective conductivity ( $\sigma_e$ ) and effective resistivity ( $\rho_e$ ), averaged over the large numbers of realisation in percolation systems, on the length scale  $L$ , has been presented in /32/. Next, the analytical analysis has been widened for systems with weak nonlinearity /33/.

To include the shape of metallic fillers into the model it is assumed that all metallic particles are replaced by ellipsoids. The different shape of real particles (e.g. needles, fibres or flakes) can be projected by different ratios of ellipsoid semiaxes  $a, b, c$  (Fig. 6).

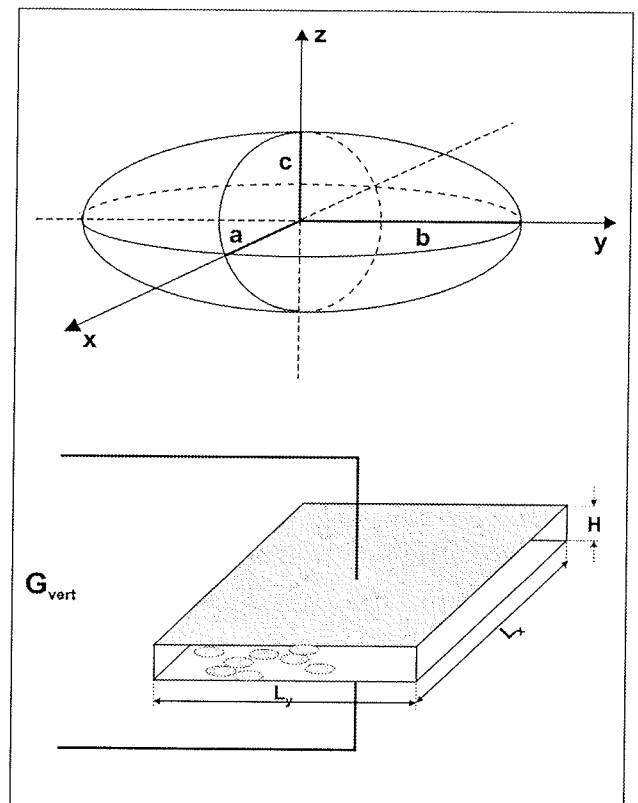


Fig. 6. Shape of ellipsoid representing conductive filler and structure of termination made of isotropically conductive adhesives

Moreover, for model simplicity, it is taken that particles inside termination are monodisperse and their semiaxes are parallel to proper coordinate axes (but their centres are distributed randomly inside the termination volume). According to /32/ the quantity  $r_1(H)$  from Eq. (3) is calculated for system within the fractal regime as for percolation system inside smearing region, where this region is described by  $\tau_H = (H/c)^{-1/\nu_3}$ . Inside  $\tau_H$  one can meet structures associated with percolation above and below percolation threshold, i.e. bridge with resistance  $R_1$  (with probability  $P_H$ ) and interlayer with resistance  $R_2$  (with probability  $1 - P_H$ ).

Omitting the subsequent stages of calculation and based on /30-33/ we can write the final formula for unit conductance as

$$G_{vert}/L^2 = \alpha^{-2} \sigma_1 c^{(t_3 - \nu_3)/\nu_3} H^{-(t_3 + \nu_3 - 1)/\nu_3} \left[ (H/c)^{-1/\nu_3} + \tau \right] + \sigma_2 c^{-(q_3 + 1)/\nu_3} H^{(q_3 - \nu_3 + 1)/\nu_3} \left[ (H/c)^{-1/\nu_3} - \tau \right] \quad (17)$$

where  $\tau = (p - p_{c3})/p_{c3}$  and parameter of ellipsoid deformation i.e. geometrical anisotropy of conductive grains  $\alpha = c/b \ll 1$

When we are in deeply fractal regime i.e.  $(H/c)^{-1/\nu_3} \gg |\tau|$  (such situation is characteristic for conductive adhesive joints /34/) we can present the above equation as

$$G_{vert}/L^2 = \sigma_1 \alpha^{-2} \tau_H^{t_3} \left( 1 + h \alpha^2 \tau_H^{-\varphi_3} \right) H^{-1} \quad (19)$$

where  $h = \sigma_2 / \sigma_1 \ll 1$  and  $\varphi_3 = t_3 + q_3$ .

Considering the weak nonlinearity of both components the unit vertical conductance can be written as

$$\begin{aligned} \frac{G_z}{L^2} = & \left[ \frac{\sigma_1}{c} \alpha^{-2} \left( \frac{H}{c} \right)^{-w_1} + \frac{\chi_1}{c^3} \alpha^{-4} \left( \frac{H}{c} \right)^{-w_2} \Delta\phi_H^2 \right] \frac{\tau_3 + \tau}{\tau_H} \\ & + \left[ \frac{\sigma_2}{c} \left( \frac{H}{c} \right)^{-w_3} + \frac{\chi_2}{c^3} \alpha^{-4} \left( \frac{H}{c} \right)^{-w_4} \Delta\phi_H^2 \right] \frac{\tau_3 + \tau}{\tau_H} \end{aligned} \quad (20)$$

where  $w_1 = (t_3 + \nu_3)/\nu_3$ ,  $w_2 = (3t_3 - \nu_3)/\nu_3$ ,  $w_3 = w_4 = (\nu_3 - q_3)/\nu_3$ ,  $\Delta\phi_H$  - the voltage drop across the film thickness  $H$  and parameter of ellipsoid deformation  $\alpha = c/b$ .

Based on analogy between voltage susceptibility and noise intensity we have the following formula for effective noise intensity of structure within the fractal region.

$$C_z^e = C_1 (H/c)^{(4\nu_3 - t_3 + 1)/\nu_3} \left( (H/c)^{-\nu_3} - \tau_3 \right) + C_2 h^2 \alpha^4 (H/c)^{(q_3 + 2t_3 + 2\nu_3 + 1)/\nu_3} \left( (H/c)^{-\nu_3} - 3\tau_3 \right) \quad (21)$$

This formula is valid independently on the ellipsoid shape i.e. ratio between ellipsoid semiaxes.

The above equations permit to take into consideration the shape of conductive fillers, ratio between the metal particle sizes and termination geometry, ratio between the conductivity of "good" and "bad" conductors and volume concentration of active phase related to percolation threshold. In order to facilitate numerical simulations it is necessary to know values of three basic universal exponents  $n$  (characteristic for system geometry),  $t$  and  $q$  (characteristic for conductivity above and below the percolation threshold) both for 2D and 3D systems.

Neimark's analysis and results have been also used by Liang and Li /35/ to study the thermal conductance. They shown, that there exist a thickness effect on thermal conductivity of thin layers of disordered composites (similar to electrical conductivity). For limited layers ( $m$  - number of layers with unit thickness in vertical (normal) direction) the thermal conductivity in the normal direction is

$$k_{vert} = k_1 [p_c + (p - p_c) m^{1/\nu_3}] m^{-t_3/\nu_3} \quad (22)$$

where  $k_1$  is the thermal conductivity of good thermal conducting phase. The thermal conductivity for the in-plane (horizontal) direction is

$$k_{hor} = k_1 m^{(t_2 - t_3)/\nu_3} (p - p_c)^{t_2} \quad (23)$$

This means that the thermal conductivity increases in vertical direction with decreasing thickness while the in-plane conductivity declines.

### 3. Percolation model of metal oxide gas sensors

Metal oxide gas sensors seem be the simplest type chemical sensors - the sensitive layer of these devices consist of a microcrystalline (or nanocrystalline) metal oxide film. Contrary to simple construction the gas detection mechanism is complex, representing interactions between various gaseous molecules and defects at or near surfaces or grain boundaries. It is based on variations of the charge-carrier concentration within a depletion layer at the grain boundaries in the presence of reducing or oxidizing gases, which leads to changes in the height of the energy barriers for free charge carriers. Except of many phenomenological explanations also percolation theory has been applied for analysis of response of gas sensitive-resistors very recently /36,37/.

For example Ulrich *et al* /37/ show that there are transitions between conducting and insulating stage for some nanocrystalline grains of gas-sensitive layer. Such a grain becomes an insulating (is totally exhausted of free charge carriers) when its diameter is below a critical value,  $\Phi_{crit}$ . They calculate the net number of free electrons from every grain, which can contribute to the conduction process as



$$N_{free} = \frac{4}{3} \pi \left(\frac{\Phi}{2}\right)^3 n_0 - (N_{OXY}^0 - N_{red}) \left(4\pi \left(\frac{\Phi}{2}\right)^2 - f(\Phi, \Phi_{nN}, k)\right) \quad (24)$$

where  $n_0$  – density of electrons in grain,  $\Phi$  - grain diameter,  $N_{OXY}^0$  - initial surface density of oxygen adsorbed at the grain surface,  $N_{red}$  - surface density of chemisorbed gas species and  $f(\Phi, \Phi_{nN}, k)$  - function taking into account that after sintering the surface exposed to the ambient atmosphere is smaller than the surface of sphere with diameter  $\Phi$  (value of function  $f$  depends on  $\Phi$ , diameter of neighbouring grains  $\Phi_{nN}$  and local coordination number  $k$ ).

For  $N_{free} \leq 0$  grain is insulating, for  $N_{free} \geq 1$  is conducting and for  $0 \leq N_{free} \leq 1$  the number of free electrons  $N_{free}$  should be considered as probability that the grain is conducting. Moreover, according to the percolation theory in order to connect sensor electrodes the concentration of conducting grains must exceed the percolation threshold  $p_c$ . This percolation concentration leads to a detection limit. Therefore the variation of conductance and the same the gas sensitivity is very high for concentration of detected gas  $p$  just slightly above  $p_c$ . As it is seen from Eq. (24) the model of Ulrich *et al* /37/ connects appearing percolation effects of nanocrystalline metal oxide gas sensors with morphology of sensitive layer very strongly.

#### 4. Reliability of VLSI circuits and percolation

It is well known that VLSI chips reliability is determined by the interconnect failure, which consists in the breakdown of the path connectivity. Moreover, the gate oxide breakdown is important in the case of CMOS VLSI circuits. On the other hand much works have been done to explain dielectric or electrical breakdown phenomena of percolative metal-insulator composites (please see for example /38-40/). Therefore it is nothing strange that percolation theory has been applied very recently for reliability analysis of VLSI circuits.

For example a biased percolation model /41-43/ is used for simulation of interconnect failures. Thin-film conductors, which create wire connections between particular transistor structures, can be treated as a large two-dimensional network of identical resistor elements deposited on an insulating substrate with temperature  $T_0$ . Because of two different operation modes (constant current and constant voltage) there are two opposite cases when degradation occurs. Single defect corresponds to a zero resistance value of an element (short circuit model) for constant voltage operation mode and to an infinite value of resistor element (open circuit model) for constant current operation mode. The total film degradation is reached when exist one continuous path of defects between lattice contacts.

Therefore the degradation is synonymous with the conductor-insulator transition in open circuit model and conductor-superconductor transition for short circuit model. Moreover the biased percolation model assumes that the degradation starts because of spontaneous creation of some initial defects. When the constant current is applied in such resistor network then the creation of defects causes an increase of the current flowing in the neighbourhood resistors, especially those located in the region perpendicular to the contact direction. Therefore a significant extra Joule heat occurs in this region together with a significant increase of the local temperature.

The mathematical notation is the following

$$W_\alpha = \exp\left(-\frac{E_0}{k_B T_\alpha}\right) \quad (25)$$

where  $W_\alpha$  is probability of local defect generation,  $k_B$  is the Boltzmann constant, and  $T_\alpha$  is the local temperature at the resistor  $\alpha$  given by

$$T_\alpha = T_0 + A r_\alpha i_\alpha^2 \quad (26)$$

and  $A$  is the key parameter responsible for the coupling between current and device degradation (value of  $A$  depends on the heat coupling of each resistor to the substrate),  $r_\alpha$  and  $i_\alpha$  are the resistance of a single network element and the current flowing in it, respectively. Subsequent evolution stages of biased percolation model and its application (for example to electromigration in metallic lines) one could find in /44-49/.

The breakdown of thin gate oxide layer, which can be defined experimentally as a large increase in conductance, occurs as soon as a critical density of neural electron traps in the oxide is reached. Degraeve *et al* /50/ simulated breakdown of thin SiO<sub>2</sub> layers based on percolation approach and verified such simulations with experimental results. Since the breakdown occurs at a critical electron trap density therefore conduction via generated traps is a plausible breakdown mechanism. This phenomenon has been simulated in the following way:

- a test sample with fixed dimensions has been defined,
- electron traps have been generated at random positions inside this volume,
- a sphere with a fixed radius  $r$  has been defined around the generated traps,
- conduction between two neighbouring traps has been possible when their spheres overlapped,
- the breakdown has appeared when a conducting path has been created from one interface (which has been an infinite set of traps) to the other.

Stathis /51/ has modelled oxide breakdown using percolation formalism for very small samples, comparable to the lattice spacing. He shown, that the critical defect density exhibits a strong decrease with thickness below 5 nm, then

becomes constant below 3 nm. For the second value the oxide thickness becomes less than the defect size. Therefore a single defect near the oxide centre is sufficient to create a continuous path across the sample in a 3-nm thickness limit.

## 5. Application of percolation theory in pharmacy

Many pharmaceutical tablets are composed of binary inert matrices where water-soluble, finely dispersed drugs are embedded in an insoluble carrier material. Such drugs are released in a patient system by diffusion. Percolation theory is a relatively novel approach to design and characterisation of solid dosage forms and controlled drug release properties of such matrix system. Some papers related to this topic (as e.g. /52-57/) one can find in International Journal of Pharmaceutics.

Tablet components usually have quite various electrical properties. For example the difference in electrical conductivity reaches to several orders of magnitude. Therefore the direct resistance measurement of tablets and then resistivity calculation can indicate the presence of percolation threshold /52/. A sudden resistivity drop indicates the presence of infinite clusters of both phases. Moreover such information may provide a valuable tool for explanation of changes observed in dissolution process of matrix tablets. Below the percolation threshold the drug release is incomplete. It has been also proved that so-called "combined percolation threshold" is characteristic for multicomponent tablet systems and therefore they can be reduced to a binary one /54/.

Such a simple experiment and percolation attempt makes easier more rational design of pharmaceutical solid dosage forms. This is an interesting problem in which manner the percolation theory can help to control the drug release properties. Diffusion and conductivity are very similar because both describe transport processes. It is well known from percolation theory that the normal diffusion laws are not valid below the percolation threshold but above  $p_c$  the diffusion coefficient  $D$  obeys the following power law

$$D = \chi D_0 (p - p_c)^t \quad (27)$$

where  $\chi D_0$  represents a scaling factor and  $t$  - conductivity exponent /2/. The references /53,57/ confirm both analytically as well as experimentally that tablet's conductivity and dissolution rate process can be successfully modelled by the same basic equation of percolation theory and that both processes scale in an identical way.

## 6. Conclusions

This paper shows that percolation theory is still alive. As one can notice new problems, for example the role of finite geometry and dimensional effects on the form or characteristic power laws, are solved using novel models of percolation structures. The application range of percolation

theory in microelectronics and materials science is very wide. It can be applied in so different areas as reliability of VLSI circuits and novel design concept of pharmaceutical tablets. Of course the presented and discussed examples do not fulfil the problem. Therefore a few subsequent applications, as for ionic composites or for AC transport phenomena in two-phase percolative systems, will be presented in /58/.

## Acknowledgement

This work was supported by Polish State Committee for Scientific Research, Grant no 8T11B 055 19

## References

- /1/ S.R. Broadbent, J.M. Hammersley, Percolation processes. I. Crystals and mazes, Proc. Cambridge Philos. Soc., vol.53 (1957), p.629-641
- /2/ D. Stauffer, A. Aharony, Introduction to Percolation Theory, Taylor and Francis, London-Washington, 1992
- /3/ A. Dziedzic, A.A. Snarski; Percolation theory and its application in materials science and microelectronics (Part I - Theoretical description), Informacje MIDEM, vol.31 (2001), p.1-9
- /4/ S. Kirkpatrick, Percolation and conduction, Rev. Modern Physics, vol.45 (1973), p.574-588
- /5/ S. Nakamura, K. Saito, G. Sawa, K. Kitagawa, Percolation threshold of carbon black-polyethylene composites, Jpn. J. Appl. Phys., vol.36 (1997), p.5163-5168
- /6/ P. Mandal, A. Neumann, A.G.M. Jansen, P. Wyder, R. Deltour, Temperature and magnetic-field dependence of the resistivity of carbon-black polymer composites, Phys. Rev. B, vol.55 (1997), p.452-456
- /7/ A. Celzard, E. Mc Rae, J.F. Mareche, G. Furdin, M. Dufort, C. Deleuze, Composites based on micron-sized exfoliated graphite particles: electrical conduction, critical exponents and anisotropy, J. Phys. Chem. Solids, vol.57 (1996), p.715-718
- /8/ F. Carmona, C. Mourey, Temperature-dependent resistivity and conduction mechanism in carbon particle-filled polymers, J. Mater. Sci., vol.27 (1992), p.1322-1326
- /9/ F. Carmona, R. Canet, S. Delhaes, Piezoresistivity of heterogeneous solids, J. Appl. Phys., vol.61 (1987), p.2550-2557
- /10/ M.B. Heaney, Measurement and interpretation of nonuniversal critical exponents in disordered conductor-insulator composites, Phys. Rev. B, vol.52 (1995), p.12477-12480
- /11/ H. Czarczynska, A. Dziedzic, B.W. Licznarski, M. Łukaszewicz, A. Seweryn, Fabrication and electrical properties of carbon/polyesterimide thick resistive films, Microelectron. J., vol.24 (1993), p.689-696
- /12/ J. Kubat, R. Kuzel, I. Krivka, S. Bengston, J. Prokes, O. Stefan, New conductive polymeric systems, Synthetic Metals, vol.54 (1993), p.187-194
- /13/ L.J. Adriaanse, H.B. Brom, M.A.J. Michels, J.C.M. Brokken-Zijp, Electron localization in a percolation network: an ESR study of carbon black/polymer composites, Phys. Rev. B, vol.55 (1997), p.9383-9386
- /14/ A. Dziedzic, IrO<sub>2</sub>-based thick film resistors: manufacturing conditions and percolation, Materials Science, vol.13 (1987), no 3-4, p.199-204

- /15/ A. Kusy, Classical percolation threshold and resistance versus temperature behaviour of RuO<sub>2</sub>-glass films, *Physica B*, vol.240 (1997), p.226-241
- /16/ A. Szpytma, A. Kusy, On the segregation of the conductive phase in RuO<sub>2</sub>-based thick resistive films, *Thin Solid Films*, vol.121 (1984), p.263-270
- /17/ K. Bobran, A. Kusy, An experimental verification of a percolation model for RuO<sub>2</sub>-glass thick resistive films, *J. Phys.: Condens. Matter*, vol.3 (1991), p.7015-7026
- /18/ S.F. Carcia, A. Suna, W.D. Childers, Electrical conduction and strain sensitivity in RuO<sub>2</sub> thick film resistors, *J. Appl. Phys.*, vol.54 (1983), p.6002-6008
- /19/ W.H. De Jeu, R.W.J. Geuskens, G.E. Pike, Conduction mechanisms and 1/f noise in thick-film resistors with Pb<sub>3</sub>Rh<sub>7</sub>O<sub>15</sub> and Pb<sub>2</sub>Ru<sub>2</sub>O<sub>7</sub>, *J. Appl. Phys.*, vol.52 (1981), p.4128-4134
- /20/ S.F. Carcia, A. Ferretti, A. Suna, Particle size effects in thick film resistors, *J. Appl. Phys.*, vol.53 (1982), p.5282-5288
- /21/ R. Zallen, *The physics of amorphous solids*, John Wiley and Sons, 1983
- /22/ P.J.S. Ewen, J.M. Robertson, A percolation model of conduction in segregated systems of metallic and insulating materials: application to thick film resistors, *J. Phys. D: Appl. Phys.*, vol.14 (1981), p.2253-2268
- /23/ E. Listkiewicz, A. Kusy, Computer simulation of thick resistive films as two-component percolation systems: segregation of the conducting component, *Thin Solid Films*, vol.130 (1985), p.1-15
- /24/ S. Feng, B.I. Halperin, P.N. Sen, Transport properties of continuum systems near percolation threshold, *Phys. Rev. B*, vol.35 (1987), p.197-214
- /25/ I. Balberg, Limits of the continuum-percolation transport exponents, *Phys. Rev. B*, vol.57 (1998), p.13351-13354
- /26/ I. Balberg, Recent developments in continuum percolation, *Phil. Mag. B*, vol.56 (1987), s.991-1003
- /27/ A. Dziedzic, A. Magiera, R. Wisniewski; Hydrostatic high pressure studies of polymer thick-film resistors, *Microelectronics Reliability*, vol.38 (1998), p.1893-1898
- /28/ S.-L. Fu, M.-S. Liang, T. Shiramatsu, T.-S. Wu, Electrical characteristics of polymer thick film resistors, Part I: Experimental results, *IEEE Trans. on Comp., Hybr., and Manuf. Technol.*, vol. CHMT-4 (1981), p.283-288
- /29/ A. Dziedzic, A. Kolek, 1/f noise in polymer thick-film resistors, *J. Phys. D: Appl. Phys.*, vol.31 (1998), p.2091-2097
- /30/ B.I. Shklovskii, Anisotropy of percolation conduction, *Physica Status Solidi (b)*, vol. 85 (1978), p.K111-K114
- /31/ A.V. Neimark, Electrophysical properties of a finite thickness percolation layer, *Sov. Phys. JETP*, vol. 91 (1990), p.341-349
- /32/ A.E. Morozovskii, A.A. Snarskii, Finite scaling of the effective conductivity in percolation systems with nonzero ratio of the phase conductivities, *J. Experimental and Theoretical Physics*, vol. 82 (1996), p.361-365
- /33/ A. Dziedzic, A.A. Snarskii, S.I. Buda; Nonlinear properties of two-phase composite films with a fractal structure, *Technical Physics*, vol.45 (2000), p.334-338
- /34/ A. Dziedzic, A.A. Snarskii, S.I. Buda, K.V. Slipchenko; Percolation study of isotropically conductive adhesives, *Proc. 22<sup>nd</sup> Int. Spring Seminar on Electronics Technology, Dresden-Freital (Germany)*, May 1999, p.6-10
- /35/ X.-G. Liang, X. Ji, Thermal conductance of randomly oriented composites of thin layers, *Int. J. of Heat and Mass Transfer*, vol.43 (2000), p.3633-3640
- /36/ D.E. Williams, K.F.E. Pratt, Microstructure effects on the response of gas-sensitive resistors based on semiconducting oxides, *Sensors and Actuators B*, vol.B70 (2000), p.214-221
- /37/ M. Ulrich, C.-D. Kohl, A. Bunde, Percolation model of a nanocrystalline gas sensitive layer, *Thin Solid Films*, vol. 391 (2001), p.299-302
- /38/ P.O. Jansson, G. Grimvall, Joule heat distribution in disordered resistor networks, *J. Phys. D: Appl. Phys.*, vol.18 (1985), p.893-900
- /39/ M. Soderberg, Resistive breakdown of inhomogeneous media, *Phys. Rev. B*, vol.35 (1987), p.352-357
- /40/ Y. Yagil, G. Deutscher, D.J. Bergman, The role of microgeometry in the electrical breakdown of metal-insulator mixtures, *Int. J. Modern Physics B*, vol.7 (1993), p.3353-3374
- /41/ Z. Gingl, C. Pennetta, L.B. Kiss, L. Reggiani, Biased percolation and abrupt failure of electronic devices, *Semicond. Sci. Technol.*, vol.11 (1996), p.1770-1775
- /42/ C. Pennetta, Z. Gingl, L.B. Kiss, L. Reggiani, Biased percolation and electrical breakdown, *Semicond. Sci. Technol.*, vol.12 (1997), p.1057-1063
- /43/ C. Pennetta, Z. Gingl, L.B. Kiss, L. Reggiani, M. De Vittorio, A. Cola, M. Mazzer, A percolative simulation of dielectric-like breakdown, *Microelectron. Reliab.*, vol.38 (1998), p.249-253
- /44/ C. Pennetta, L. Reggiani, L.B. Kiss, Thermal effects on the electrical degradation of thin film resistors, *Physica A*, vol.266 (1999), p.214-217
- /45/ C. Pennetta, L. Reggiani, Gy. Trefan, Scaling and universality in electrical failure of thin films, *Phys. Rev. Lett.*, vol.84 (2000), p.5006-5009
- /46/ C. Pennetta, Gy. Trefan, L. Reggiani, Scaling law of resistance fluctuations in stationary random resistor networks, *Phys. Rev. Lett.*, vol.85 (2000), p.5238-5241
- /47/ C. Pennetta, L. Reggiani, Gy. Trefan, A percolative approach to reliability of thin films, *IEEE Trans. on Electron Devices*, vol.47 (2000), p.1986-1991
- /48/ C. Pennetta, L. Reggiani, Gy. Trefan, F. Fantini, I. De Munari, A. Scorzoni, A percolative simulation of electromigration phenomena, *Microelectronic Engineering*, vol. 55 (2001), p.349-355
- /49/ C. Pennetta, L. Reggiani, Gy. Trefan, F. Fantini, A. Scorzoni, I. De Munari, A percolative simulation to electromigration in metallic lines, *J. Phys. D: Appl. Phys.*, vol.34 (2001), p.1421-1429
- /50/ R. Degraeve, G. Groeseneken, R. Bellens, J.L. Ogier, M. Depas, P.J. Roussel, H.E. Maes, New insights in the relation between electrical trap generation and the statistical properties of oxide breakdown, *IEEE Trans. on Electron Devices*, vol.45 (1998), p.904-911
- /51/ J.H. Stathis, Percolation models for gate oxide breakdown, *J. Appl. Phys.*, vol.86 (1999), p.5757-5766
- /52/ M.J. Fernandez-Hervas, M.T. Vela, M.A. Holgado, J. del Cerro, A.M. Rabasco, Determination of percolation thresholds in matrix-type controlled release systems: application of a resistance analysis technique, *Int. J. Pharmaceutics*, vol.113 (1995), p.39-45
- /53/ H. Leutenberger, J.D. Bonny, M. Kolb, Percolation effects in matrix-type controlled drug release systems, *Int. J. Pharmaceutics*, vol.115 (1995), p.217-224
- /54/ I. Caraballo, M. Fernandez-Arevalo, M. Millan, A.M. Rabasco, H. Leutenberger, Study of percolation thresholds in ternary tablets, *Int. J. Pharmaceutics*, vol.139 (1996), p.177-186
- /55/ L.M. Melgoza, I. Caraballo, J. Alvarez-Fuentes, M. Millan, A.M. Rabasco, Study of morphine hydrochloride percolation thresh-

- old in Eudragit<sup>®</sup>NRS – PM matrices, *Int. J. Pharmaceutics*, vol.170 (1998), p.169-177
- /56/ M.C. Soriano, I. Caraballo, M. Millan, R.T. Pinero, L.M. Mengoza, A.M. Rabasco, Influence of two different types of excipient on drug percolation threshold, *Int. J. Pharmaceutics*, vol.174 (1999), p.63-69
- /57/ Ch. Siegmunt, H. Leuenberger, Percolation theory, conductivity and dissolution of hydrophilic suppository bases (PEG systems), *Int. J. Pharmaceutics*, vol.189 (1999), p.187-196
- /58/ A. Dziejdzic, Some remarks about application of percolation theory in microelectronics and materials science, 37<sup>th</sup> Int. Con. on Microelectronics, Devices and Materials, MIMED 2001, Bohinj (Slovenia), Oct. 2001 (to be presented)

*Andrzej DZIEDZIC*  
*Institute of Microsystem Technology,*  
*Wroclaw University of Technology,*  
*Wybrzeze Wyspianskiego 27,*  
*50-370 Wroclaw, Poland,*  
*e-mail: adziejdzic@pwr.wroc.pl*

*Prispelo (Arrived): 09.07.2001*

*Sprejeto (Accepted): 20.08.2001*

# DINAMIKA IZHODNEGA SIGNALA PRI KASKADNI OBLIKI IZVEDBE NEREKURZIVNIH DIGITALNIH SIT

Rudolf Babič

Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko

**Ključne besede:** sistemi digitalni, DSP obdelava signalov digitalna, FIR filtri digitalni nerekurzivni s trajanjem omejenim odziva pulznega, filtri digitalni stopenj višjih, oblike kaskadne, aritmetika porazdeljena, aritmetika porazdeljena modificirana, PBG dobit pasu propustnega, izvedbe praktične, rezultati praktični

**Povzetek:** V prispevku je prikazana problematika dinamike izhodnega signala pri izvedbi nerekurzivnih digitalnih sit višjih stopenj v kaskadni obliki s klasično in modificirano porazdeljeno aritmetiko. Modificirana oblika porazdeljene aritmetike temelji na unipolarnem vhodnem signalu. Zaradi ugodnejšega normiranja delnih vsot koeficientov omogoča povečanje dinamičnega območja izhodnega signala. Zaradi manjših stopenj kaskadnih struktur smo uspeli zmanjšati potrebno pomnilniško strukturo in s tem tudi zmanjšanje aparturne kompleksnosti digitalnega sita. Modificirana oblika porazdeljene aritmetike s simetričnim zapisom delnih vsot koeficientov je uporabna tako v osnovni kot v kaskadni realizacijski strukturi. Povečanje dinamičnega območja izhodnega signala je pomembno predvsem pri v kaskadni realizacijski strukturi. Rezultati so prikazani za nizkoprepustna sita s 15, 31 in 41 koeficienti v izvedbi z eno, dvema in tremi kaskadnimi strukturami. S simulacijo digitalnega sita smo analizirali vplive različnega števila kaskadnih struktur in vplive kvantizacije na parametre frekvenčnega odziva in predvsem na dinamično območje izhodnega signala.

## The Dynamics of the Output Signal in the Cascade Form Implementation of FIR Digital Filters

**Keywords:** digital systems, DSP, Digital Signal Processing, FIR irrecurive digital filters, Finite-duration Impulse Response irrecurive digital filters, higher order digital filters, cascade forms, distributed arithmetic, modified distributed arithmetic, PBG, PassBand Gain, practical realizations, practical results

**Abstract:** Finite impulse response (FIR) digital filters represent an integral part of digital systems in several applications. Since usual multipliers in digital filters represent complex hardware structure which consume power, and execution time, the distributed arithmetic or ROM accumulator structure for practical implementation of the inner product of two vectors is sometimes the way to overcome this problems /7, 10/. The exponential growth in the memory requirements in higher order FIR digital filters is pointed out and the higher order sections cascade structure is proposed as solution to this problem. An important advantage of this structure is that the total memory requirements can be reduced at the same speed of operation as in basic distributed arithmetic structure. In this paper the implementation of FIR digital filters of high order in cascade form with higher order cascade sections using distributed arithmetic is described and dynamic range of the output signal is analyzed. The proposed structure of cascade form with higher order cascade sections is a compromise between direct form realization and conventional cascade form with cascade sections of first, second and fourth order /3/. Beside the basic distributed arithmetic structure the modified distributed arithmetic structure is proposed. The modified distributed arithmetic structure is based upon an unipolar presentation of the input signal in the basic distributed arithmetic structure. With this modification the enlargement of dynamic range of the output signal in comparison with the basic distributed structure is obtained, and allows also the hardware complexity reduction due to better normalization of partial sums of products. With additional use of the symmetrical presentation of the partial sums of products the memory for saving the pre-calculated sums of products was halved and required memory for storing the precalculated partial sums of products was also reduced. We have shown, that the modified distributed arithmetic structure is applicable also in the higher order cascade structure of the FIR digital filter implementation, where the enlargement of the pass band gain is very useful.

The comparable simulation results for lowpass FIR digital filters with 15, 31 and 41 coefficients are shown with emphasis to the passband gain calculation of filters implemented in one, two, and three higher order sections cascade structure and with different quantization steps of hardware complexity.

The cascade form realization of FIR digital filter structure has a low passband gain. This is the result of great pass band ripples of the frequency responses of the individual cascade sections, and because of the preventing of the overflow problem inside the cascade sections. When we deal with distributed arithmetic mechanization the sum of partial products must be scaled down to prevent overflow in the arithmetic logic unit. Because of this property, there is an additional decrease in passband gain, which depend on the number of cascade sections. The values of passband gain (PBG) are given in table 3 for the basic distributed arithmetic structure and in the table 4 for the modified distributed arithmetic structure respectively. The number of cascade sections has a direct influence on the dynamical range of the digital filter structure. In our case of digital filter complexity, only two or three cascade sections can be proposed. The pass band gain then remain in the upper half of the output signal range or is not smaller than -6 dB. The most degradation of the output range are noticed at 31 tap digital filter, implemented in three cascade sections. With the proposed modified distributed arithmetic mechanization the (PBG)=0.687, or -3.2 dB is obtained, while with basic distributed arithmetic this value is twenty times lower, (PBG)=0.033 or -29,5 dB.

From the presented results we can conclude that the proposed modified distributed arithmetic structure make an improvement to the dynamic range of output signal. It is of great importance, that in restricted hardware solutions, in FPGA realization of such digital systems for example, it is also possible to obtain the same frequency response performances in cascade form as in the basic distributed arithmetic structure.

## 1. Uvod

Nerekurzivna digitalna sita predstavljajo integralni del digitalnih sistemov v najrazličnejših aplikacijah, ki jih najdemo pri razpoznavanju, analizi in sintezi signalov, pri prenosu in komprimiranju signalov, v telekomunikacijah, pri komunikacijah med človekom in strojem na najrazličnejših nivojih ter še marsikje. Pri tem sta zelo pomembni veji digitalne obdelave signalov digitalno filtriranje in spektralna analiza. Z vse zmogljivejšimi integriranimi vezji pri različnih načrtovalskih pristopih postaja tudi izvedba sistemov za digitalno obdelavo signalov vedno bolj kompleksna. V prispevku je opisana kaskadna oblika izvedbe digitalnega sita s kaskadnimi strukturami višjih stopenj v izvedbi s klasično in modificirano porazdeljeno aritmetiko. Porazdeljena aritmetika predstavlja izvedbo prenosne funkcije digitalnega sita z operacijo seštevanja in odštevanja vnaprej izračunanih vseh možnih delnih vsot koeficientov shranjenih v pomnilniku tipa EPROM ali ROM brez uporabe običajnih množilnikov.

Slaba stran nerekurzivnih digitalnih sit se kaže v potrebi po sorazmerno visoki stopnji sita za doseg večjega slabljenja v zapornem frekvenčnem pasu in strmejšega prehoda iz prepustnega v zaporni frekvenčni pas. Če želimo v zapornem frekvenčnem področju doseči dušenje 60 dB, je pri različnih širinah prehodnega frekvenčnega področja  $f_z - f_p$  potrebno uporabiti sita s 25 do 45 koeficienti /1/. Že pri izvedbi sita s takšnim številom koeficientov, postane uporaba klasične strukture porazdeljene aritmetike problematična zaradi eksponencialne rasti velikosti potrebnega naslovnega prostora pomnilnika s številom koeficientov  $N$  digitalnega sita, ki je določen z  $2^N$ . Za sito s 15 koeficienti potrebujemo v osnovni strukturi pomnilnik z velikostjo  $2^{15}$  naslovov oziroma pomnilnik z 32K besedami. Pri sitih višjih stopenj, ko je  $N > 30$ , dosega ta že okroglo vrednost  $10^9$  naslovov. To je za praktične aplikacije tudi danes daleč prevelika številka. Zato so prisotna prizadevanja za zmanjšanje naslovnega vektorja. Enostavni način zmanjšanja potrebnega števila pomnilnika je možen pri simetričnih delnih vsotah koeficientov /2/. Vendar s tem postopkom naslovni prostor le razpolovimo, pravo izboljšanje pa bomo dosegli s kaskadno izvedbo digitalnega sita /3, 4/. Pri tem velikost stopenj posameznih kaskadnih struktur določimo glede na aparaturno kompleksnost digitalnega sistema, posebej glede na velikost pomnilnikov za shranjevanje delnih vsot koeficientov v posameznih kaskadah. Uporaba kaskadnih struktur višjih stopenj pripelje do kompromisne rešitve /5/. Pri natančni aritmetiki se sicer ohranjajo vse prednosti osnovne izvedbe, pri upoštevanju praktičnih omejitev pri uporabi klasične porazdeljene aritmetike pa dosežemo precej slabše rezultate. Najprej je prisoten vpliv kvantizacije glede na omejeno aparaturno kompleksnost izvedbene strukture, potem pa še potreba po vnaprejšnjem normiranju delnih vsot koeficientov v vsaki kaskadni strukturi zaradi preprečevanja prelivanja vmesnih rezultatov. Zaradi slednjega se bistveno zmanjša ojačenje v prepustnem frekvenčnem področju. Pri določeni aparaturni kompleksnosti digitalnega sita se to neposredno odraža na zmanjšanju dinamike izhodnega signala.

Prikazali bomo, da modificirana porazdeljena aritmetika omogoča ugodnejše normiranje delnih vsot koeficientov in s tem povečano dinamično območje izhodnega signala. Poleg modificirane porazdeljene aritmetike so za primerjavo prikazani še rezultati za klasično porazdeljeno aritmetiko.

## 2. Kaskadna oblika izvedbe digitalnega sita

Kaskadna oblika je znana oblika izvedbe digitalnih sit, ki se običajno uporablja pri nerekurzivnih sitih predvsem zaradi enostavnejše izvedbe in manjše občutljivosti frekvenčnega odziva v zapornem frekvenčnem področju na spremembe koeficientov. To je izrazito prisotno pri splošni kaskadni obliki, ki je sestavljena iz elementarnih kaskadnih struktur prve, druge in četrte stopnje. Vendar takšna oblika ni primerena za praktično izvedbo. Prisotne so tri osnovne pomanjklivosti /6/:

- splošna kaskadna oblika je sestavljena iz prevelikega števila kaskadnih struktur.
- pri aparaturni izvedbi z uporabo aritmetike s stalno decimalno vejico je zaradi potrebe po normiranju maksimalnega ojačenja prisotno močno zmanjšanje skupnega ojačenja kaskadne oblike v prepustnem frekvenčnem področju. Zaradi tega lahko postane razmerje signal šum popolnoma nesprejemljivo za praktično uporabo.
- pri frekvenčno selektivnih digitalnih sitih se pojavlja velika občutljivost na spremembe koeficientov oziroma vplivov kvantizacije v prehodnem frekvenčnem področju. To povzročajo predvsem prenosne funkcije tistih struktur, ki so v prepustnem frekvenčnem področju določene z ničlami izven kroga enote v z ravnini. Pri tem ugotovimo, da takšne strukture nimajo nizkoprepustnih frekvenčnih odzivov, čeprav gre za izvedbo nizkoprepustnega sita.

Zaradi teh pomanjklivosti je splošna kaskadna oblika izvedbe digitalnih sit s končnim trajanjem impulznega odziva bolj teoretična rešitev, ki se pri aparaturni izvedbi sooča z velikimi težavami zaradi vplivov kvantizacije. Tudi uporaba porazdeljene aritmetike teh pomanjklivosti ne zmanjšuje, čeprav bi se zaradi majhnih stopenj osnovnih struktur v največji možni meri zmanjšale potrebe po pomnilniških kapacitetah.

Z upoštevanjem lastnosti osnovne in splošne kaskadne oblike se ponuja kompromisna rešitev izvedbe digitalnega sita v kaskadni povezavi struktur višjih stopenj. Te dobimo z ustrezno združitvijo struktur prve, druge in četrte stopnje /4/. Ugotovili smo, da se s tem vse tri pomanjklivosti splošne kaskadne povezave v veliki meri odpravijo. Predvsem pa je pomembno dejstvo, da dosežemo v kaskadni obliki izvedbe in v strukturi porazdeljene aritmetike enake hitrosti odzivov kot v direktni obliki, s tem da glede na manjše stopnje kaskadnih struktur zlahka uskladimo potrebe po pomnilniških kapacitetah za shranjevanje delnih vsot koeficientov.

### 3. Modificirana porazdeljena aritmetika

Za nerekurzivno digitalno sito zvezo med izhodnim  $y(n)$  in vhodnim signalom  $x(n)$  najpogosteje zapišemo s konvolucijsko enačbo v obliki:

$$y(n) = \sum_{k=0}^{N-1} h(k)x(n-k) \quad (1)$$

V enačbi je s  $h(k)$ ,  $k = 0, 1, \dots, N-1$  označena končna sekvenca  $N$  koeficientov impulznega odziva nerekurzivnega digitalnega sita stopnje  $N-1$  in  $x(n-k)$   $N$  časovnih otipkov vhodnega signala. Izhodni signal  $y(n)$  predstavljamo v binarni obliki z  $B_y$  biti. Vhodni signal  $x(n)$  je običajno omejen v intervalu med  $-1$  in  $+1$  in ga v binarni obliki predstavimo z dvojiškim komplementom:

$$x(n) = -b_0(n) + \sum_{i=1}^{B_x-1} b_i(n)2^{-i} \quad (2)$$

V enačbi (2) predstavlja  $B_x$  število bitov za zapis  $n$ -te vrednosti vhodnega signala  $x(n)$ ,  $b_i(n)$  so binarne spremenljivke vhodnega signala  $x(n)$ , ki zavzamejo vrednosti 0 ali 1. Pri tem  $b_0(n)$  predstavlja predznak in  $b_{B_x-1}(n)$  najmanj uteženi bit z utežno vrednostjo  $2^{-(B_x-1)}$ .

Modificirana porazdeljena aritmetika /2/ temelji na unipolarni predstavitvi vhodnega signala zapisanega v dvojiškem komplementu. S takšnim zapisom vhodnega signala se izognemo odštevanju zadnje delne vsote v klasični porazdeljeni aritmetiki in tako tudi zmanjšamo kompleksnost vezja. Vhodni signal  $x(n)$  predstavimo v binarni obliki z

$$x(n) = \sum_{i=0}^{B_x-1} b_i(n)2^{-i} \quad (3)$$

Omejen je v polodprtem intervalu  $[0, 2)$ . Trenutno izhodno vrednost izhodnega signala na unipolarni vhodni signal dobimo z upoštevanjem izrazov (1) in (3) v obliki

$$\begin{aligned} y(n) &= \sum_{i=0}^{B_x-1} \left[ \sum_{k=0}^{N-1} h(k)b_i(n-k) \right] 2^{-i} \\ &= \sum_{i=0}^{B_x-1} dv_i(n)2^{-i}. \end{aligned} \quad (4)$$

Z  $dv_i(n)$  so označene delne vsote koeficientov, ki jih v strukturi porazdeljene aritmetike imenujemo tudi vmesni rezultati, saj njihove vrednosti predstavljajo vmesni korak pri izračunu  $y$ . Za en izračun izhodne vrednosti potrebujemo toliko delnih vsot koeficientov, kot je število bitov spremenljivke  $x$ . Izraz (4) predstavlja mehanizem delovanja modificirane porazdeljene aritmetike. Za izračun izhodne vrednosti sta potrebni le operaciji seštevanja in množenja z  $2^{-i}$ ,

ki se preprosto izvajata s pomikom vsebine v aritmetično logični enoti za  $i$  – bitov v desno. Izkaže se, da je v tem primeru tudi izhodni signal unipolaren in premaknjen iz izhodišča za konstantno vrednost  $K_y$ , ki jo dobimo z zapisom konvolucijske vsote za  $y(n)$ .

$$\begin{aligned} y(n) &= \sum_{k=0}^{N-1} h(k)[x(n-k)+1] \\ &= \sum_{k=0}^{N-1} h(k)x(n-k) + \sum_{k=0}^{N-1} h(k) \\ &= y(n) + K_y. \end{aligned} \quad (5)$$

Velikost konstante  $K_y$  je določena z vsoto koeficientov impulznega odziva digitalnega sita.

Če sedaj vpeljemo modificirane delne vsote koeficientov v obliki,

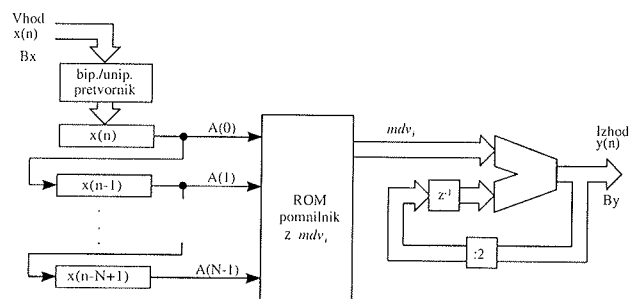
$$dvm_i = dv_i - \frac{1}{2} \sum_{k=0}^{N-1} h(k) \quad (6)$$

bomo najbolj enostavno izničili konstantno vrednost v izhodnem signalu in dobili na izhodu spet bipolarno obliko signala. Po (6) so postale delne vsote tudi simetrične. Glede na en (5) je izhodna vrednost signala  $y(n)$  določena z

$$\sum_{i=0}^{B_x-1} dvm_i 2^{-i} = y(n) - K_y = y(n) \quad (7)$$

Skupni vsoti delnih vsot koeficientov  $dv_i$  se odšteva vsota koeficientov impulznega odziva sita in izniči premaknitev, ki nastane zaradi unipolarnega zapisa vhodnega signala.

Na osnovi enačb (7) in (6) lahko narišemo izvedbo digitalnega sita v modificirani obliki porazdeljene aritmetike, ki je v primerjavi s klasično porazdeljeno aritmetiko nekoliko enostavnejša, saj se v aritmetično logični enoti izognemo odštevalni enoti. Struktura je prikazana na sliki 1.



Slika 1: Izvedba digitalnega sita v modificirani obliki porazdeljene aritmetike

Za razliko od delnih vsot koeficientov, ki so pri klasični porazdeljeni aritmetiki za nizkoprepustna sita izrazito pozitivne ali negativne vrednosti, so modificirane delne vsote koeficientov izračunane po enačbi (6) simetrične z nasprotnimi predznaki. V procesu normiranja delnih vsot koeficientov

je takšna razporeditev vrednosti ugodnejša, saj dosežemo posebej pri nizkoprepustnih sitih zapis večjih vrednosti v pomnilnik. To je osnova povečanja dinamičnega območja izhodnega signala.

Da čimbolje izkoristimo izhodno napetostno območje in hkrati preprečimo prekoračitve v izhodnem signalu, ki je omejen z  $B_a$  oziroma z  $B_y$  biti, normiramo modificirane delne vsote koeficientov glede na maksimalno in minimalno vrednost frekvenčnega odziva,

$$dvm_{normi} = dvm_i \frac{H(e^{j\omega})_{max} - H(e^{j\omega})_{min}}{2} \quad (8)$$

Zato moramo v postopku načrtovanja za izbrano digitalno sito določiti maksimalno,  $H(e^{j\omega})_{max}$  in minimalno vrednost frekvenčnega odziva,  $H(e^{j\omega})_{min}$ . Največja vrednost delne vsote koeficientov je tedaj enaka 1, najmanjša pa -1.

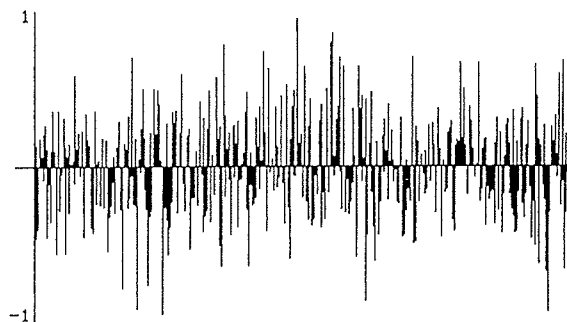
#### 4. Uporaba modificirane porazdeljene aritmetike pri izvedbi kaskadne oblike sita s strukturami višjih stopenj

Pri kaskadni izvedbi digitalnega sita se prej opisane razmere bistveno ne spremenijo. Izhodni signal je po vsaki kaskadi bipolarne narave in ga moramo pred povezavo na naslednjo kaskado ponovno pretvoriti v unipolarno obliko. Simetrične modificirane delne vsote koeficientov normiramo glede na maksimalno in minimalno vrednost frekvenčnega odziva za vsako kaskadno strukturo posebej. Pri aritmetiki z neomejeno natančnostjo bi izhodni signal po vsaki kaskadi ohranjal enak nivo. V praktičnih razmerah pa se nivo izhodnega signala iz kaskade v kaskado le zmanjšuje.

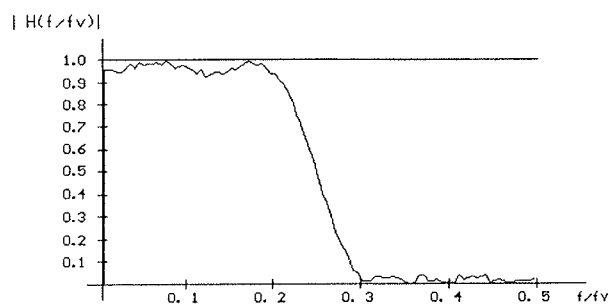
Izvedbo digitalnega sita v kaskadni obliki v strukturi klasične in modificirane porazdeljene aritmetike smo simulirali na bitnem nivoju in tako zajeli tudi vplive kvantizacije. Z 32 biti smo predstavili referenčno izvedbo sita; za zapis vhodnega signala, delnih vsot koeficientov, aritmetično logične enote ter izhodnega signala pa smo uporabljali 8 do 16 bitov. Frekvenčne odzive in osnovne parametre frekvenčnih odzivov, kot so ojačenje v prepustnem frekvenčnem področju (PBG), slabljenje v zapornem frekvenčnem področju (SBA) in dušenje sita (A), smo dobili z diskretno Fourierjevo transformacijo (DFT) odziva sita na belošumni signal na vходу. Pri spreminjanju števila otipkov vhodnega signala, smo dobili zadovoljive rezultate že s 500 otipki. V nadaljevanju je prikazan pregled zanimivejših rezultatov parametrov frekvenčnih karakteristik za nerekurzivna digitalna sita s 15, 31 in 41 koeficienti, ki smo jih izvedli v kaskadni obliki z eno, dvema in tremi strukturami. Poleg modificirane porazdeljene aritmetike je podana primerjava za klasično porazdeljeno aritmetiko /7/.

Na naslednjih slikah so v grafični obliki predstavljeni simulacijski poteki frekvenčnih odzivov. Slika 2 prikazuje časovni potek dela vhodnega belošumnega signala, ki smo ga

uporabljali za izračun frekvenčnih spektrov z DFT. Njegov frekvenčni spekter ter spekter izhodnega signala iz nizkoprepustnega digitalnega sita s 15 koeficienti pa je pri upoštevanju vplivov kvantizacije vhodnega signala z  $B_x = 12$  biti, delnih vsot koeficientov z  $B_{dv} = 8$  biti in aritmetično logične enote z  $B_a = 32$  biti prikazan na sliki 3.



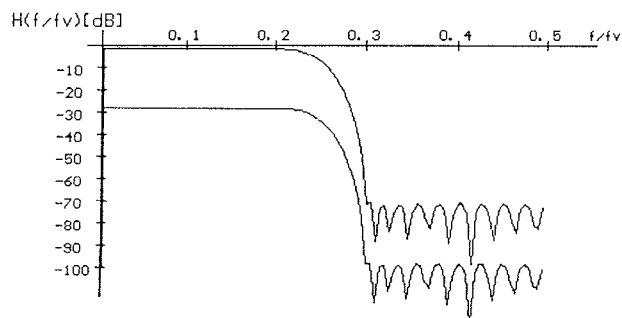
Slika 2: Časovni potek dela vhodnega belošumnega signala



Slika 3: Frekvenčni spekter vhodnega in izhodnega signala za nizkoprepustno digitalno sito s 15 koeficienti pri  $B_x = 12$ ,  $B_{dv} = 8$  in  $B_a = 32$

Na sliki 4 sta prikazani frekvenčni karakteristiki referenčnega nizko prepustnega sita z  $N = 41$  koeficienti v izvedbi s tremi kaskadnimi strukturami v klasični in modificirani porazdeljeni aritmetiki. Referenčno ojačenje se pri uporabi modificirane porazdeljene aritmetike v prepustnem pasu sicer zniža na vrednost  $PBG = 0.874$  ali  $-1.16$  dB, kar pa je v primerjavi s  $PBG = 0.04$  ali  $-27.9$  dB pri klasični porazdeljeni aritmetiki skoraj zanemarljivo. Z modificirano porazdeljeno aritmetiko dosežemo kar dvajset kratno izboljšanje ojačenja v prepustnem frekvenčnem področju. Podobno izboljšanje ojačenja v prepustnem frekvenčnem področju smo dosegli tudi pri situ z 31 koeficienti, le da je bilo referenčno ojačenje z modificirano porazdeljeno aritmetiko precej manjše,  $PBG = 0.687$ . Osnovni nivo ojačenja je precej odvisen od prenosne funkcije digitalnega sita in od optimalne določitve koeficientov za posamezno kaskadno strukturo /4/.





Slika 4: Frekvenčni karakteristiki referenčnega nizko prepustnega sita z  $N=41$  koeficienti v izvedbi s tremi kaskadnimi strukturami v klasični (spodaj) in modificirani (zgoraj) porazdeljeni aritmetiki

V tabeli 1 in 2 sta prikazana parametra frekvenčnih odzivov (PBG) z absolutnimi in logaritemskimi vrednostmi in (A) v logaritemskem merilu za sito z 31 koeficienti, izvedeno v treh kaskadnih strukturah, za klasično in modificirano porazdeljeno aritmetiko z upoštevanjem vplivov kvantizacije vhodnega signala  $B_x$ , delnih vsot koeficientov  $B_{dv}$  in aritmetično logične enote  $B_a$ .

Tabela 1: Vrednosti ojačenja v prepustnem frekvenčnem področju (PBG) in dušenje sita (A) z  $N=31$  koeficienti za klasično porazdeljeno aritmetiko pri različnih stopnjah kvantizacije

$B / PBG$	$ PBG $	(PBG) [dB]	A [dB]
$B_x = B_{dv} = B_a = 32$	0.033	-29.574	57.413
$B_x = 10$	0.033	-29.631	27.433
$B_x = 12$	0.033	-29.587	37.492
$B_x = 16$	0.033	-29.574	55.088
$B_{dv} = 10$	0.033	-29.537	34.090
$B_{dv} = 12$	0.033	-29.581	44.156
$B_{dv} = 16$	0.033	-29.574	56.180
$B_a = 10$	0.038	-28.426	12.143
$B_a = 12$	0.033	-29.571	27.371
$B_a = 16$	0.033	-29.575	48.532

Tabela 2: Vrednosti ojačenja v prepustnem frekvenčnem področju (PBG) in dušenje sita (A) z  $N=31$  koeficienti za modificirano porazdeljeno aritmetiko pri različnih stopnjah kvantizacije

$B / PBG$	$ PBG $	PBG [dB]	A [dB]
$B_x = B_{dv} = B_a = 32$	0.687	-3.263	57.413
$B_x = 10$	0.707	-3,013	47.531
$B_x = 12$	0.699	-3,106	54.457
$B_x = 16$	0.687	-3,246	57.437
$B_{dv} = 10$	0.676	-3,394	42.205
$B_{dv} = 12$	0.685	-3,292	50.502
$B_{dv} = 16$	0.867	-3,265	57.480
$B_a = 10$	0.867	-3,361	33.567
$B_a = 12$	0.692	-3,200	45.481
$B_a = 16$	0.696	-3,151	56.234

Kvantizacije vhodnega signala, delnih vsot koeficientov in aritmetično logične enote različno vplivajo na parametre frekvenčnih karakteristik. Iz rezultatov vidimo, da so spremembe praktično prisotne le pri dušenju. Poleg kvantizacije delnih vsot koeficientov ima največji vpliv kvantizacija aritmetično logične enote. Prikazani rezultati tudi potrjujejo prednosti modificirane porazdeljene aritmetike.

V tabelah 3 in 4 so zbrane vrednosti referenčnega ojačenja v prepustnem frekvenčnem področju (PBG) za nizkoprepustna sita s 15, 31 in 41 koeficienti v izvedbi z  $M=1, 2$  in 3 kaskadnimi strukturami za modificirano in klasično porazdeljeno aritmetiko.

Tabela 3: Vrednosti referenčnega ojačenja v prepustnem frekvenčnem področju (PBG) za nizkoprepustna sita s 15, 31 in 41 koeficienti v izvedbi z  $M=1, 2$  in 3 kaskadnimi strukturami za klasično porazdeljeno aritmetiko

ojačenje v prepustnem frekvenčnem področju (PBG) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	-7.71	-	-
$N=31$	-8.15	-19.4	-29.57
$N=41$	-8.2	-18.81	-27.94

**Tabela 4:** Vrednosti referenčnega ojačenja v prepustnem frekvenčnem področju (PBG) za nizkoprepustna sita s 15, 31 in 41 koeficienti v izvedbi z  $M=1, 2$  in  $3$  kaskadnimi strukturami za modificirano porazdeljeno aritmetiko

ojačenje v prepustnem frekvenčnem področju (PBG) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	-0.09	–	–
$N=31$	-0.64	-1.95	-3.26
$N=41$	-0.79	-1.08	-1.16

V tabelah 5, 6 in 7 so zbrane vrednosti dušenja ( $A$ ) za sita s 15, 31 in 41 koeficienti, ko so izvedena v eni, dveh in treh kaskadnih strukturah. Ločeno so v tabeli 5 zbrani simulacijski rezultati za referenčno izvedbo sit pri 32 bitni kvantizaciji celotne strukture, vpliv 16 bitne kvantizacije aritmetično logične enote je v tabeli 6 upoštevan za klasično porazdeljeno aritmetiko, v tabeli 7 pa še za modificirano porazdeljeno aritmetiko.

**Tabela 5:** Vrednosti dušenja ( $A$ ) za referenčna sita

dušenje ( $A$ ) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	32.44	–	–
$N=31$	57.41	57.41	57.41
$N=41$	69.31	69.31	69.31

**Tabela 6:** Vrednosti dušenja ( $A$ ) za sita v klasični porazdeljeni aritmetiki pri  $B_a = 16$  bitov

dušenje ( $A$ ) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	32.43	–	–
$N=31$	56.7	56.93	48.53
$N=41$	64.43	60.11	49.60

**Tabela 7:** Vrednosti dušenja ( $A$ ) za sita v modificirani porazdeljeni aritmetiki pri  $B_a = 16$

dušenje ( $A$ ) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	32.45	–	–
$N=31$	57.05	56.40	56.23
$N=41$	66.58	67.05	65.04

S primerjavo številčnih vrednosti vidimo, da se tudi pri dušenju digitalnega sita kažejo prednosti modificirane po-

razdeljene aritmetike, saj je vpliv kvantizacije precej manjši. Za sito z  $N=41$  koeficienti in z  $M=3$  kaskadnimi strukturami je pri 16 bitni kvantizaciji v primerjavi s klasično porazdeljeno aritmetiko razlika v dušenju kar 15.44 dB.

## 5. Zaključek

Uporaba kaskadne oblike izvedbe nerekurzivnih digitalnih sit s kaskadnimi strukturami višjih stopenj pripelje do kompromisa, pri čemer se pri aritmetiki z neomejeno natančnostjo sicer ohranjajo vse prednosti teoretične rešitve, pri praktični izvedbi, ko moramo upoštevati omejeno aparaturno kompleksnost strukture in s tem omejeno natančnost, pa so prisotna znatna odstopanja. Uporaba klasične porazdeljene aritmetike pri tem ni nikakršna izjema. Zaradi potrebe po normiranju delnih vsot koeficientov v vsaki kaskadni strukturi posebej, se zelo zmanjša ojačenje v prepustnem frekvenčnem področju in s tem izkoriščenost izhodnega napetostnega območja. Pri omejeni in vnaprej določeni aparaturni kompleksnosti digitalnega sita se to odraža na zmanjšanju dinamike izhodnega signala. Najbolj enostavno jo sicer lahko povečamo z večjo aparaturno kompleksnostjo. Vsak dodatni bit v digitalni strukturi sicer prinese izboljšanje za 6 dB, vendar takšna rešitev pri večjem zmanjšanju ojačenja v prepustnem frekvenčnem področju ni vedno mogoča.

V našem primeru smo dosegli povečanje dinamičnega območja izhodnega signala z uporabo modificirane oblike porazdeljene aritmetike. Modificirana porazdeljena aritmetika in z njo unipolarni zapis vhodnega signala sloni na normiranju in simetriranju delnih vsot koeficientov glede na vnaprej določeno maksimalno vrednost izhodnega signala. Hkrati smo z njo dosegli poenostavitev aritmetične enote, simetrični zapis delnih vsot koeficientov pa omogoča prepolovitev potrebnega števila pomnilniških lokacij in še dodatno zmanjšanje pomnilniškega prostora. Pogoj za povečanje dinamičnega območja posamezne kaskade je povsem izpolnjen tedaj, kadar imamo opravka z izrazito pozitivnimi ali izrazito negativnimi delnimi vsotami koeficientov. To je značilno za nizkoprepustna sita oziroma za kaskade z nizko prepustno frekvenčno odvisnostjo.

Rezultati, ki smo jih dobili s pomočjo simulacije na bitnem nivoju, so prikazani za nizkoprepustna sita s 15, 31 in 41 koeficienti. Poudarek je bil na določitvi ojačenja v prepustnem frekvenčnem področju in določitvi dušenja v zapornem frekvenčnem področju glede na izvedbo sit v eni, dveh in treh kaskadnih strukturah z upoštevanjem vseh vplivov kvantizacije. Poleg modificirane porazdeljene aritmetike so za primerjavo prikazani tudi rezultati za klasično strukturo porazdeljene aritmetike. Število kaskadnih struktur ima neposredni vpliv na dinamično območje izhodnega signala. Izhodno napetostno območje, oziroma ojačenje v prepustnem frekvenčnem področju je odvisno od prenosne funkcije digitalnega sita, od števila kaskadnih struktur in od optimalne določitve koeficientov za posamezno kaskadno strukturo. Pri uporabljenih stopnjah digitalnih sit je kaskadna oblika uporabna za dve do tri kaskadne struk-

ture. Tedaj se izhodno napetostno območje ne zniža pod polovico referenčne vrednosti (-6 dB). Največje znižanje smo zabeležili pri situ z 31 koeficienti v izvedbi s tremi kaskadnimi strukturami. Dokaj neodvisno od uporabljene stopnje kvantizacije je ojačenje v prepustnem frekvenčnem področju pri modificirani porazdeljeni aritmetiki ( $PBG$ )=0.687 oziroma - 3.2 dB, medtem ko je pri klasični porazdeljeni aritmetiki le ( $PBG$ )=0.033 oziroma -29,5 dB.

Z modificirano porazdeljeno aritmetiko in kaskadno obliko rešitve smo pokazali, da predstavlja postopek modificirane porazdeljene aritmetike privlačno pot za izvedbo digitalnih sit tudi takšnih stopenj, ki jih v osnovni strukturi porazdeljene aritmetike ne moremo izvesti. To je pomembno za izvedbo digitalnih sit s programirnimi logičnimi vezji /8/.

## 6. Literatura

- /1/ K. Ichige, M. Iwaki, R. Ishii, "Accurate Estimation of Minimum Filter Length for Optimum FIR digital filters", IEEE Transaction on Circuits and Systems-II: Analog and Digital signal processing, VOL. 47, no.10, October 2000
- /2/ R. Babič, B. Jarc, "Uporaba modificirane oblike porazdeljene aritmetike za osnovno in kaskadno izvedbo digitalnih sit", Inf. MIDEM, 29 (1999), št. 3, str. 136-142
- /3/ R. Babič, M. Solar in B. Stiglic, "High Order FIR Digital Filter Realization in Distributed Arithmetic", Proceedings, MELECON 91, Ljubljana, Vol. I, pp. 367-370.
- /4/ R. Babič, "Posebnosti porazdeljene aritmetike pri izvedbi nerekurzivnih digitalnih sit", Doktorska disertacija, Univerza v Mariboru, Tehniška fakulteta Maribor, Elektrotehnika, Računalništvo in Informatika, oktober 1991
- /5/ L. R. Rabiner and B. Gold, "Theory and Application of Digital Signal Processing", Prentice-Hall Inc., 1975.
- /6/ A. V. Oppenheim and R. W. Schaffer, "Digital Signal Processing", Prentice-Hall, Inc., 1975.
- /7/ Š. Maučec, "Dinamika izhodnega signala pri kaskadni obliki izvedbe nerekurzivnih digitalnih sit s porazdeljeno aritmetiko", Diplomsko delo, Fakulteta za elektrotehniko, računalništvo in informatiko, Maribor, 1996
- /8/ Davorin Osebik, Boris Kostanjevec, Bojan Jarc, Mitja Solar, Rudolf Babič, "Izvedba nerekurzivnega digitalnega sita s programirljivim poljem logičnih vezij v strukturi porazdeljene aritmetike", Inf. MIDEM, 27 (1997) št. 3, str. 195-202
- /9/ C. H. Wei, J.J. Lou, "Multimemory Block Structure for Implementing a Digital Adaptive Filter Using Distributed Arithmetic", IEE Proceedings G, Electronics Circuits and Systems, Vol. 133, Pt. G, No. 1, pp. 19-26, Feb. 1986
- /10/ Stanley A. White, "Applications of Distributed Arithmetic to Digital Signal Processing: A Tutorial Review", IEEE ASSP Magazine, pages 4-19, Jul. 1989

Doc. dr. Rudolf Babič

Univerza v Mariboru, Fakulteta za elektrotehniko,  
računalništvo in informatiko,  
Smetanova 17, 2000 Maribor  
e-mail: rudolf.babic@uni-mb.si

Prispelo (Arrived): 23.07.2001 Sprejeto (Accepted): 20.08.2001

# ADAPTIVNA DIGITALNA SITA V STRUKTURI PORAZDELJENE ARITMETIKE

Davorin Osebik, Rudolf Babič, Bogomir Horvat

Fakulteta za elektrotehniko, računalništvo in informatiko, Univerza v Mariboru, Slovenija

**Ključne besede:** DSP obdelava signalov digitalna, filtri digitalni prilagodljivi, FIR filtri digitalni nerekurzivni s trajanjem omejenim odziva pulznega, aritmetika porazdeljena, izračun neposreden delnih vsot koeficientov, izločanje šuma, FPGA vezja logična s poljem programirljivim, VHDL jezik opisni hardwareski vezji integriranih hitrosti zelo visokih, rezultati praktični

**Povzetek:** V članku je opisana izvedba adaptivnega nerekurzivnega digitalnega sita s programirnimi logičnimi (FPGA) vezji v strukturi porazdeljene aritmetike. Za načrtovanje smo uporabili programski paket OrCad Express, s programskim paketom XACT pa smo opravili implementacijo celotne strukture vezja v dve programirni vezji firme Xilinx. Adaptivno FIR digitalno sito 15. stopnje, s 16-bitno dolžino registrov za zapis vhodno-izhodnega signala in 16 do 24 bitno aritmetično logično enoto, smo izvedli vezjema XC4013E in XC4020E. Digitalno FIR sito smo načrtali v strukturi porazdeljene aritmetike s sprotnim izračun delnih vsot koeficientov. Pri osnovnih urinih impulzih s frekvenco 20MHz, smo dosegli frekvenco vzorčenja vhodnega signala 100kHz. Za verifikacijo delovanja smo adaptivno sito in vhodne signale opisali v VHDL jeziku. Izdelano adaptivno sito je namenjeno izločanju šuma iz koristnega signala. Za testiranje adaptivnega sita smo uporabili koristen harmonični signal s frekvenco 1 kHz na katerega je bil superponiran pasovno omejen beli šum. Razmerje signal šum smo izboljšali za 18 dB.

## Adaptive Digital Filter Implementation with Distributed Arithmetic Structure

**Keywords:** DSP, Digital Signal Processing, adaptive digital filters, FIR recursive digital filters, Finite-duration Impulse Response recursive digital filters, distributed arithmetic, direct calculation of partial products of coefficients, noise cancellation, FPGA, Field-Programmable Gate Arrays, VHDL, VHSIC Hardware Description Language, Very High Speed Integrated Circuits Hardware Description Language, practical results

**Abstract:** Adaptive digital filters have a wide range of applications in the area of signal processing where only minimum a priori knowledge of signal characteristics is available. In this article the adaptive FIR digital filter implementation based on the distributed arithmetic technique is described. The major problem with conventional adaptive digital filter is the need for fast multipliers. When using a hardware implementation, these multipliers take up the disproportional amount of the overall cost and complexity. The distributed arithmetic filter structure is the way to overcome this problem because no classical multipliers are needed in the designing of the adaptive filtering structure. With FPGA realization of such a structure offers a large increase in hardware efficiency over conventional digital adaptive filter implementation. The basic adaptive digital structure is shown in figure 5 with circuitry of FIR digital filter and with arithmetic-logic unit for the filter weights calculation by an adaptive algorithm towards their optimum values. For partial products calculation in the inner distributed arithmetic structure the simultaneously, or direct principle is used and with this procedure the RAM memory for storing of the partial product is omitted. The computer simulation of the mathematical model of the whole structure in Matlab Simulink environment is used to verify our discussion. For verification purposes of the mathematical model and input signals description the VHDL language is used. Although it is not exactly identical to the real hardware realization, results from the simulation are used to analyse the performance and of the system.

The Xilinx FPGA circuits XC 4013E and XC 4020E and software package XACT is used for the 16 taps adaptive digital filter realization. In the first circuit the FIR digital filter structure with complexity of 16 bits input-output word length and with 16 to 24 bits word length of internal arithmetic-logic unit is implemented, and the second circuit for the arithmetic unit for adaptive filter taps calculations is used. The whole hardware structure is simulated with OrCAD Express. Preliminary estimate of devices utilization are presented in table 1 for XC 4013 E and in table 2 for XC4020 E respectively. With 20 MHz clock frequency the input signal sampling frequency of 100 kHz is obtained.

One of the most common applications of adaptive filters is noise cancellation. The experimental results demonstrate the capability of the filter for the interference signal cancellation. Block diagram of an adaptive noise cancellation structure is shown in figure 2. The input desired signal  $d(k)$  is a 1kHz harmonic signal corrupted with a band limited white noise signal and is shown in figure 10 and figure 11. The result of noise canceling is shown in figure 12. The noise signal is suppressed by 18 dB. The result of signal suppressed  $P_{\text{raz}}$  is shown figure 13. When the interrupted signal has the harmonic form, better suppression is obtained. The comparison between the simulation results for both the mathematical model of the system and the FPGA implementation show the difference of less than 2%.

### 1. Uvod

Digitalna obdelava signalov je dinamično in hitro razvijajoče področje, ki se uporablja pri razpoznavanju, analizi in sintezi signalov, pri prenosu in komprimiranju signalov, v telekomunikacijah, pri komunikaciji med človekom in strojem na najrazličnejših nivojih in še marsikje. Pri tem sta zelo pomembni veji digitalne obdelave signalov digitalno filtriranje in spektralna analiza.

Veliko digitalnega procesiranja signalov opravljajo danes specializirani mikroprocesorji, imenovani digitalni signalni procesorji (DSP), ki so sposobni izvajanja zelo hitrih množenj. Ta tradicionalna metoda signalnega procesiranja je pasovnoširinsko omejena. To pomeni, da je DSP zmogel opraviti končno število posameznih operacij pred prihodom novega vzorčnega otipka. Ta omejitev vpliva na frekvenco signala, s katero deluje aplikacija s signalnim procesorjem. Signalni procesorji izvršijo le en izračun v nekem časovnem

trenutku. V aplikacijah digitalnega procesiranja signalov, kot je na primer izvedba digitalnega sita z izračunom korelacije dveh signalov, mora DSP najprej na signalu izvršiti operacijo izračuna nove vrednosti za digitalno sito in šele nato izvede izračun korelacije med dvema otipkoma signala. Proizvajalci signalnih procesorjev rešujejo ta problem z vstavljanjem dodatnih procesorjev v isti čip. To pomaga, vendar le v primerih kadar ima procesor dovolj čakalnih stanj v aplikaciji digitalnega procesiranja signalov.

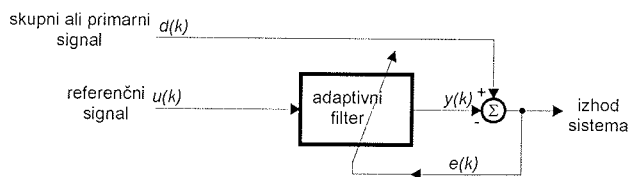
Signalno procesiranje s programiranimi vezji temelji na strojni (hardware) opremi logičnih vezjih in izvaja računske operacije drugače kot signalni procesor (DSP). Pri izvajanju računskih operacij s FPGA vezji je potrebno uporabiti drugačne algoritme. Ko so algoritmi enkrat realizirani v FPGA vezju, dopuščajo enako izvajanje aplikacij za sita s 128 koeficienti kot za sita s 16 koeficienti. Izvrševanje aplikacij, kot je izvedba digitalnih sit in korelacija dveh signalov, lahko poteka sočasno. Večina računskih aplikacij, izvedena s FPGA vezji, deluje večino časa z zelo majhnim številom čakalnih stanj. Pri realizaciji računskih operacij s FPGA vezji je možno vsa čakalna stanja predvideti vnaprej. Običajno gre za zakasnitve ene do dveh period osnovne ure FPGA vezja, ki znaša med 200 do 300MHz. Tudi njihova cena je primerljiva s signalnimi procesorji. V področju digitalnega procesiranja signalov precej procesov temelji na adaptivnih digitalnih FIR sitih. Adaptivno digitalno sito je sestavljeno iz običajnega digitalnega sita, kateremu je dodano vezje za izračun koeficientov. Za dovolj preprosto aparaturno izvedbo se uporablja LMS algoritem. Pri izvedbi FIR digitalnih sitih, kjer so bili koeficienti sita ves čas procesa nespremenjeni smo uporabljali porazdeljeno aritmetiko, ki je temeljila na ROM strukturi /1/. Delne vsote koeficientov pri takšni izvedbi digitalnega sita smo izračunali vnaprej in jih vpisali v ROM strukturo. Pri adaptivnih sitih se koeficienti spremenijo pri vsakem otipku vhodnega signala, zato je potrebno delne vsote izračunavati sproti /2, 3/. Izračun še vedno temelji na postopku porazdeljene aritmetike /4/. V prispevku bo prikazan način izračuna izhodne vrednosti digitalnega sita s sprotim izračunom delnih vsot in izračunavanje koeficientov adaptivnega digitalnega sita s produktom dveh vektorjev.

## 2. Uporaba adaptivnih digitalnih sit za nevtralizacijo interferenčnih signalov

Adaptivna digitalna sita se uspešno uporabljajo na raznolikih področjih: v komunikacijski tehniki, v radarski in sonarni tehniki, v seizmologiji in biomedicinski tehniki. Čeprav gre za različna področja, imajo vsa eno skupno lastnost, da se vhodni vektor in želeni odziv izračunata na osnovi ocenitve pogreška, na osnovi katere se postavljajo ustrezne vrednosti nastavljenih koeficientov. Adaptivna sita uporabljamo v štirih osnovnih aplikacijah: v identifikaciji, v inverznem modeliranju, v predikciji in pri nevtralizaciji interferenc.

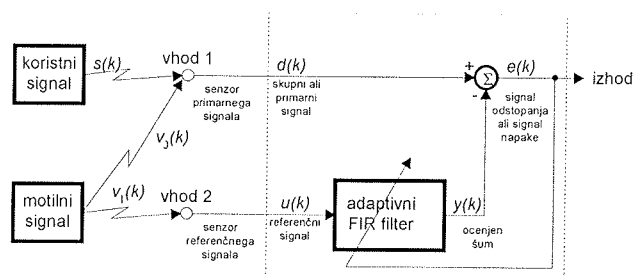
Nevtralizacija interferenc je postopek pri katerem adaptivno sito uporabljamo za odpravljanje neznanih interferenc, ki

so superponirane na koristen signal /5, 6/. Želeni odziv adaptivnega digitalnega sita  $y(k)$  mora biti enak primarnemu ali skupnemu signalu  $d(k)$ . Referenčni signal  $u(k)$  nosi informacijo o motilnem signalu. Blokovno shemo sistema za odpravljanje interferenc prikazuje slika 1.



Slika 1: Adaptivno sito v aplikaciji odstranjevanja interferenc prisotnih v skupnem signalu

Na sliki 2 je prikazan primer uporabe adaptivnega sita za odpravo motilnega signala ali šuma iz skupnega signala  $d(k)$ . Opisani sistem za odpravo motilnega signala iz primarnega potrebuje dva senzorja za sprejem zvočnih signalov in zaprto zanko adaptivnega sita.



Slika 2: Primer uporabe adaptivnega sita pri odpravi motilnega signala

Senzor primarnega signala  $d(k)$  sprejema informacijo o koristnem signalu, na katerega je superponirana komponenta motilnega signala  $v_0(k)$ . Senzor referenčnega signala zajema motilni signal  $v_1(k)$ , ki predstavlja referenčni signal  $u(k)$  sistema za odpravo motilnega signala. Na izhodu iz sistema za odpravo motilnega signala dobimo signal odstopanja  $e(k)$ , ki predstavlja približek koristnemu signalu z nevtraliziranim motilnim signalom. Koristen signal  $s(k)$  bistveno ne vpliva na odpravo šuma. Izkaže se, da je minimalno srednje kvadratično odstopanje signala napake  $e(k)$ , enako minimalnemu srednje kvadratičnemu odstopanju  $y(k)-v_0(k)$  /5/. Enačbo primarnega signala  $d(k)$  opisuje enačba (1).

$$d(k) = s(k) + v_0(k) \quad (1)$$

Pri tem je  $s(k)$  koristen signal, signal  $v_0(k)$  predstavlja komponento motilnega signala. Koristen signal  $s(k)$  in komponenta motilnega signala  $v_0(k)$  sta med sabo nekorelirana. Če sta signala nekorelirana, za vsak njun otipek velja,

$$E[s(k)v_0(k-n)] = 0 \quad n = 0,1,2,\dots \quad (2)$$

V enačbi (2) je  $E$  operator matematičnega upanja. Senzor referenčnega signala sprejema motilni signal  $v_1(k)$ , ki je nekoreliran s koristnim signalom  $s(k)$ . Hkrati je motilni sig-

nal  $v_1(k)$  koreliran s komponento motilnega signala  $v_0(k)$ , ki je superponirana v koristnem signalu  $s(k)$ . Lastnosti med koristnim signalom  $s(k)$  in obema komponentama motilnih signalov lahko predstavimo z enačbama (3) in (4).

$$E[s(k)v_1(k-n)] = 0 \quad n = 0,1,2,\dots \quad (3)$$

$$E[v_0(k)v_1(k-n)] = p(k) \quad n = 0,1,2,\dots \quad (4)$$

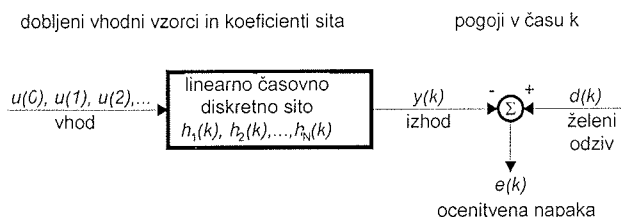
V enačbi (4) je  $p(k)$  povprečna vrednost križno korelacijskega vektorja za otipek  $k$ . Lahko rečemo, da enačba (4) opisuje linearno razmerje med obema signaloma šuma. V realnem okolju z dvema različno postavljenima mikrofonom ni možno zagotoviti dveh povsem identičnih motilnih signalov. Vedno bo med motilnima signaloma  $v_0(k)$  in  $v_1(k)$  prisotna neka zveza, ki jo podaja enačba (4). Naloga adaptivnega sita je prilagoditev koeficientov tako, da adaptivni sitem ugame časovni potek motilnega signala  $v_0(k)$  le na osnovi znane informacije o referenčnem signalu  $v_1(k)$ . Prilagoditev koeficientov adaptivnega digitalnega sita poteka po algoritmu za oceno odstopanja.

### 3. Izbira adaptivnega algoritma za oceno odstopanja

Adaptivni algoritem je zgrajen nad izbrano strukturo sita in skrbi za optimalno nastavljanje parametrov sita glede na izbran kriterij. Vprašanje je le, kateri je "pravi" kriterij. Pri digitalnem prenosu podatkov, je pravo merilo gostota napak pri prenosu, vendar si z njo zaradi matematičnih in praktičnih težav ne moremo veliko pomagati. Potrebno je, da obstaja dovolj enostavna povezava med kriterijem in parametri sita. Zaradi matematične enostavnosti se kot kriterij pogosto uporablja najmanjše srednje kvadratično odstopanje - LMS kriterij. Uporaba tega kriterija pomeni minimizacijo moči prisotnega šuma v izhodnem signalu. Izbran kriterij mora zadostiti primerni aparaturni kompleksnosti, izračun koeficientov z njim se mora izvršiti v času ene periode vzorčenja vhodnega signala in čas adaptacije adaptivnega sita mora biti dovolj kratek.

#### 3.1 Wienerjevo sito - optimalno linearno filtriranje

Osnovni postopek iskanja optimalno nastavljenih parametrov sita na osnovi kriterija minimalne srednje kvadratične napake temelji na optimalnem linearno časovno diskretnem situ, ki je poznano kot Wienerjevo sito /5/. Slika 3 prikazuje linearno diskretno sito, ki ima možnost prilagajanja svojih koeficientov tako, da je ocenjena napaka  $e(k)$  najmanjša.



Slika 3: Blokovni diagram rešitve statistične določitve koeficientov optimalnega sita

Vektor koeficientov  $\mathbf{h}(k)$ , ki bodo zagotovili najmanjšo ocenjeno odstopanje, dobimo za Wienerjevo sito na osnovi statistične obdelave vhodnega signala (referenčnega signala)  $u(k)$  in zelenega signala  $d(k)$ . Sito s svojimi koeficienti predstavlja linearno časovno diskretno sito. Njegov odziv na vhodni signal  $u(k)$  opisuje konvolucijska enačba (5).

$$y(k) = \sum_{n=0}^{\infty} h_0(k) u(k+1-n) \quad k = 0,1,2,\dots \quad (5)$$

V enačbi (5) je  $\mathbf{h}_0(k)$  vektor optimalnih vrednosti koeficientov  $k$ -tega otipka, ki ga določa produkt avtokorelacijskega vektorja  $\mathbf{R}$  s produktom križnokorelacijskega vektorja  $\mathbf{p}$ . Izračun vektorja optimalnih vrednosti koeficientov  $\mathbf{h}_0(k)=[h_1(k) h_2(k) \dots h_N(k)]$  opisuje enačba (6),

$$\mathbf{h}_0 = \mathbf{R}^{-1}\mathbf{p} \quad (6)$$

Vrednost avtokorelacijskega vektorja  $\mathbf{R}$  določimo iz vzorcev vhodnega signala po enačbi (7),

$$\mathbf{R} = E[u(k)u^T(k)] \quad (7)$$

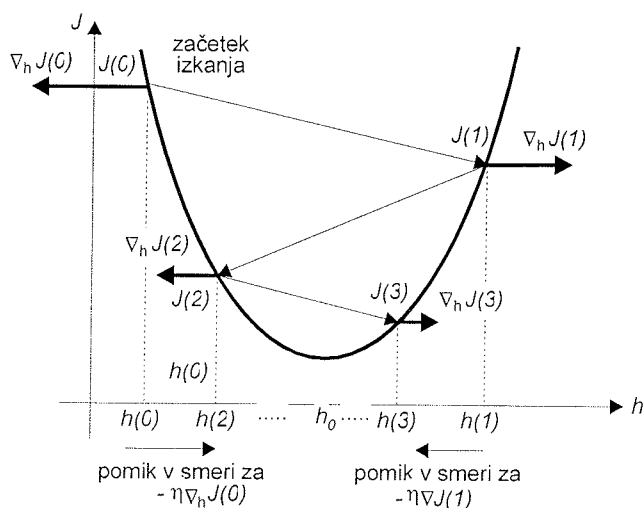
Vrednost križnokorelacijskega vektorja  $\mathbf{p}$  določimo s statistično analizo odstopanja vzorcev  $e(k)$  med vhodnim signalom  $u(k)$  in zelenim odzivom  $d(k)$ . Izračun križnokorelacijskega vektorja  $\mathbf{p}$  podaja enačba (8),

$$\mathbf{p} = E[u(k)d(k)] \quad (8)$$

Pri tem je križnokorelacijski vektor  $\mathbf{p}$  za dan primer izbran tako da, je končno odstopanje med primarnim signalom in izhodnim signalom najmanjše. Metoda iskanja optimalnih koeficientov Wienerjevega sita da točne vrednosti koeficientov sita, žal je za sita višjih stopenj potrebnega precej računanja, ki ga je v realnem času z aparaturno opremo težko izvesti. Ena izmed poti za iskanje optimalnih koeficientov je metoda, ki je poznana v literaturi /5/ kot algoritem strmega spusta (Steepest-Descent Algorithm)

#### 3.2 Algoritem strmega spusta

Algoritem strmega spusta je zaradi svoje računske enostavnosti zelo primeren za izvedbo adaptivnih digitalnih sit. Slika 4 prikazuje iskanje optimalnega koeficienta  $h_0$  za enodimenzionalni primer.



Slika 4: Iskanje optimalnega koeficienta  $h=h_0$  z metodo strmega spusta

Na krivulji srednjega kvadratičnega odstopanja  $J$  poiščemo optimalne koeficiente z metodo strmega spusta vzdolž krivulje. Funkcija gradienta  $J$  kaže vedno v smeri največje spremembe srednjega kvadratičnega odstopanja  $J$ . Funkcija gradienta  $J$  se sestoji iz dveh komponent: komponente v smeri koeficienta sita  $h$  in komponenta v smeri srednjega kvadratnega odstopanja  $J$ . Izračun novega koeficienta poteka po enačbi (9),

$$h(k+1) = h(k) - \eta \nabla_h [J(k)] \quad (9)$$

V enačbi (9) je  $\nabla_h [J(k)]$  komponenta gradienta vektorja srednjega kvadratnega odstopanja  $J$  v smeri koeficienta  $h$ . Adaptivna konstanta  $\eta$  je pozitivno realno število in določa hitrost strmega spusta. Za aparaturno izvedbo izračuna koeficienta je potrebno izračun gradienta vektorja srednjega kvadratnega odstopanja  $\nabla_h (J(k))$  nadomestiti s primernejšo matematično operacijo. Z zamenjavo trenutne vrednosti gradienta z izrazom, ki ga opisuje izraz (10) dobimo veliko primernejši postopek za iskanje optimalnega koeficienta po algoritmu strmega spusta.

$$\nabla_h (J(k)) \approx \frac{1}{2} \frac{\partial}{\partial h} (e^2(k)) = -e(k)u(k) \quad (10)$$

Trenutni približek gradienta je produkt med vhodnim signalom  $u(k)$  in odstopanjem  $e(k)$ . Ta vrednost gradienta je ocenjena na osnovi algoritma najmanjših srednjih kvadratov (LMS). Pri ocenitvi je prisotno neko odstopanje od optimalne vrednosti koeficienta, saj ocenitev temelji na odstopanju  $e(k)$ . Prisotnost odstopanja  $e(k)$  nas ne moti, ker je proces adaptiven in že v naslednjem koraku zmanjša prisotno odstopanje  $e(k)$ . Izračun novega koeficienta poteka sedaj, z upoštevanjem enačbe (10), po enačbi (11),

$$h(k+1) = h(k) + \eta e(k)u(k) \quad (11)$$

Za aparaturno izvedbo LMS algoritma imamo več možnosti. Izbira ustreznega algoritma za aparaturno izvedbo je kompromis med točnostjo izračuna koeficientov sita, potreb-

nim časom izračuna in aparaturno kompleksnostjo. Ločimo tri načine izračuna novih koeficientov: izračun s funkcijo  $\text{sign}$ , izračun z nespremenljivo adaptivno konstanto  $\eta$  in izračun s spremenljivo adaptivno konstanto.

### 3.2.1 Izračun s predznačeno funkcijo (sign)

Pri tej vrsti algoritma je potrebno določiti le predznak predhodnih vrednosti vhodnega signala  $\mathbf{r}(k)$  ali predznak odstopanja med izhodno vrednostjo in primarnim signalom  $e(k)$ . Izračun vektorja koeficientov podajata enačbi (12) in (13).

$$\mathbf{h}(k) = \mathbf{h}(k-1) + \eta e(k) \text{sign}(\mathbf{r}(k)) \quad (12)$$

$$\mathbf{h}(k) = \mathbf{h}(k-1) + \eta \mathbf{r}(k) \text{sign}(e(k)) \quad (13)$$

V enačbi (12) in (13) predstavlja izraz  $\mathbf{h}(k)$   $N$  dimenzionalen vektor koeficientov digitalnega sita,  $\mathbf{r}(k)$  predstavlja  $N$  dimenzionalen vektor predhodnih vrednosti vhodnega signala  $u(k)$ , pri tem je  $N$  število koeficientov adaptivnega digitalnega sita. Izračun vektorja  $\mathbf{r}(k)$  iz vrednosti vhodnega signala  $u(k)$  podaja enačba (14),

$$\mathbf{r}_n(k) = \mathbf{r}(k) = u(k-n) \quad n = 1, 2, \dots, N. \quad (14)$$

Izračun koeficientov po enačbah (12) in (13) aparaturno ni zahteven. Produkt adaptivne konstante  $\eta$  z odstopanjem  $e(k)$  oziroma z vektorjem predhodnih vrednosti vhodnega signala  $\mathbf{r}(k)$  je izveden s preprosto premaknitvijo vodil. Adaptivna konstanta  $\eta$  je ves čas nespremenljivo število vrednosti  $2^i$  pri tem je  $i=0, 1, \dots$

### 3.2.2 Izračun z nespremenljivo adaptivno konstanto $\eta$

Pri tej metodi poteka izračun novega vektorja koeficientov  $\mathbf{h}(k)$  pri vnaprej izbrani adaptivni konstanti  $\eta$  in ocenjenem gradientu srednjega kvadratnega odstopanja  $\nabla_h (J(k))$ . Za  $N$  koeficientov sita zapišemo na osnovi enačbe (11), ki podaja izračun le za en koeficient, izraz za  $N$  dimenzionalen vektor koeficientov  $\mathbf{h}(k)$  z enačbo (15),

$$\mathbf{h}(k) = \mathbf{h}(k-1) + \eta \mathbf{r}(k)e(k) \quad (15)$$

Na enačbi (15) temelji tudi naša aparaturna izvedba adaptivnega FIR sita s FPGA programirnimi vezji. Za izračun  $N$ -tih koeficientov potrebujemo za sito  $N$ -te stopnje  $N$  množilnikov in  $N$  seštevalnikov. Adaptivna konstanta je določena z energijo referenčnega signala  $u(k)$ . Njeno območje podaja enačba (16),

$$0 < \eta < \frac{1}{\lambda_{\max}} \quad (16)$$

V enačbi (16) je  $\lambda_{\max}$  največja vrednost v korelacijski matriki  $\mathbf{R}$ , ki jo podaja izraz (7). Adaptivna konstanta vpliva na hitrost in velikost odprave srednjega kvadratnega odstopanja. Večja kot je adaptivna konstanta  $\eta$ , hitreje se bo izračunani vektor koeficientov  $\mathbf{h}(k)$  približeval optimalnim koeficientom  $\mathbf{h}_0(k)$ . Pri preveliki adaptivni konstanti obstaja verjetnost,

da z algoritmom strmega sestopa ne dosežemo optimalnih koeficientov sita, kar se odraža na preveliki vrednosti srednjega kvadratnega odstopanja  $J$ . Algoritem, ki te pomanjkljivosti odpravlja, spreminja v vsakem koraku adaptacije tudi konstanto  $\eta$ .

### 3.2.3 Izračun s spremenljivo adaptivno konstanto

Pri uporabi adaptivnega sita v okolju, kjer imajo motilni signali spreminjajočo dinamiko, je potrebno adaptivno konstanto  $\eta$  izbrati tako majhno, da je tudi za najneugodnejši primer še izpolnjen pogoj, ki ga opisuje enačba (16). Izbira majhne adaptivne konstante poveča čas adaptacije. Pomanjkljivosti odpravi algoritem, kjer se adaptivna konstanta  $\eta$  prilagaja lastnostim vhodnega referenčnega signala  $u(k)$ . Algoritem se imenuje normalni LMS algoritem. Pri tem postopku poteka izračun koeficientov sita po enačbi (17).

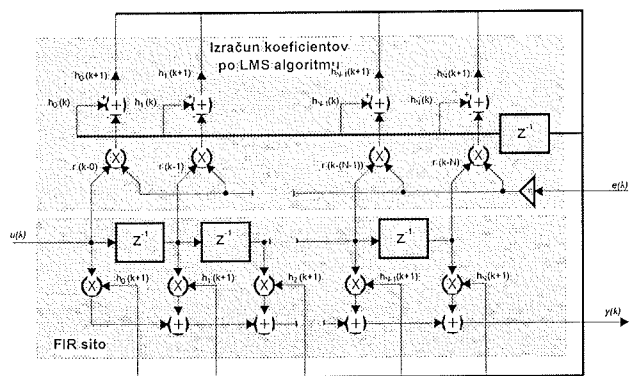
$$\mathbf{h}(k) = \mathbf{h}(k-1) + \frac{\mu}{\alpha + \mathbf{r}^T(k)\mathbf{r}(k)} \mathbf{r}(k)e(k) \quad (17)$$

V enačbi (17) ima konstanta  $\alpha$  neko majhno vrednost in je potrebna za zagotavljanje konvergence enačbe pri morebitnih trenutnih vrednosti izračuna produkta  $\mathbf{r}^T(k)\mathbf{r}(k)=0$ . Konstanta  $\mu$  določa velikost koraka adaptacije in je neko realno število z vrednostjo:  $0 < \mu < 2$ . Zvezo med adaptivno konstanto  $\eta$  in velikostjo koraka adaptacije  $\mu$  podaja enačba (18),

$$\eta = \frac{\mu}{\alpha + \mathbf{r}^T(k)\mathbf{r}(k)} \quad (18)$$

## 4. Izvedba s FPGA vezji

Pri izvedbi adaptivnega sita smo se na osnovi praktičnih izkušen odločili za LMS algoritem z nespremenljivo adaptivno konstanto  $\eta$ . S tem smo dosegli kompromis, med aparatno kompleksnostjo algoritma in hitrostjo adaptacije. Na sliki 5 je prikazano osnovno vezje, na katerem temelji izvedba LMS algoritma in s tem tudi izvedba celotnega adaptivnega FIR sita, realiziranega s Xilinxovimi FPGA vezji [7].



Slika 5: Osnovno vezje adaptivnega FIR sita z vezjem za izračunom koeficientov po LMS

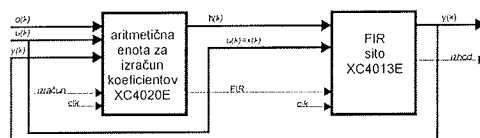
Iz slike 5 je razvidno, da za realizacijo adaptivnega digitalnega sita z  $N$  koeficienti potrebujemo: FIR digitalno sito z  $N$  koeficienti, kateremu bo možno spreminjati koeficiente za vsako periodo vzorčenja vhodnega signala in vezje za izračun koeficientov. Za izvedbo izračuna vektorja koeficientov  $\mathbf{h}(k)$  dimenzije  $N$  po LMS algoritmu potrebujemo:  $N$  množilnikov  $N$  seštevalnikov, množilnik z adaptivno konstanto  $h$  in zadrževalnik vektorja predhodnih koeficientov  $\mathbf{h}(k-1)$ .

Izračun izhodne vrednosti v strukturi adaptivnega FIR sita, prikazanega na sliki 5, poteka po konvolucijski enačbi (19),

$$y(k) = \sum_{n=0}^{N-1} \mathbf{h}(k)u(k+1-n) \quad (19)$$

Izračun vektorja koeficientov  $\mathbf{h}(k)$  poteka po enačbi (15). Enačbi (15) in (19) sta osnovna izraza, po katerih poteka izračun izhodne vrednosti  $y(k)$  in vektorja koeficientov sita  $\mathbf{h}(k)$ .

Adaptivno digitalno sito 15. stopnje smo izvedli v dveh FPGA vezjih firme Xilinx. V FPGA vezju XC4020E je realizirana aritmetična logična enota, ki opravlja izračunavanje koeficientov digitalnega sita. Izvedba množilnikov v aritmetično logični enoti temelji na porazdeljeni aritmetiki. V vezju XC4013E je realizirano nerekurzivno digitalno sito v strukturi v porazdeljene aritmetike. Povezavo obeh vezij s povezovalnimi linijami prikazuje slika 6.



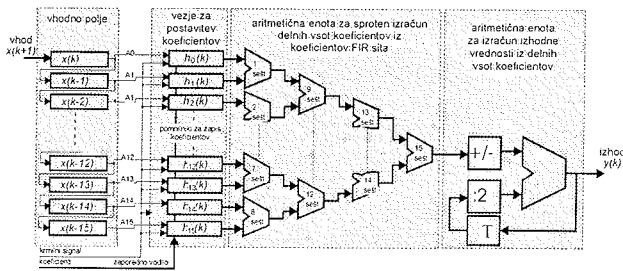
Slika 6: Povezava dveh vezij adaptivnega digitalnega sita s povezovalnimi linijami

Zaradi pretoka podatkov med obema vezjema sta vezji med sabo sinhronizirani. Za sinhronizacijo skrbi povezovalna linija FIR. Pretok podatkov vektorja koeficientov  $\mathbf{h}(k)$  iz vezja za izračun koeficientov v vezje FIR sita je zaporeden. Zaporeden prenos koeficientov poenostavi aparatno izvedbo adaptivnega sita.

### 4.1 Izvedba FIR sita

Pri izvedbi nerekurzivnega digitalnega sita smo se odločili za strukturo v porazdeljeni aritmetiki s sprotnim izračunom delnih vsot koeficientov iz koeficientov digitalnega sita. Strukture z vnaprejšnjim izračunom delnih vsot koeficientov niso primerne za adaptivne rešitve. Blokovno shemo digitalnega nerekurzivnega sita v porazdeljeni aritmetiki s sprotnim izračunom delnih vsot koeficientov prikazuje slika 7.





Slika 7: FIR sito v porazdeljeni aritmetiki razdeljeno na N podstruktur s sprotnim izračunom delnih vsot koeficientov

Vezje digitalnega sita sestavljajo: vhodno polje za hranjenje predhodnih vektorjev vhodnega signala, vezje za sprejem zaporednih vrednosti koeficientov in njihovo pretvorbo v vzporedno obliko, aritmetika za sprotni izračun koeficientov in aritmetično logična enota za izračunavanje izhodne vrednosti digitalnega sita  $y(k)$  iz delnih vsot koeficientov  $v_i$ . Aritmetična enota za sprotni izračun koeficientov je najkompleksnejši del vezja digitalnega nerekurzivnega sita. Zasedenost upodobljenega vezja na sliki 7 v programirnem vezju XC4013E podaja tabela 1.

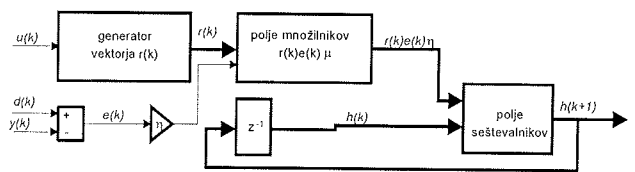
Tabela 1: Zasedenost programirnega vezja XC4013E digitalnega sita

vrsta elementa	število zasedenih elementov
40% utilization of I/O pins	52 of 129
80% utilization of CLB FG function generators	926 of 1152
3% utilization of CLB H function generators	20 of 576
90% utilization of CLB flip-flops.	1036 of 1152

V tabeli 1 podana zasedenost vezja kaže na kompleksnost izvedbe FIR sita 15. stopnje v porazdeljeni aritmetiki s sprotnim izračunom koeficientov. Zasedenost programirnega vezja zaradi aritmetike za sprotni izračun koeficientov narašča s kvadratom koeficientov. Zasedenost je približno reda  $2^N$ , kjer je  $N$  število koeficientov digitalnega sita.

#### 4.2 Izvedba vezja za izračunavanje adaptivnih koeficientov

FPGA vezja imajo omejeno možnost izvedbe običajnih matematičnih operacij zato je bilo potrebno poiskati takšne rešitve pri izvedbi vezja za izračunavanje koeficientov, da bo možna implementacija tudi v programirna FPGA vezja. Pri izvedbi vezja smo za zmanjšanje aparturne kompleksnosti uporabili zaporedno logiko za izvajanje aritmetično logičnih operacij. Uporaba zaporedne logike je močno zmanjšala potrebno število konfiguracijskih logičnih blokov, kakor tudi potrebne povezave med njimi. Pri tem se skupni čas izračuna koeficientov bistveno ne spremeni. Slika 8 prikazuje blokovno shemo vezja za izračun koeficientov. Vezje opravlja izračun koeficientov po enačbi (15).



Slika 8: Blokovna shema vezja za izračunavanje adaptivnih koeficientov z nespremenljivo adaptivno konstanto  $\eta$

Vezje za izračunavanje adaptivnih koeficientov sestavljajo: generator vektorja  $r(k)$ , ki hrani predhodne vrednosti signala  $u(k)$ , polje množilnikov, ki opravlja produkt vektorja predhodnih vrednosti vhodnega signala  $r(k)$  z vektorjem koeficientov  $h(k)$ , polje seštevalnikov, ki opravlja seštevanje dveh vektorjev in vezje za hranjenje predhodne vrednosti vektorja koeficientov  $h(k)$ . Na sliki 8 so z debelejšimi linijami označena vodila za prenos vektorjev. Zasedenost programirnega vezja za izračun koeficientov digitalnega sita podaja tabela 2.

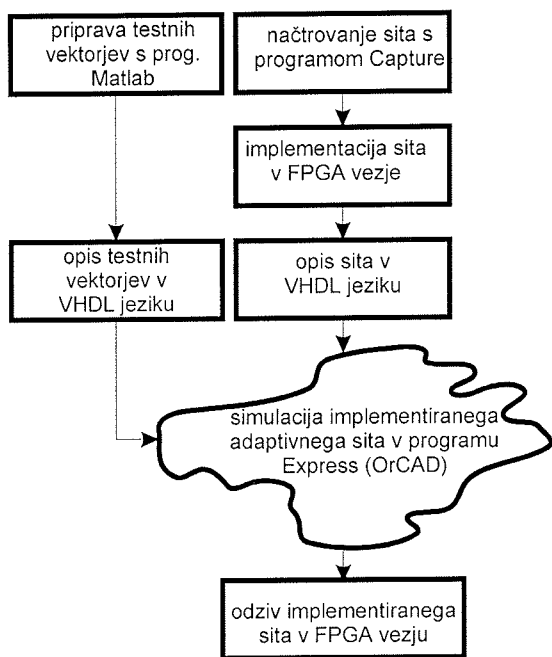
Tabela 2: Zasedenost programirnega vezja XC4020E za izračun koeficientov

vrsta elementa	število zasedenih elementov
83% utilization of I/O pins	132 of 160
80% utilization of CLB FG function generators	1250 of 1568
1% utilization of CLB H function generators	5 of 784
63% utilization of CLB flip-flops.	995 of 1568

V tabeli 2 podana zasedenost vezja kaže na kompleksnost izvedbe vezja za izračunavanje adaptivnih koeficientov za digitalno sito 15. stopnje. Zasedenost programirnega vezja, zaradi uporabe zaporedne logike za izvajanje aritmetično logičnih operacij, narašča linearno s številom koeficientov adaptivnega digitalnega sita.

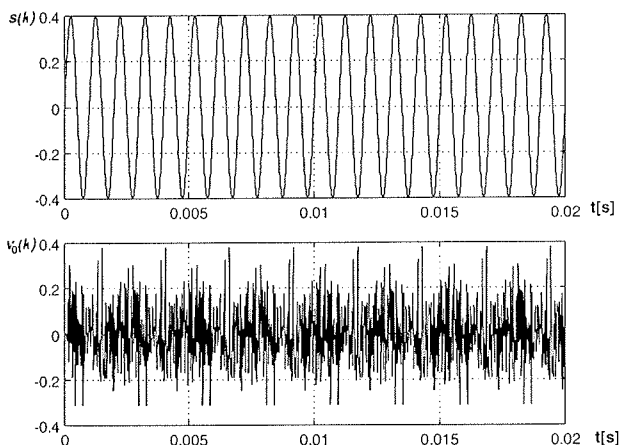
### 5. Rezultati

V tem poglavju so prikazani rezultati adaptivnega digitalnega sita izvedenega v dveh programirnih vezjih družine Xilinx. Digitalno sito je 15. stopnje z nespremenljivo adaptivno konstanto  $\eta=2^{-5}$ . Posamezne odzive smo dobili s simulacijo strukture adaptivnega digitalnega sita s programom Express /9/, ki je sestavni del programskega paketa OrCad. Simulacije posameznih vezij so bile opravljene na modelu implementiranega vezja adaptivnega digitalnega sita v FPGA strukturi. Pri simulaciji so upoštevane vse fizične postavke posameznih konfiguracijskih logičnih blokov v FPGA vezju, kakor tudi povezave med njimi. Številne izvedbe različnih aplikacij s FPGA vezji kažejo na dobro uje-manje dobljenih rezultatov simulacije s praktično izvedbo posameznih aplikacij v FPGA strukturi /1/. Na sliki 9 je prikazan diagram poteka izračuna dobljenih rezultatov adaptivnega digitalnega sita.



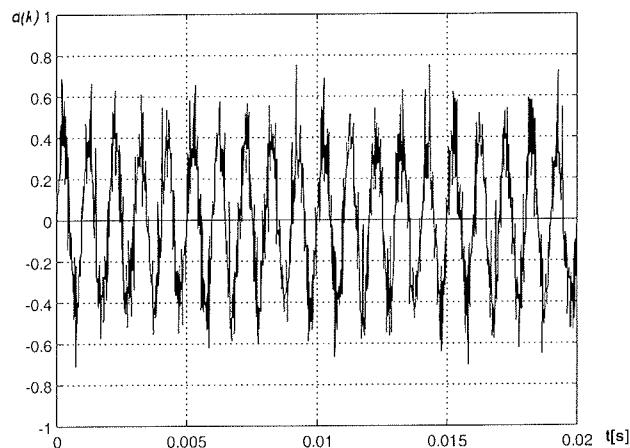
Slika 9: Diagram poteka izračuna rezultatov adaptivnega digitalna sita

S programom Capture /8/, ki je sestavni del programskega paketa OrCAD smo načrtali celotno adaptivno digitalno sito. S programom XACT smo izvedli implementacijo adaptivnega sita v dve programirni FPGA vezji. S programom Matlab smo opisali vhodne testne vektorje v VHDL jeziku /10/. Analiza rezultatov je bila opravljena s programom Matlab. Z njim smo opravili analizo časovnega poteka izhodnega signala  $e(k)$ , analizo izboljšanja razmerja S/N in analizo dobljenih koeficientov adaptivnega digitalnega sita. Z adaptivnim sitom smo napravili aplikacijo za odpravo motilnega signala iz skupnega signala, ki jo prikazuje slika 2. Koristnemu harmoničnemu signalu  $s(k)$  amplitude  $U_{max}=0.4$  in frekvence  $f=1\text{kHz}$ , smo dodali motilni signal  $v_0(k)$ , ki ga je predstavljal pasovno omejen beli šum. Časovni potek obeh signalov prikazuje slika 10.



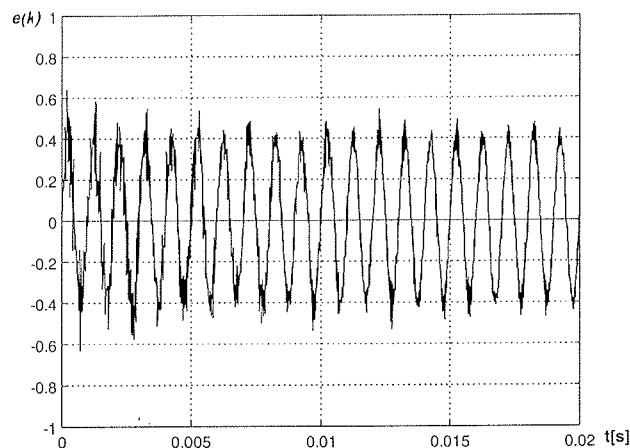
Slika 10: Časovni potek koristnega signala  $s(k)$  in šuma  $v_0(k)$

Za kasnejšo primerjavo rezultatov še na sliki 11 podajamo časovni potek primarnega signala, ki je vsota koristnega signala  $s(k)$  in šuma  $v_0(k)$  prisotnega na primarnem senzorju.



Slika 11: Časovni potek skupnega ali primarnega signala  $d(k)$  v katerem je prisotna komponenta motilnega signala

Dodani šum  $v_0(k)$  je v obliki frekvenčno omejenega belega šuma z 256 različnimi vzorci v eni periodi. Naloga adaptivnega sita v aplikaciji izločanja interferenc je ocenitev komponente šuma  $v_0(k)$  le na osnovi časovnega poteka referenčnega šuma  $v_1(k)$ . Rezultate uspešne odprave motilnega signala prikazuje slika 12.



Slika 12: Časovni potek izhodnega signala  $e(k)$

Na izhodu iz adaptivnega sita se pojavi ocenjena oblika motilnega signala  $y(k)$ , razlika med primarnim signalom  $s(k)$  in ocenjenim motilnim signalom  $y(k)$  je izhodni signal  $e(k)$ , ki ima izboljšano razmerje S/N. S primerjavo časovnega poteka primarnega signala  $d(k)$  s slike 11 in časovnega poteka izhodnega signala  $e(k)$  s slike 12 je možno oceniti izboljšanje razmerja S/N. Za točnejšo analizo izboljšanja razmerja S/N smo izračunali razmerje moči S/N vhodnega signala  $d(k)$  po enačbi (20) in razmerje moči S/N izhodnega koristnega signala  $e(k)$  po enačbi (21) za vsak otipek posebej.

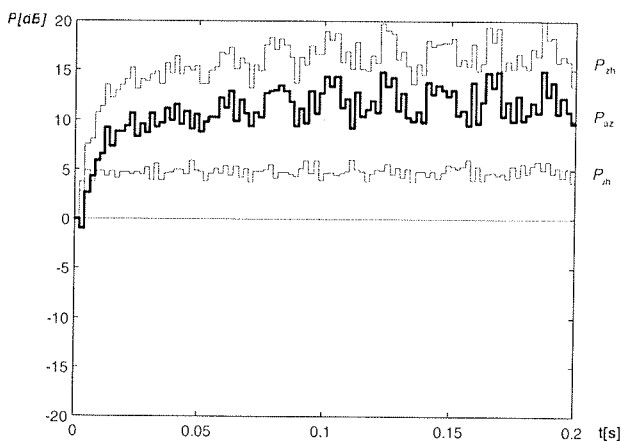
$$P_{vh}(k)[dB] = 10 \log \left( \frac{s(k)^2}{u(k)^2 + \alpha} \right) \quad (20)$$

$$P_{izh}(k)[dB] = 10 \log \left( \frac{s(k)^2}{(e(k) - s(k))^2 + \alpha} \right) \quad (21)$$

Izračun izboljšanja razmerja S/N med vhom skupnim signalom  $d(k)$  in izhodnim signalom  $e(k)$  določa enačba (22),

$$P_{raz}(k) = \frac{P_{izh}(k)}{P_{vh}(k)} \quad (22)$$

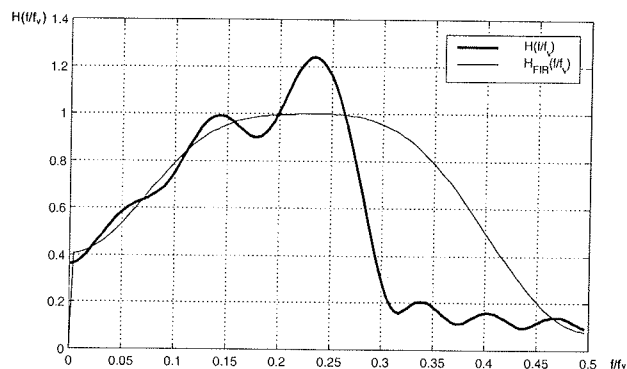
Pri prikazu rezultatov razmerja S/N smo se odločili za povprečno vrednost 200-tih otipkov. Slika 13 prikazuje razmerje moči S/N vhodnega signala  $P_{vh}$ , izhodnega signala  $P_{izh}$  in izboljšanje razmerja S/N  $P_{raz}$ .



Slika 13: Časovni poteki razmerja moči S/N vhodnega signala  $P_{vh}$ , izhodnega signala  $P_{izh}$  in izboljšanje razmerja S/N  $P_{raz}$

Iz slike 13 vidimo, da je potek razmerja moči S/N vhodnega signala  $P_{vh}$  ves čas konstanten, potek razmerja moči S/N izhodnega signala  $P_{izh}$  doseže svojo maksimalno vrednost po 50ms. To je čas adaptacije, ki je potreben adaptivnemu digitalnemu situ, da oceni šum  $v_0(k)$  na osnovi referenčnega šuma  $v_1(k)$ , ki ga sprejema senzor referenčnega signala.

Različnost sprejema šumnih signalov na obeh mikrofoni smo simulirali z uporabo dodatnega pasovno prepustnega FIR sita. Njegovo prenosno karakteristiko  $H_{FIR}(f/f_v)$  prikazuje slika 14.



Slika 14: Prenosna karakteristika FIR digitalnega sita za simulacijo razmer različnega sprejema šumnih signalov na dveh mikrofoni  $H_{FIR}(f/f_v)$  in prenosna karakteristika adaptivnega digitalnega sita  $H(f/f_v)$  po opravljeni adaptaciji koeficientov

Na sliki 14 vidimo tudi prenosno karakteristiko adaptivnega digitalnega sita  $H(f/f_v)$ , ki je izračunana iz povprečnih vrednosti vektorja koeficientov  $\mathbf{h}(k)$ , po opravljeni prilagoditvi le teh na minimalno srednje kvadratično odstopanje. Izračunana prenosna karakteristika adaptivnega digitalnega sita  $H(f/f_v)$  se v spodnjem delu frekvenčnega spektra dobro ujema s prenosno karakteristiko digitalnega sita  $H_{FIR}(f/f_v)$ , v zgornjem delu frekvenčnega spektra pa med njima ni več ujemanja. To je posledica frekvenčno omejenega belega šuma, s katerim smo testirali uspešnost izločanja šuma  $v_0(k)$  iz skupnega signala  $d(k)$ .

## 6. Zaključek

V prispevku smo opisali možnost izvedbe adaptivnega nerekurzivnega digitalnega sita s programirnimi logičnimi (FPGA) vezji v strukturi porazdeljene aritmetike. S programskim paketom OrCad Express smo načrtali celotno adaptivno digitalno strukturo, s programskim paketom XACT smo opravili njegovo implementacijo v dve programirni vezji firme Xilinx. Za adaptivno FIR digitalno sito 15. stopnje, s 16-bitno dolžino registrov za zapis vhodnega in izhodnega signala in pri 16 do 24-bitno aritmetično logični enoti smo uporabili vezji XC4013E in XC4020E. Za izvedbo strukture porazdeljene aritmetike smo uporabili postopek sprotnega izračuna delnih vsot koeficientov. Struktura z vnaprejšnjim izračunom delnih vsot koeficientov, ki temelji ROM polju, pri adaptivnih sitih ni primerna. Pri izvedbi vezja digitalnega FIR sita je logična struktura za sprotni izračun koeficientov najkompleksnejši del vezja. Prikazana struktura omogoča dovolj hiter izračun delnih vsot in vpis koeficientov sita, žal pa aparatura kompleksnost narašča z  $N^2$ , pri čemer je  $N$  število koeficientov digitalnega sita.

Aritmetična enota za izračunavanje adaptivnih koeficientov zmora izračunati nove koeficiente vsakih 10 ms in jih posredovati v strukturo digitalnega sita. Pri izvedbi aritmetično logične enote za izračun koeficientov smo uporabili zaporedno logiko za izvajanje aritmetično logičnih operacij.

Z zaporedno logiko smo zelo poenostavili aparaturno izvedbo. Kompleksnost aparaturne izvedbe narašča linearno s številom koeficientov sita.

Pri osnovnih urinih impulzih sistema s frekvenco 20MHz, smo dosegli frekvenco vzorčenja vhodnega signala 100kHz. Za verifikacijo delovanja smo adaptivno sito in vhodne signale opisali v VHDL jeziku. Opis vezja v VHDL jeziku je upošteval dejansko postavitev posameznih konfiguracijskih blokov v FPGA vezju kakor tudi povezave med njimi. Izdelano adaptivno sito je bilo namenjeno izločanju šuma iz koristnega signala. Za testiranje adaptivnega sita smo uporabili koristni harmonični signal s frekvenco 1 kHz na katerega je bil superponiran pasovno omejen beli šum. Razmerje signal šum smo uspeli v povprečju povečati za 18 dB. Rezultati izločanja motilnega signala iz skupnega vhodnega signala so prikazani v časovnem in frekvenčnem prostoru.

## 7. Literatura

- /1/ Osebik, B. Kostanjevec, B. Jarc, M. Solar, R. Babič, Izvedba nerekurzivnega digitalnega sita s programirljivim poljem logičnih vezij v strukturi porazdeljene aritmetike. Inf. MIDEM, 1997, 27, str. 195-202,
- /2/ C. F. N. Cowan, J. Mavor, New digital adaptive-filter implementation using distributed-arithmetic techniques, IEE Proceedings, Communications, radar and signal processing, Vol. 128, No. 4, August 1981
- /3/ Osebik, R. Babič, Izvedba FIR digitalnega sita v porazdeljeni aritmetiki z adaptivno strukturo. Zbornik osme Elektrotehniške in računalniške konference ERK str. 59-62. '99, september 1999, Portorož,
- /4/ Stanley A. White, "Applications of Distributed Arithmetic to Digital Signal Processing: A Tutorial Review", IEEE ASSP Magazine, pages 4-19, Jul. 1989
- /5/ Simon Haykin, Adaptive Filter Theory, Prentice-Hall, 1991,
- /6/ Che-Ho-Wei, Jyh-Jeng-Lou, Multimemory block structure for implementing a digital adaptive filter using distributed arithmetic, IEE Proceedings, Vol. 133, Pt. G, No. 1, February 1986
- /7/ Xilinx, The Programmable Logic Data Book, San Jose, 1997,
- /8/ OrCAD Capture User's Guide, First edition 30 November 1998, Copyright © 1998 OrCAD, 9300 SW Nimbus Ave. Beaverton, OR 97008 USA
- /9/ OrCAD Express User's Guide, First edition 30 November 1998, Copyright © 1998 OrCAD, 9300 SW Nimbus Ave. Beaverton, OR 97008 USA
- /10/ Andrew Rutshton, VHDL for Logic Synthesis, Second Edition, John Wiley & Sons Ltd, West Sussex PO19 1UD, England,

*doc. dr. Rudolf Babič, tel, (02) 220 7230, E-mail  
rudolf.babic@uni-mb.si*  
*red. prof. dr. Horvat Bogomir, tel (02) 220 7200, E-mail:  
bogo.horvat@uni-mb.si*  
*mag. Davorin Osebik, tel, (02) 220 7238, E-mail:  
davorin.osebik@uni-mb.si*

*Univerza v Mariboru  
Fakulteta za elektrotehniko,  
računalništvo in informatiko  
Smetanova 17, 2000 Maribor  
Tel.:(02) 220 7000, Fax.:(02) 251 1178*

*Prispelo (Arrived): 01.08.2001 sprejeto (Accepted): 20.08.2001*

# ZMANJŠANJE PREVODNIH MOTENJ Z NAKLJUČNO PŠM

Franc Mihalič in Miro Milanovič

Univerza v Mariboru, Fakulteta za Elektrotehniko, računalništvo in informatiko

**Ključne besede:** elektrotehnika, elektronika močnostna, usmerniki, pretvorniki navzgor, PSD gostota spektra moči, RPWM modulacija pulzno širinska naključna, metode ocenjevanja, THD popačenje harmonsko celovito, faktor moči, EMI interferenca elektromagnetna, EMC kompatibilnost elektromagnetna, motnje elektromagnetne, vezja elektronska, HPFCC vezja korekcije faktorja moči velikih

**Povzetek:** Z uporabo vezij za korekcijo faktorja moči (pretvornik navzgor) lahko v enofaznih usmernikih dosežemo faktor moči blizu 1. Po drugi strani pa zaradi visoke stikalne frekvence pretvornika navzgor nastajajo elektromagnetne motnje (electromagnetic interference - EMI) tudi v radijskem frekvenčnem področju. V tem prispevku je opravljena široko frekvenčna analiza usmernika s korekcijo faktorja moči krmiljenega z običajno (deterministično) in naključno pulzno širinsko modulacijo (PŠM). Meritve v nizkofrekvenčnem področju so pokazale, da je vpeljava naključne PŠM prispevala k povečanju skupnega harmonskega popačenja (total harmonic distortion - THD) vhodnega toka za manj kot 1%, medtem ko se faktor moči usmernika ni bistveno poslabšal (ostal je večji od 0.9981).

Z uporabo teorije o naključnih procesih je bila izvedena estimacija spektra močnostne gostote (power spectral density - PSD) vhodnega toka usmernika, da bi ugotovili vpliv naključne modulacije pri višjih frekvencah. Izveden je bil tudi optimizacijski postopek parametrov v Matlabu za Welch-ovo metodo estimacije (ocenitve) PSD. Verifikacija ocenjenih rezultatov z meritvami je potrdila v začetku postavljeno tezo o izboljšanju elektromagnetne združljivosti usmernika z uporabo naključne PŠM. Končno potrditev teze je prineslo merjenje prevodnih motenj z industrijskim merilnim instrumentom, ki je potrdil skladnost usmernika s predpisanimi standardi in obenem ovrednotil prednost naključne PŠM pred običajno PŠM.

## Conductive Noise Reduction With Randomized PWM

**Keywords:** electrotechnics, power electronics, rectifiers, boost converters, PSD, Power Spectrum Density, RPWM, Randomized Pulse Width Modulation, estimative methods, THD, Total Harmonic Distortion, power factor, EMI, ElectroMagnetic Interference, EMC, ElectroMagnetic Compatibility, electromagnetic interferences, electronic circuits, HPFCC, High Power Factor Correction Circuits

**Abstract:** By using the high power factor correction circuit (HPFCC, i.e. boost rectifier) in single-phase bridge rectifier the unity power factor can be reached. On the other hand, high frequency switching of the main switch generates the electromagnetic interference (EMI) in the radio frequency (RF) range. This paper is dealing with the wide-band frequency analysis of the boost rectifier with randomized pulse width modulation (RPWM). In the low frequency range, introduction of the RPWM is reflected in smaller increase of the input current's total harmonic distortion factor (THD) for less than 1% and consequently in negligible reduction of power factor (which is still  $>0.9981$ ).

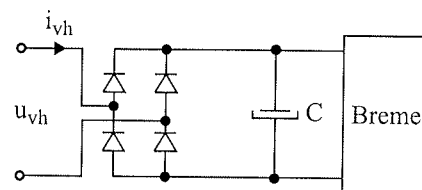
Based on the random process theory, the power spectrum density (PSD) of the input current is estimated and measured for detecting the influence of the randomization in the medium frequency range. In this particular case, the Welch's estimation method has been applied and optimisation method within the Matlab has been done for detecting the crucial parameters of estimations as well. Both, estimations and measurements have confirmed the benefits of the randomization: improvements in the PSD make a good promise for reduced conducted EMI as well. Finally, by measuring the conducted EMI behaviour of the boost rectifier in the high frequency range is evaluated.

### 1. Uvod

V tem prispevku je potrjena teza, da z uporabo naključne modulacijske tehnike v usmerniku s korekcijo faktorja moči lahko učinkovito zmanjšamo prevodne motnje v omrežju. Predlagana je tudi ustrezna metoda ugotavljanja učinkovitosti preizkušanih algoritmov z minimalno potrebno merilno in računalniško opremo.

Danes, v dobi informacijske tehnologije je množica nelinearnih porabnikov (kot so bela tehnika, zabavna elektronika, osebni računalniki) večinoma napajana preko navadnih diodnih usmernikov (slika 1). Posledica tega je zajetna količina nizkih harmonikov, ki povzročajo popačenje omrežne napetosti /1/. Drugi pereč problem predstavlja stikalni način delovanja modernih naprav, kjer visoke strmine napetosti in tokov povzročajo elektromagnetne motnje (electromagnetic interference - EMI) v prostoru /2/. V nadaljevanju bomo najprej ovrednotili skupno harmonsko popačenje vhodnega toka in faktor moči, kar bo podlaga za oceni-

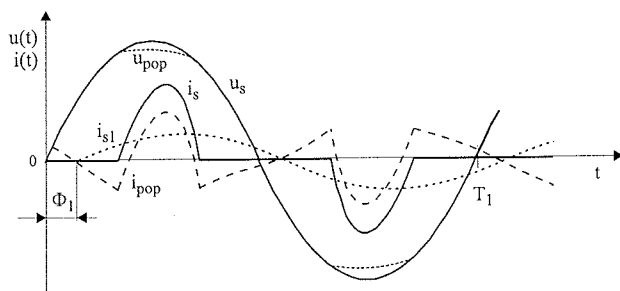
tev vpliva uporabe naključne modulacije na ta dva ključna parametra.



Slika 1: Enofazni diodni usmernik.

### 2. Skupno harmonsko popačenje

Za ovrednotenje vpliva nelinearnih porabnikov na omrežje si oglejmo harmonsko vsebino vhodnega toka navadnega diodnega usmernika. Oblika toka seveda močno odstopa od sinusne oblike in hkrati povzroča popačenje napajalne napetosti (slika 2).



Slika 2: Napajalna napetost in vhodni tok diodnega usmernika.

Za lažjo analizo predpostavimo, da ima napetost v stacionarnem stanju sinusno obliko in konstantno frekvenco. Tedaj lahko izrazimo vhodni tok kot vsoto vseh harmonskih komponent, kar nam služi za izračun skupnega harmonskega popačenja (total harmonic distortion - THD) vhodnega toka kot

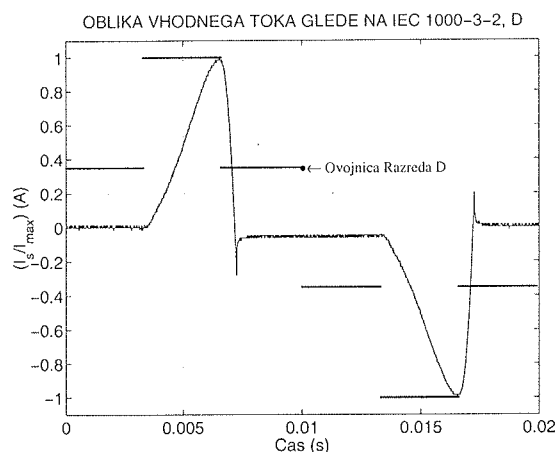
$$THD_i = 100 \cdot \frac{I_{pop}}{I_{s1}} = 100 \cdot \sqrt{\sum_{h=2}^{\infty} \left(\frac{I_{sh}}{I_{s1}}\right)^2} \quad (\%) \quad (1)$$

Merilo učinkovitosti trošenja delovne moči je faktor moči (power factor - PF), ki ga lahko izrazimo s pomočjo gornje enačbe in faktorja premaknitve (displacement factor - DPF):

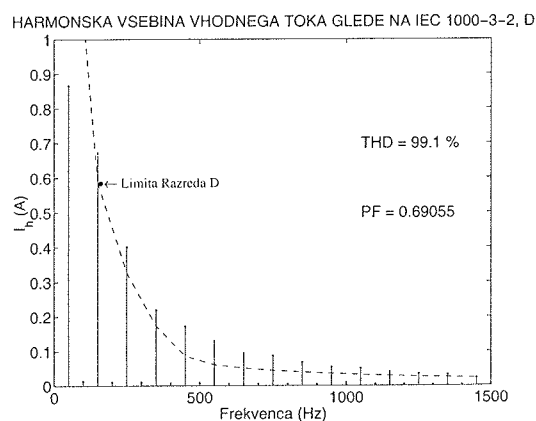
$$PF = \frac{1}{\sqrt{1 + THD_i^2}} \cdot DPF \quad (2)$$

$$DPF = \cos \Phi_1 \quad (3)$$

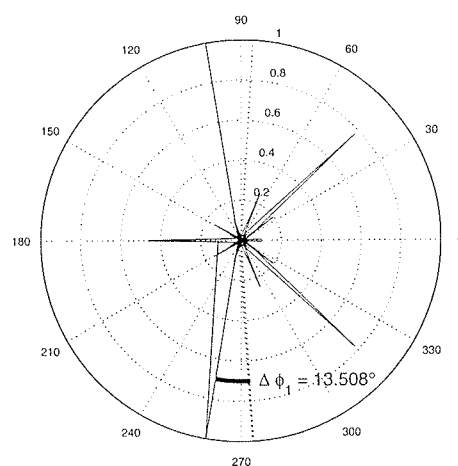
Na sliki 3(a) vidimo, da je časovni potek toka za kratek čas izven predpisane omejitve (kar je po [3] tudi dovoljeno). Ob upoštevanju teh omejitev in opravljeni harmonski analizi (FFT znotraj Matlab) ugotovimo, da amplituda višjih harmonikov omrežne frekvence ves čas presega omejitev (slika 3(b)). Za zagotovitev skladnosti s temi omejitvami bi potrebovali dodatni vhodni filter.



(a)



(b)



(c)

Slika 3: (a) Oblika vhodnega toka in omejitve, (b) Harmonska analiza vhodnega toka, (c) Normiran fazni spekter za napetost (črtkano) in tok (polna črta).

Skupno harmonsko popačenje vhodnega toka navadnega usmernika je glede na sliko 3(b) in (1) zelo visoko in znaša

$$THD_i = 99.1\% \quad (4)$$

Za izračun faktorja moči v (2) moramo upoštevati fazni premik prvega harmonika toka glede na vhodno napetost (3). Zaradi tega moramo poleg amplitudnega harmonskega spektra (slika 3(b)) upoštevati tudi fazni spekter (slika 3(c)), kjer sta izrisana fazna poteka vhodne napetosti (črtkano) in vhodnega toka usmernika (polna črta). Razlika med prvima harmonikoma omrežne frekvence (50 Hz) nam da podatek o faznem premiku prve harmonske komponente toka glede na napetost

$$\Delta \Phi_1 = 13.5^\circ \quad (5)$$

Visoka vrednost skupnega harmonskega popačenja v (4) in fazni premik med napetostjo ter osnovno harmonsko

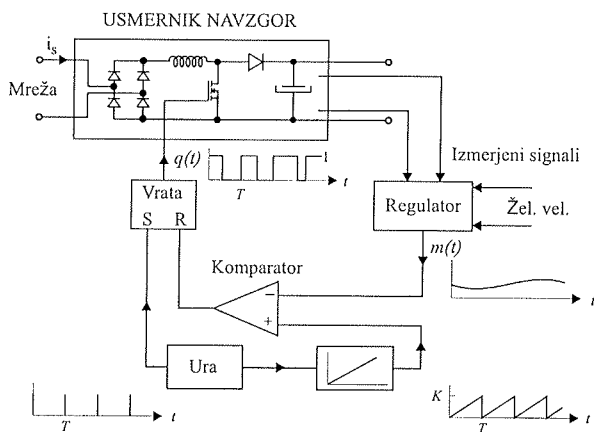
komponento toka  $v(5)$  na dajeta relativno nizek faktor moči, katerega lahko ovrednotimo na podlagi (2)

$$PF = 0.6905 \quad (6)$$

Tako nizka vrednost faktorja moči nujno zahteva uporabo vezja za korekcijo faktorja moči, ki bo izboljšalo elektromagnetno združljivost naprave.

### 3. Usmernik s korekcijo faktorja moči

Kot smo ugotovili že v prejšnjem poglavju, velika množica diodnih usmernikov generira nizko harmonsko popačenje in hkrati ustvarja premik med tokom in napetostjo (slika 2). Najpogostejša (in ne vedno najcenejša) rešitev je uporaba robustnih pasivnih filtrov za zajezitev nastalih motenj. Drugo rešitev ponujajo vezja za korekcijo faktorja moči oz. vgradnja pretvornika navzgor v usmernik, kar omogoča napajanje s sinusnim tokom (slika 4). V tej shemi predstavljajo zelene vrednosti na vhodu regulatorja zelene stacionarne veličine toka in napetosti. Ustrezni povratni signali skupaj s temi referenčnimi veličinami določajo modulatorski signal  $m(t)$ , ki po drugi strani določa prevajalno razmerje (duty ratio)  $d(t)$ . V splošnem delujejo močnostni pretvorniki v periodičnem stacionarnem stanju z izbrano stikalno frekvenco. Zaradi tega lahko ugotavljamo vpliv pulzno širinske modulacije (PŠM) neposredno v izmerjenem signalu (najpogosteje je to vhodni tok).



Slika 4: Usmernik s korekcijo faktorja moči.

Z rešitvijo problema izboljšanja faktorja moči z uporabo hitre tokovne regulacijske zanke nastopi drugi problem: harmonske komponente, ki so mnogokratniki stikalne frekvence, se pojavijo v radijskem frekvenčnem področju. Prav zato je v tem prispevku posvečena posebna pozornost tudi prevodnim elektromagnetnim motnjam (EMI), ki so posledica visokih strmin toka in napetosti zaradi stikalnega načina delovanja.

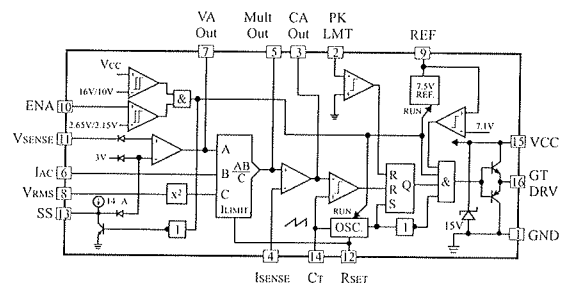
V močnostni elektroniki je bila naključna modulacija uporabljena za različne namene: za izboljšanje harmonske vsebine v enosmernih (DC/DC) pretvornikih /4/ ali za zmanjšanje zvočne glasnosti elektromotornih pogonov /5/. V

pretvornikih z uporabljeno naključno modulacijo mešamo signal z ustrezno izbranimi statističnimi lastnostmi (beli šum, za katerega velja stacionarnost, ergodičnost) z referenčnimi veličinami ali pa na vhodu v komparator (slika 4). Naključno spreminjanje periode  $T$  v generatorju žagaste napetosti vodi do naključnega spreminjanja prevajalnega razmerja  $d(t)$  okoli nazivne vrednosti. Na tak način lahko vplivamo na harmonsko vsebino vhodnega toka usmernika s korekcijo faktorja moči brez izdatnega spreminjanja celotnega sistema. Pozneje bomo pokazali, da to pomeni le malo modifikacijo standardnega pulzno širinskega modulatorja. Seveda vpeljava naključne modulacije ni edina pot za zmanjšanje zahtev po vhodnem filtru glede na ceno in volumen. Drugo možnost ponujajo aktivni filtri, ki so posebej primerne za trifazne sisteme visokih moči /6/.

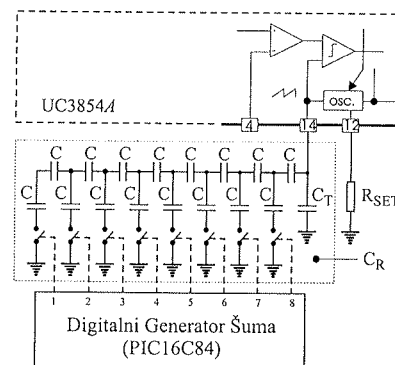
### 3.1. Krmilna enota

Na tržišču je danes prisotnih veliko standardnih krmilnih vezij primernih za usmernike s korekcijo faktorja moči. Odločili smo se za integrirano vezje Unitrode UC3854A (slika 5(a)), primerno za regulacijo vhodnega toka in izhodne napetosti /7/. Po priporočilih proizvajalca določimo stikalno frekvenco pulzno širinskega modulatorja z ustrezno izbiro elementov  $C_T$  in  $R_{SET}$

$$F_s = \frac{1.25}{C_T R_{SET}} \quad (7)$$



(a)



(b)

Slika 5: (a) Krmilna enota usmernika, (b) Princip naključne modulacije: mreža kondenzatorjev in digitalni generator šuma.

Običajno so vrednosti za  $R_{SET}$  med 10 kΩ in 15 kΩ, zato želena stikalna frekvenca zlahka dosežemo s primerno izbiro  $C_T$  iz (7). Za zmanjšanje neželenega vpliva PŠM modulatorja na harmonsko vsebino smo vpeljali naključno spreminjanje nosilne frekvence. Spremenjena oblika modulatorja je prikazana na sliki 5(b). Spreminjanje kapacitivnosti kondenzatorja  $C_T$  dosežemo z naključnim preklapljanjem mreže kondenzatorjev s pomočjo digitalnega generatorja šuma (mikrokrmilnik PIC-16C84) kar pomeni spreminjanje strmine žagaste napetosti. 8 bitni izhod iz mikrokrmilnika preklaplja ustrezeni kondenzator v mreži proti masi. Skupna kapacitivnost mreže se tako naključno spreminja znotraj meja

$$C_T < C_R < 0.618C \tag{8}$$

kar pripelje do naključnega spreminjanja nosilne frekvence PŠM modulatorja

$$\frac{1.25}{C_T R_{SET}} < F_s < \frac{1.25}{(C_T + 0.618C)R_{SET}} \tag{9}$$

Na tak način je izvedena enostavna in majhna modifikacija komercialne krmilne enote: kapacitivno mrežo tvorijo enaki kondenzatorji male kapacitivnosti in v mikrokrmilniku je shranjen kratek program za generiranje belega šuma.

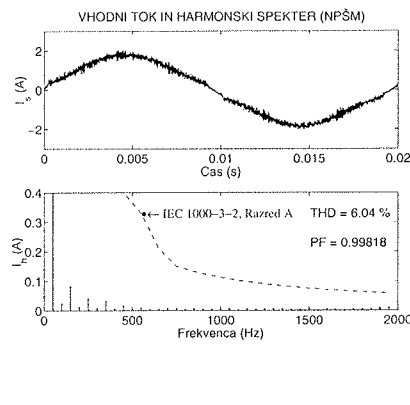
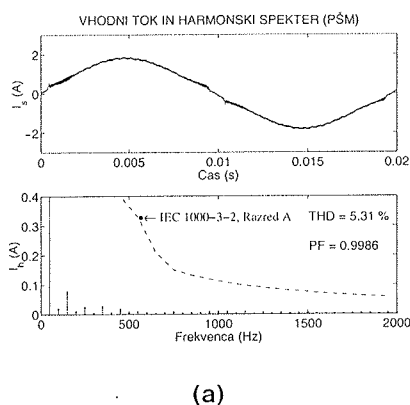
### 3.2. Skupno harmonsko popačenje usmernika

Navadni diodni usmerniki imajo zelo visoko vrednost skupnega harmonskega popačenja in zato tudi nizek faktor moči. Za izboljšanje teh dveh parametrov uporabimo usmernik s korekcijo faktorja moči. Na tak način dosežemo, da sta vhodni tok v usmernik in napajalna napetost v fazi in zato je

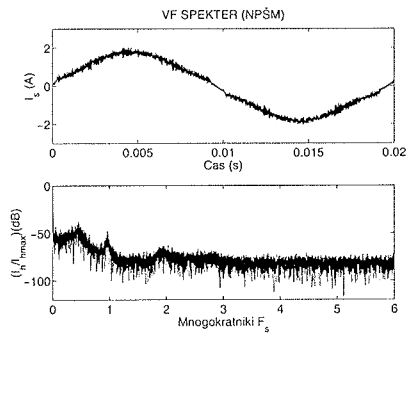
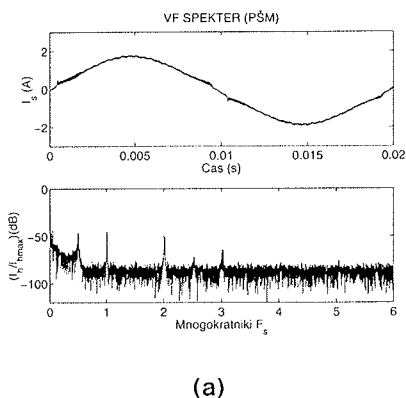
$$DPF = \cos \Phi_1 = \cos 0 = 1 \tag{10}$$

Sedaj lahko ovrednotimo skupno harmonsko popačenje vhodnega toka, ki ga ustvarja PŠM modulator (slika 6(a)). Ker pa je naš končni cilj zmanjšanje prevodnih motenj, ki jih povzročata visoka stikalna frekvenca, smo se odločili za uporabo naključne PŠM (slika 6(b)). Za ugotavljanje skladnosti z /3/ smo izvedli nizkofrekvenčno analizo z uporabo obeh modulacijskih principov. Da bi lahko izločili vpliv vseh ostalih nelinearnih bremen, ki so med eksperimentom priključena na omrežje, smo v tem poskusu uporabili poseben laboratorijski generator. V tem primeru lažje ocenimo vpliv usmernika na omrežje, saj je bil edini porabnik na generatorju.

Tukaj se je potrdila predpostavka, da vpeljava naključne modulacije res povzroči povečanje THD (z 5.31 % na 6.04 %), obenem se na podlagi (2) zniža faktor moči (z 0.9986



Slika 6: Nizkofrekvenčna analiza usmernika: (a) PŠM, (b) naključna PŠM.



Slika 7: Visokofrekvenčna analiza usmernika: (a) PŠM, (b) naključna PŠM.



na 0.9982). Vendar je povečanje THD-ja za manj kot 1 %, kar pomeni zanemarljivo znižanje faktorja moči. Na koncu nizkofrekvenčne analize lahko zaključimo z oceno, da izbran usmernik navzgor izpolnjuje pogoje omejitev harmonikov omrežne frekvence po standardu /3/ za razred A in, da vpeljava naključne modulacije v omrežju ne prispeva občutnega povečanja THD-ja, obenem pa zaradi tega ne poslabšamo faktorja moči usmernika.

Krnilna enota usmernika deluje z visoko stikalno frekvenco zaradi čim manjše valovitosti vhodnega toka. Po drugi strani se kaže vpliv pulzno širinskega modulatorja v visokofrekvenčnem spektru, kjer lahko zasledimo mnogokratnike stikalne frekvence (izbrana je bila okrog 44 kHz). Tudi sedaj opravimo visokofrekvenčno analizo pri napajanju iz omrežja in z laboratorijskim generatorjem (slika 7). Po pričakovanju je harmonski spekter v primeru naključne PŠM bolj gladek in brez diskretnih komponent stikalne frekvence.

Po teoriji o naključnih procesih je znano, da v primeru naključne modulacije frekvenčni spekter (to je Fourierjev transform signala) ni pravo merilo za ovrednotenje frekvenčne vsebine (saj je zaradi naključne modulacije rezultat vsakič drugačen, diskretne komponente harmonskega spektra pa so razpršene v okolico nosilca stikalne frekvence). Veliko boljše lastnosti ima spekter močnostne gostote, ki je Fourierjev transform avtokorelacijske funkcije.

#### 4. Teorija naključnih procesov

Spektralna analiza je vsaka obdelava signala, ki daje frekvenčno vsebino izmerjenega signala. Fourierjeva transformacija je matematična osnova za povezavo časovnega signala (ali prostorskega signala ali modela signala) z njegovo predstavitvijo v frekvenčnem prostoru. Pomembno vlogo pri spektralni analizi igra statistika, kajti večina signalov vsebuje šum ali ima naključni potek. Če bi seveda bile osnovne statistične lastnosti signala natančno znane ali bi jih lahko določili brez napake na podlagi končnega intervala signala, takrat bi bila spektralna analiza natančna znanost. Žal lahko v praksi naredimo samo *estimacijo* (ocenitev) spektra iz posameznega končnega segmenta signala.

V nadaljevanju bomo podrobneje predstavili matematično teorijo, ki obravnava in opisuje naključne signale v luči harmonske analize. Ko govorimo o naključnem pojavu, tedaj mislimo na pojav, kjer ne moremo točno predvideti obnašanja opazovane veličine v času, ko jo želimo opazovati. Ne poznamo torej matematičnega izraza, ki bi povezoval vzrok z ustreznim izidom. Z namenom, da si ustvarimo preprosto bazično teorijo, ki bo zmožna opisovati naključne fizikalne procese, se bomo izogibali nepotrebnih zapletov. Vpeljali bomo določene pridržke in poenostavitve. Najprej raztegujemo naključni proces na vso časovno os. Kot naslednje ugotovimo, da nas ne zanima le posamezna naključna funkcija temveč cela skupina naključnih funkcij, ki jih generirajo slični ali slično pripravljene viri. Takšna teorija bi imela namreč premajhen praktičen pomen, če bi se nanašala le na eno samo naključno funkcijo. Naši sistemi so običajno

narejeni za operacije na določenem razredu motenj in ne samo za operacijo na enem samem koristnem signalu in šumu.

#### 4.1. Naključni procesi

Zaradi uporabe digitalnih merilnih naprav, ki merilne signale zajemajo (in shranjujejo) diskretno, so izmerjeni rezultati odvisni od tipalne frekvence. Da bi zajeto množico informacij lahko koristno uporabili, jo moramo obdelati z ustreznim matematičnim orodjem. Seveda so nam pri tem delu v zelo veliko pomoč računalniki in ustrezni namenski programi, ki nam v veliki meri olajšajo raziskovalno delo. Najbolj razširjen in priročen je Matlab /8/, kjer je mogoče najti veliko vgrajenih osnovnih funkcij za statistično obdelavo, kadar pa takšne ni v osnovnem naboru pa jo z malo truda lahko seveda sestavimo uporabniki sami glede na naše potrebe in zahteve. Zato si najprej oglejmo nekaj osnovnih pravil iz teorije verjetnosti, ki veljajo za diskretne pojave.

Diskretni naključni proces lahko imenujemo množico realnih ali kompleksnih diskretnih intervalov časa (ali prostora), vsak izmed njih pa je lahko opazovan v poljubnem trenutku eksperimenta. Množico intervalov bomo označili kot  $x[n; i]$ , kjer je  $i$   $i$ -ta sekvenca iz množice in je  $n$  časovni indeks. Za podan  $i$ , ki predstavlja opazovan element iz množice, bomo uporabili okrajšavo  $x[n]$ . Območje vrednosti bo v splošnem kontinuum, čeprav je  $x[n; i]$  diskreten v  $n$  in  $i$ . Verjetnost, da  $x[n]$  zavzame vrednost v določenem območju  $a$ , je podana z funkcijo porazdelitve verjetnosti

$$F(a; n) = Pr(x[n] \leq a), \quad (11)$$

kjer je odvisnost od časa opazovanja v zapisu prikazana eksplicitno. Pripadajoča funkcija gostote verjetnosti je podana s parcialnim odvodom funkcije porazdelitve verjetnosti

$$p(a; n) = \frac{\partial F(a; n)}{\partial a} \quad (12)$$

Srednja ali pričakovana vrednost naključnega procesa  $x[n]$  pri časovnem indeksu  $n$  je definirana kot  $\bar{x} = E\{x[n]\}$ . Avtokorelacija naključnega procesa v dveh različnih časovnih trenutkih  $n_1$  in  $n_2$  je definirana kot

$$r_{xx}[n_1, n_2] = E\{x[n_1]x^*[n_2]\} \quad (13)$$

gornja enačba je inženirska definicija avtokorelacije po Norbertu Wienerju /9/. Statistiki so rezervirali izraz avtokorelacija za sorodne veličine, ki so normirane in imajo amplitudo med 0 in 1.

Naključni proces je *stacionaren* ali *statistično regularen* /10/ oz. po /11/ stacionaren v širokem smislu (wide-sense stationary - WSS), če ima srednjo vrednost konstantno za vse časovne odtipke (torej je neodvisen od časa), njegova avtokorelacija pa zavisi samo od razlike časovnih odtipkov  $m = n_2 - n_1$ . Par naključnih procesov imenujemo skupno

stacionaren, če zavisi njuna križna korelacija le od razlike časovnih intervalov. Vsi procesi, ki so skupno stacionarni morajo biti prav tako stacionarni sami zase. Poudarimo še, da velja stacionarnost *samo* za prvi in drugi statistični moment v naključnih procesih in zato momentov višjega reda ne bomo obravnavali. Če na kratko povzamemo - stacionaren diskretni naključni proces  $x[n]$  je statistično opisan s konstantno srednjo vrednostjo  $\bar{x}[n] = \bar{x}$  in z avtokorelacijsko sekvenco

$$r_{xx}[m] = E\{x[n+m]x^*[n]\} \quad (14)$$

ki je funkcija razlike časovnih odtipkov  $m$ . Spekter močnostne gostote (power spectral density - PSD) je definiran kot časovno-diskretna Fourierjeva transformacija avtokorelacijske sekvence v (14) kot

$$P_{xx}(f) = T \sum_{m=-\infty}^{\infty} r_{xx}[m] e^{-j2\pi mT} \quad (15)$$

Funkcija spektra močnostne gostote opisuje, kako je varianca naključnega procesa porazdeljena po frekvenčni osi. Da bi opravičili izbrano ime, si oglejmo inverzno Fourierjevo transformacijo

$$r_{xx}[m] = \int_{-1/2T}^{1/2T} P_{xx}(f) e^{j2\pi mT} df \quad (16)$$

ki za  $m = 0$  daje

$$r_{xx}[0] = \int_{-1/2T}^{1/2T} P_{xx}(f) df \quad (17)$$

kar pomeni, da avtokorelacija pri premiku nič predstavlja *srednjo moč* naključnega procesa. Površina pod  $P_{xx}(f)$  mora torej predstavljati srednjo moč kot nakazuje (17). Zato je  $P_{xx}(f)$  funkcija gostote (moč na enoto frekvence), ki predstavlja porazdelitev moči s frekvenco. Fourierjeva para (15) in (16) sta mnogokrat imenovana tudi časovno diskretni Wiener-Khinchine-ov teorem /9/, /10/.

## 4.2. Estimacija spektra močnostne gostote

V naravi je veliko pojavov, ki jih statistično zajemamo s povprečenjem. Na primer vremenski pojav kot je nihanje temperature zraka ali zračnega pritiska najbolje opišemo kot naključni proces. Termična napetost šuma znotraj elektronskih komponent je dodaten primer fizikalnega signala, ki ga lahko opišemo kot naključni proces. Zaradi naključnih sprememb v takih signalih moramo uporabiti statistični pristop s povprečenjem naključnih signalov kot smo opisali v drugem razdelku tega poglavja. Pravzaprav je avtokorelacijska funkcija naključnega procesa neke vrste statističnega povprečenja, ki ga uporabimo za obdelavo signala v časovnem prostoru in Fourierjeva transformacija avtokorelacijske funkcije, ki daje spekter močnostne gostote (PSD) pomeni preslikavo iz časovnega v frekvenčni prostor. Esti-

macijske metode spektra močnostne gostote imajo dolgo zgodovino, klasična dela na tem področju izmed mnogih predstavljajo /11/, /12/, /13/ in /14/. Estimacije spektra močnostne gostote bomo izvajali na končno dolgem izmerjenem signalu (meritve vhodnega toka dvižnega usmernika opravimo z digitalnim osciloskopom). Iskaže se, da je končna dolžina vzorca podatkov glavna omejitev za kvaliteto estimacije. V primeru stacionarnih signalov je estimacija seveda tem boljša, čim daljši je vzorec podatkov. Kadar pa je signal nestacionaren seveda ne moremo posneti dovolj dolg vzorec podatkov za estimacijo spektra. V vsakem primeru je naš cilj posneti *minimalno dolg* vzorec podatkov, ki bo omogočil razklopitev spektralnih lastnosti različnih komponent signala, ki jih ta vzorec vsebuje.

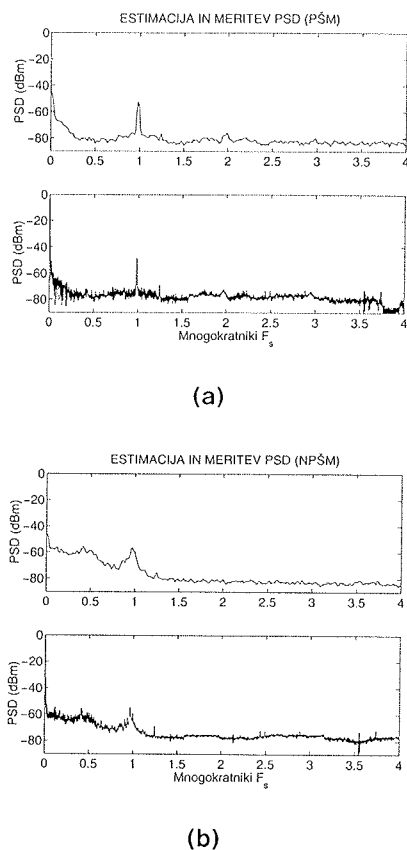
Klasične metode estimacije spektra temeljijo na Fourierjevi transformaciji niza podatkov ali njegovi korelacijski funkciji. V nasprotju z vsem razvojem v novejših (bolj »modernih«) tehnikah prednjačijo klasične metode takrat, kadar je vzorec podatkov dolg in stacionaren. Te metode so v praksi zelo razširjene in neodvisne od izvora podatkov (za katere se zahteva edino to, da so stacionarni) in se imenujejo *neparametrične*. Najbolj znani in razširjeni sta Bartlettova in Welchova metoda (slednjo smo uporabili tudi v našem primeru). Poznamo dve splošni, vendar ekvivalentni definiciji spektra močnostne gostote. *Indirektni* pristop uporablja neskončno dolg vzorec podatkov za izračun avtokorelacijske sekvence, ki potem s pomočjo Fourierjeve transformacije daje PSD. *Direktni* pristop omogoča računanje PSD z jemanjem kvadratov amplitud Fourierjevih transformov neskončnega niza podatkov z ustreznim statističnim povprečenjem. Estimacija PSD na podlagi direktne transformacije podatkov, kateri sledi povprečenje, se na splošno imenuje metoda periodogramov. Estimacije PSD na podlagi formiranja korelacij iz podatkov so poimenovane korelacijske metode estimacije spektra (glej /11/ in /13/). Ker estimacije temeljijo na končnem zapisu podatkov je frekvenčna resolucija teh metod v najboljšem primeru enaka širini pravokotne okenske funkcije dolžine  $N$ , kar je približno  $1/N$  pri padcu ojačenja za  $-3$  dB. Obe opisani metodi zato z uporabo drugih okenskih funkcij zmanjšujeta frekvenčno resolucijo, po drugi strani pa omogočata zmanjšanje variance estimacij.

Že v prejšnjem podpoglavju smo ugotovili, da v primeru naključne modulacije frekvenčni spekter (to je Fourierjev transform signala) ni pravo merilo za ovrednotenje frekvenčne vsebine (saj je zaradi naključne modulacije rezultat vsakič drugačen, diskretne komponente harmonskega spektra pa so razpršene v okolico nosilca stikalne frekvence). Veliko boljše lastnosti ima spekter močnostne gostote, ki je Fourierjev transform avtokorelacijske funkcije (19). Dobra lastnost te frekvenčne funkcije je ta, da je njen integral v določenem frekvenčnem območju enak moči naključnega signala  $x(n)$  v tem območju. Znotraj Matlab-a imamo na voljo funkcijo `psd`, ki uporablja Welch-ovo metodo računanja spektra močnostne gostote /8/ kot:

$$P_{xx} = \text{psd}(x, \text{nfft}, F_s, \text{window}, \text{noverlap}, \text{dflag}) \quad (18)$$

kjer je  $x$  naključni vektor (v našem primeru je to vhodni tok usmernika, ki smo ga posneli z digitalnim osciloskopom v 50.000 točkah), nfft je dolžina segmenta periodograma, ta vrednost določa frekvence, katere bo zajel močnostni spekter,  $F_s$  je frekvenca vzorčenja, window je dolžina okenske funkcije, ki določa število segmentov na vektorju  $x$ , noverlap je število točk prekrivanja med segmenti in dflag je 'detrend' opcija, ki izloči najboljši rezultat iz okenske funkcije (lahko je 'linear', 'mean' ali 'none').

Funkcija psd omogoča estimacijo spektra močnostne gostote v Matlabu, vendar je odvisna od nekaj ključnih parametrov. Ustrezna dolžina okenske funkcije zagotavlja pravilno »obežitev« spektra močnostne gostote. Seveda lahko segmente med sabo prekrivamo za različne dolžine okna in ugotavljamo učinek. Zaradi precejšnjega števila pomembnih parametrov estimacije smo seveda na začetku izluščili predvsem dva: dolžino okna in dolžino prekrivanja. V prvem primeru smo spreminjali dolžino okna (od 512 do 4.096 točk) in vsakič izračunali estimacijo močnostnega spektra, v drugem pa je bila različna dolžina prekrivanja med sosednjimi segmenti (od 0 do 100 % dolžine okna). V splošnem 50 % dolžine okna prekrivanja prinaša v večini primerov zadovoljive rezultate /13/, ni pa to nujno /15/. Kot smo podrobneje opisali že v prejšnjem razdelku (in je mogoče najti tudi v /16/ in /17/, ponovimo sedaj le na kratko: pomembna je dolžina vzorca, kajti le-ta lahko prinaša zadostno količino informacij o samem spektru.

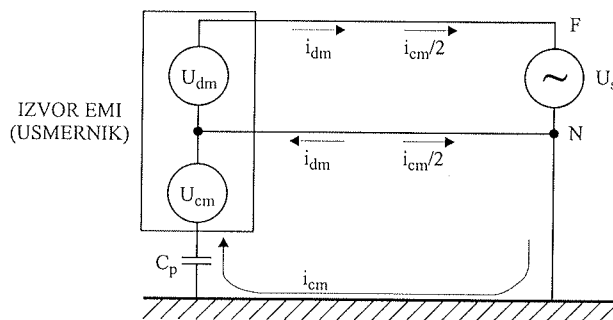


Slika 8: Estimirani (zgoraj) in izmerjeni (spodaj) spekter močnostne gostote: (a) PŠM, (b) naključna PŠM.

Kot vidimo na sliki 8(a), je pri običajni PŠM gostota močnostnega spektra vsa skoncentrirana v prvem in drugem harmoniku stikalne frekvence. Uporaba naključne modulacije pa ta nosilec moči zniža in razprši v njegovo okolico (sliki 8(b)), kar daje pomemben podatek za zmanjšanje prevodnih EMI. Pomembno je poudariti, da je bila meritev močnostnega spektra narejena zaradi tehničnih možnosti pri napajanju z omrežja, kjer je bil dodaten vpliv ostalih nelinearnih bremen med časom meritve. S pomočjo te meritve smo potrdili metodo iskanja pravih parametrov za ostale meritve, ko ni bilo možno močnostnega spektra ponovno izmeriti (meritve so bile opravljene v laboratoriju IPS Ljubljana, uporabljen je bil digitalni osciloskop LeCroy LC334A s pripadajočim paketom WPO2 Spectrum Analysis Package). Naj zaključimo z ugotovitvijo, da estimacija močnostnega spektra ponuja učinkovito metodo ugotavljanja prave harmonske vsebine pod bistveno težjimi pogoji kot običajna harmonska analiza (FFT), obenem pa je v primeru naključne modulacije tudi edino ustrezno merilno sredstvo zaradi spremenljivega značaja naključnega procesa.

### 5. Elektromagnetne interference (EMI)

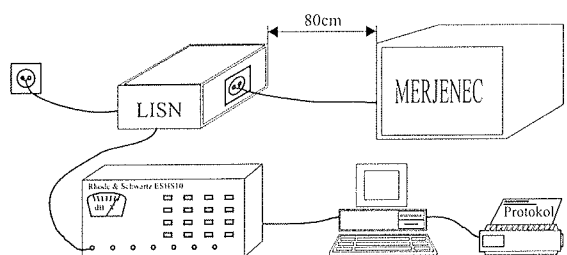
Prevodne motnje so razdeljene na dve komponenti: na *diferenčne* (differential mode noise ali simetrične) in na *skupne* (common mode noise ali asimetrične) /18/. Tok diferenčnih motenj  $i_{dm}$  teče po enem vodniku (faza) in se vrača po drugem (ničla). Tok skupnih motenj  $i_{cm}$  pa teče po obeh napajalnih vodnikih in se zaključuje skozi ozemljitveni vodnik. Diferenčni tokovi so v splošnem direktna posledica preklapljanja (visoka  $du/dt$  in  $di/dt$ ), medtem ko nastajajo skupni tokovi največkrat preko parazitnih kapacitivnosti  $C_p$  proti ozemljitvi. Obe obliki motilnih tokov prikazuje slika 9.



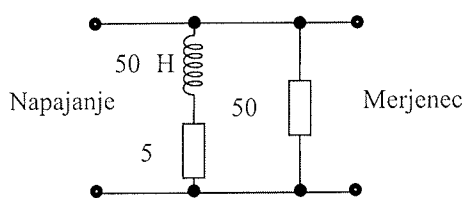
Slika 9: Mehanizem delovanja prevodnih motenj.

Elektromagnetna združljivost (electromagnetic compatibility - EMC) obsega široko frekvenčno področje. Na začetku tega prispevka smo postavili tezo o izboljšanju EMC usmernika s pomočjo naključne modulacije. Dosedanje meritve in eksperimenti so to v veliki meri že potrdili. Manjka nam še dejanski dokaz, to je meritev prevodnih motenj, ki jih povzroča usmernik v omrežju. Za ugotavljanje teh motenj potrebujemo ustrezno opremljeno merilno mesto (slika 10(a)). Jedro takega merilnega mesta tvorita spektralni analizator in standardni merilni člen LISN (Line Impedance

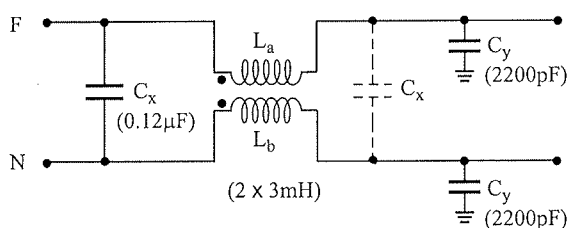
Stabilisation Network). Meritev prevodnih motenj je zelo zahtevna in traja precej časa. Postopek je sledeč: najprej se v frekvenčnem območju od 160 kHz do 30 MHz /19/ izmerijo vse kvazi-temenske vrednosti motenj (quasi-peak detector), ki se pretakajo po faznem vodniku. Potem se celotna meritev v enakem frekvenčnem območju ponovi še za srednje vrednosti motenj (average detector). Nato celoten postopek ponovimo še za ničelni vodnik (zaradi možnih nesimetrij) in iz obeh meritev dobimo največje izmerjene prevodne motnje, ki jih povzroča naprava na omrežju v primerjavi z omejitvami standardov /19/. Zaradi zapletenosti in dolgotrajnosti je postopek v celoti avtomatiziran in računalniško voden, rezultat pa se na koncu shrani v računalniku oz. ga lahko izpišemo na tiskalniku. Pomemben sestavni del merilne opreme je LISN člen. Notranja zgradba tega merilnega člena je prikazana na sliki 10(b) in predstavlja navidezno togo omrežje na vohu. Najprej deluje kot nizkoprepustno sito med merjenim objektom in napajanjem, saj prepušča le osnovno frekvenco 50 Hz in preprečuje vdor zunanjih prevodnih motenj v meritev. Drugič se obnaša kot visokoprepustno sito, ki prepušča nastale visokofrekvenčne motnje v merjenem objektu do spektralnega analizatorja. Seveda je tako opremljeno merilno mesto zelo drago, zato smo opravili te meritve v tovarni BSH Nazarje (Bosch and Siemens Home Appliances Group Company) s pomočjo industrijskega EMI merilnika Rhode & Schwarz ESHS10 in LISN člena (Schwarzbeck NSLK 8127).



(a)



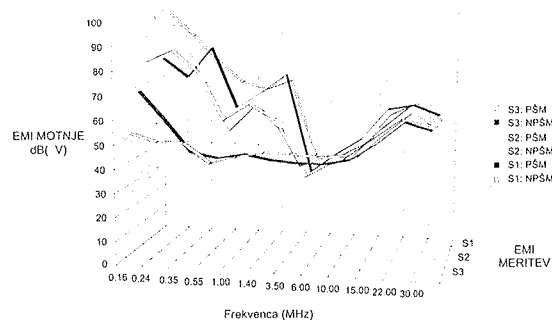
(b)



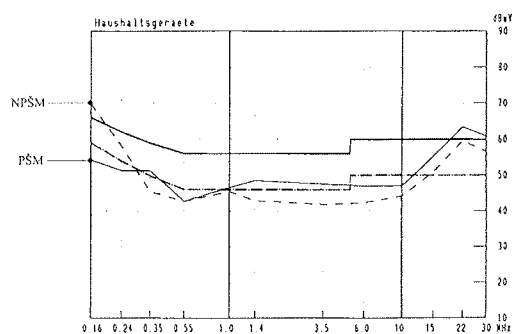
(c)

Slika 10:(a) Merilno mesto za prevodne motnje, (b) standardni merilni člen LISN in (c) EMI filter.

Takoj na začetku merjenja prevodnih motenj se je iskazalo, da le-te močno presegajo omejitve standarda /19/, če izključimo EMI filter na vohu napajanja usmernika. Uporaba serijsko izdelanega kombiniranega EMI filtra (Iskra F 14105-A2, slika 10(c)) se je iskazala za neustrezno rešitev: meritev S1 na sliki 11(a). Kot smo poudarili na začetku tega razdelka (glej tudi sliko 9) so stikalni pretvorniki z visokim  $du/dt$  in  $di/dt$  glavni vir diferenčnih motenj, obenem pa preko parazitnih kapacitivnosti povzročajo motnje na ozemljitvenem vodniku. Zaradi tega smo vgradili kombinirani EMI filter (dodatni kondenzator  $C_x$  na izhodu dušilk na sliki 10(c)) in rezultat je bil nekoliko boljši (meritev S2 na sliki 11(a)). Kljub temu, da sta obe meritvi presežali omejitve iz /19/ pa je v obeh primerih vzpodbudno dejstvo, da so prevodne motnje ob uporabi naključne PŠM nižje od tistih, ki jih povzroča običajna PŠM. Po krajšem eksperimentiranju in nekaj modifikacijah EMI filtra smo izmerili prevodne motnje v iznosu pod predpisanimi omejitvami (meritev S3 na sliki 11(a)). Na koncu vsake meritve dobimo izpisan protokol meritve (slika 11(b) prikazuje zadnjo meritev prevodnih motenj), kjer sta vidni tudi obe predpisani zgornji meji: prva (zgornja limita - polna črta) za maksimalne dovoljene temenske vrednosti prevodnih motenj po /19/ in druga (spodnja limita - črta-pika) za maksimalno dovoljeno vrednost srednjih prevodnih motenj v omrežju. Na začetku meritve so prevodne motnje z uporabljenim naključno PŠM nekoliko nad limito, kar se ujema z rezultati visokofrekvenčne analize s pomočjo estimacije gostote močnostnega spektra (slika 8).



(a)



(b)

Slika 11: Merjenje prevodnih motenj: (a) umerjanje EMI filtra, (b) končna meritev.

Pripomniti moramo, da je bil usmernik navzgor zgrajen brez zaščitnega vezja na glavnem tranzistorju (snubberless) in je torej ostalo še nekaj rezerve za morebitno izboljšanje poteka meritve. Kljub temu je vidna prednost naključne modulacije, saj so bile izmerjene prevodne motnje vedno manjše kot pa v primeru običajne PŠM.

Tako lahko podamo končno oceno učinkovitosti naključne modulacije, ki po eni strani pomeni le majhno spremembo znotraj klasičnega pulzno širinskega modulatorja. Po drugi strani omogoča naključna modulacija zadovoljivo zmanjšanje prevodnih motenj, ki jih povzročajo stikalne naprave kot je obravnavan usmernik navzgor. Vendar je bil tak rezultat tudi pričakovan na podlagi estimacij spektra močnostne gostote v četrtem poglavju.

## 6. Zaključek

V napravah močnostne elektronike se v zadnjem času pojavljajo različne modulatorske tehnike. Tako je bil obravnavan usmernik s korekcijo faktorja moči (ali usmernik navzgor) z namenom potrditve teze o izboljšanju elektromagnetne združljivosti z uporabo naključne modulacije. V zadnjem času narašča število različnih objav na tem področju. Fourierjeva transformacija naključne stikalne funkcije zaradi narave naključnih procesov ni primerno orodje za frekvenčno analizo. Bolje se obnese spekter močnostne gostote, ki je Fourierjeva transformacija avtokorelacijske funkcije. V ta namen imamo na voljo zelo uporabno in učinkovito orodje kot je Matlab, kjer lahko izvedemo estimacije močnostnega spektra na končno dolgih izmerjenih vzorcih.

Stikalni pretvorniki so večinoma krmiljeni s pomočjo deterministične modulacije (običajna PŠM). Zato so tudi standardi prirejeni glede na omejeno količino višje harmonskih komponent, ki jih smejo naprave oddajati v elektromagnetno okolje. Tako sta posebej obdelana skupno harmonsko popačenje (THD) omrežnega toka in faktor moči, ki sta v obravnavanem primeru usmernika navzgor tudi merodajna kriterija ovrednotenja vpliva naključne modulacije.

Končna izvedba krmilne enote vsebuje digitalno-analogni naključni modulator, kar se je iskazalo za enostavno in učinkovito rešitev med delovanjem usmernika navzgor. Pomembno vlogo imajo tudi EMI filtri, ki omejujejo prevodne motnje, katere prevladujejo med delovanjem naprav močnostne elektronike. Njihovo poznavanje se je iskazalo kot koristno pri meritvah prevodnih motenj, saj brez njihove uporabe ni mogoče zagotoviti zadovoljive elektromagnetne združljivosti usmernika navzgor.

## Literatura

- /1./ R. Redl, P. Tenti, and J. D. van Wyk. Power electronics' polluting effects. *IEEE Spectrum*, vol.: 34, no.:5, pp. 32-39, May 1997.
- /2./ J. J. Goedbloed. *Electromagnetic Compatibility*. Prentice Hall, New York, 1992.

- /3./ IEC 1000-3-2 Document. *Electromagnetic compatibility (EMC) - Part 3: Limits - Section 2: Limits for harmonic current emission (equipment input current  $\leq 16A$  per phase)*. 1995.
- /4./ T. Tanaka, T. Ninomija, and K. Harada. Random-switching control in dc/dc converters. *PESC 1989 Record*, pp. 32-39, Milwaukee, WI, 1989.
- /5./ T. G. Habetler and D. M. Divan. Acoustic noise reduction in sinusoidal PWM drives using a randomly modulated carrier. *IEEE Transactions on Power Electronics*, vol.: 6, no.:4, pp. 356-363, 1991.
- /6./ H. Akagi. Trends in active power line conditioners. *IEEE Transactions on Power Electronics*, vol.: 9, no.: 3, pp. 263-268, 1994.
- /7./ Nitrode. *Unitrode Design Notes: UC-3854A - Advanced Power Factor Correction Control IC*, Apr. 1994.
- /8./ *Matlab 5.2: Signal Processing Toolbox User's Guide*, The Math Work Inc., Natick, MA, 1997.
- /9./ N. Wiener. *Nonlinear Problems in Random Theory*. John Wiley & Sons, Inc., New York, 1958.
- /10./ L. Gyergyék. *Signali in statistične metode*. Univerza v Ljubljani, Fakulteta za elektrotehniko, 1984.
- /11./ S. L. Marple. *Digital Spectral Analysis with Applications*. Prentice Hall, Engelwood Cliffs, New Jersey, 1987.
- /12./ A. Papoulis. *Probability, Random Variables, and Stochastic Processes*. McGraw-Hill, Inc., New York, 1991.
- /13./ J. G. Proakis and D. G. Manolakis. *Digital Signal Processing: Principles, Algorithms and Applications*. Macmillan Publishing Company, New York, 1992.
- /14./ C. W. Therrien. *Discrete Random Signals and Statistical Signal Processing*. Prentice Hall International, Inc., Engelwood Cliffs, New Jersey, 1992.
- /15./ A. M. Stanković, G. C. Verghese and D. J. Perreault. Analysis and synthesis of randomized modulation schemes for power converters. *IEEE Transactions Power Electronics*, vol.: 10, no.: 6, pp. 680-693, 1995.
- /16./ F. Mihalič and M. Milanovič. Power spectrum estimation of the input current in random modulated boost rectifier. *IECON 1998 Proceedings*, vol.: 3, pp. 1382-1387, Aachen, Germany, Aug. 1998.
- /17./ F. Mihalič and M. Milanovič. Wide-band frequency analysis of the randomized boost rectifier. *PESC 2000 Proceedings*, vol.: 2, pp. 946-952, Galway, Ireland, June 2000.
- /18./ T. Guo, D. Y. Chen and F. C. Lee. Separation of the common-mode and the differential-mode conducted EMI noise. *VPEC Seminar Proceedings*, pp. 293-301, Blacksburg, VI 1993.
- /19./ VDE Std 0875/1. *Radio interference suppression of electrical appliances and systems*, 1988.

dr. Franc Mihalič  
izr. prof. dr. Miro Milanovič  
Univerza v Mariboru  
Fakulteta za elektrotehniko,  
računalništvo in informatiko  
Smetanova 17, 2000 Maribor  
tel.: +386 2 220 7331, fax: +386 2 220 7315  
e-mail: fero@uni-mb.si

# ADAPTIVNA METODA MERJENJA STATIČNIH KARAKTERISTIK ELEKTRONSKIH KOMPONENT IN NJENA REALIZACIJA Z VIRTUALNIM INSTRUMENTOM

Jože Mohorko, Ladislav Mikola

Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko, Inštitut  
za avtomatiko, Maribor, Slovenija

**Ključne besede:** deli sestavni elektronski, karakteristike statične, U-I karakteristike napetost-tok, tranzistorji, diode, upori električni, tiristorji, merjenje karakteristik, izvedbe praktične, VI instrumenti virtualni, metode merilne adaptivne, metode merilne tangentne, DAQ zajemanje podatkov

**Povzetek:** V članku opisujemo računalniško podprt postopek določanja statičnih  $I-U$  karakteristik elektronskih elementov. Osnovna kriterija izbire števila merilnih točk na karakteristiki sta hitrost meritve in zveznost izmerjene karakteristike, ki pa sta protislovna. Postopek temelji na adaptivni metodi izbiranja omejenega števila maksimalne merilnih točk tako, da so enakomerno razporejene po karakteristiki, brez vnaprejšnjega poznavanja lastnosti merjenca, ob omejitvah dovoljene moči, toka in napetosti. Realiziran je v obliki virtualnega instrumenta v programskem okolju LabView® firme National Instruments. Rezultati meritev statičnih karakteristik različnih tipov merjencev, kot so: upor, dioda, tranzistor, zener dioda in tiristor, potrjujejo uspešnost predstavljene metode tudi v primerih izbire dokaj malega števila merilnih točk (10-15).

## Adaptive Method for the Measurement of Statical Characteristics of Electronics Parts and its Realisation as Virtual Instrument

**Keywords:** electronic components, static characteristics, U-I characteristics, voltage-current characteristics, transistors, diodes, electrical resistors, thyristors, measurement of characteristics, practical realizations, VI, Virtual Instruments, adaptive measuring methods, tangent measuring methods, DAQ, Data Acquisition

**Abstract:** An approach to the computer-aided measurement of static characteristics is described. There are two basic criteria for choosing the number of measurement points: the speed of measurement performance and the continuity of the measured characteristic, which are contradictory. The approach is based on the adaptive method for choosing a limited set of measuring points with a uniform distribution along the characteristic, without the need for a priori knowledge about measured parts, limited by maximum permitted power, current and voltage. The approach is implemented as Virtual Instrument (VI) using LabView® from National Instruments. The results of experimental measurements of statical characteristics of different types of electronic elements, such as resistor, zener diode, transistor and thyristor, confirm the efficiency of the presented method even in the case of choosing a relatively small number of measurement points (10-15).

### 1. Uvod

Kontrola statičnih karakteristik elektronskih komponent je zelo pomembna dejavnost merilne tehnike. Naštejmo samo nekatera področja uporabe v proizvodnih dejavnostih in pedagoškem procesu.

Proizvajalec izvaja meritve v fazi razvoja komponente /1, 7, 8, 9, 10, 13, 15, 16, 17/, ko želi preveriti ali izdelek ustreza lastnostim, ki so bile zastavljene, kot tudi v serijski proizvodnji za zagotavljanje konstantne kakovosti izdelkov.

Po drugi strani pa proizvajalci elektronskih naprav izvajajo vhodne kontrolne meritve elektronskih komponent pred vgradnjo v naprave. Zgodnje odkrivanje in preprečevanje napak v izdelku, ko še ni velike dodane vrednosti, namreč zmanjša stroške proizvodnje.

Zelo pomembno področje izvajanja takih meritev je tudi v pedagoškem procesu na fakultetah in srednjih šolah, kjer

je potrebno študentom poleg teoretične podlage na čim bolj nazoren način prikazati lastnosti delovanja elektronskih gradnikov /11,12,14/.

Sodobni trendi merilne tehnike gredo v smer računalniške avtomatizacije zajemanja merilnih podatkov s pomočjo DAQ merilnih vmesnikov (Data Acquisition) in računalniško krmiljenih merilnih instrumentov z instrumentacijskimi podatkovnimi vodili GPIB (General Purpose Interface Bus) oziroma IEEE-488.2. Program, ki upravlja računalniško podprto meritev, imenujemo navidezni instrument VI (Virtual Instrument) /3,5/. Značilen navidezni instrument, ki se uporablja za izvajanje meritev, vsebuje zajemanje merilnih vrednosti, analizo podatkov in prikaz merilnih vrednosti. Na tržišču obstaja precej programskih orodij za razvoj VI /4/. Najbolj je znan LabVIEW (Laboratory Virtual Instrument Engineering Workbench) firme National Instruments (NI), ki je zasnovan na objektnem grafičnem programskem jeziku "G".

Če hočemo v polni meri izkoristiti vse prednosti, ki jih sodobna tehnologija merilne opreme ponuja, je potrebno uporabljati merilne postopke, ki to omogočajo /6/. V tem članku je predstavljena nova metoda avtomatizirane meritve  $I-U$  statičnih karakteristik z adaptivno optimalno optimizirano izbiro merilnih točk. Ta metoda omogoča zasnovo univerzalnega VI, ki je primeren za meritev statičnih karakteristik poljubnih linearnih in nelinearnih elektronskih elementov kot so upori, varistorji, PTC/NTC upori, diode, zener diode, FET, transistorji. VI omogoča tudi meritev družine karakteristik merjenca, pri katerem spreminjamo parametre, kot so: temperatura, bazni tok, krmilna napetost, ... Element je med meritvijo zaščiten pred uničenjem zaradi prekoračitev mejnih vrednosti toka, napetosti ali moči.

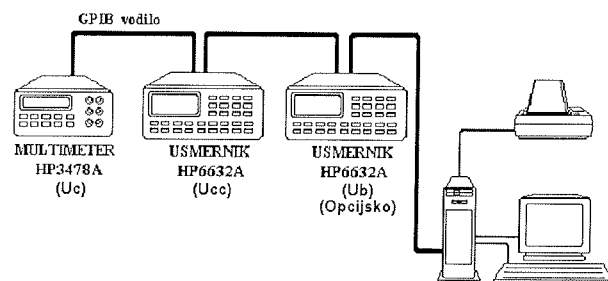
## 2. Adaptivna metoda izbire merilnih točk

Načrtovanje metode za meritev statičnih karakteristik temelji na merilnem vezju na sliki 1. Statično karakteristiko bomo dobili s pomočjo meritve kolektorske napetosti  $U_c$  in izračunane vrednosti kolektorskega toka  $I_c$  pri konstantnem baznem toku  $I_b$ . Za meritev smo uporabili instrumente, ki

Merilno vezje	Izračun $I_c, U_c$
<p><math>U_B</math> avtomatsko</p>	$I_c = \frac{U_{CC} - U_c}{R_c}$
<p><math>U_B</math> ročno</p>	$U_c = U_{DVM}$
<p><math>U_B</math> avtomatsko</p>	$I_c = \frac{U_{DVM}}{R_c}$
<p><math>U_B</math> ročno</p>	$U_c = U_{CC} - U_{DVM}$

Slika 1: Avtomaska/polavtomaska meritev družine statičnih karakteristik

podpirajo GPIB komunikacijo. Za merjenje napetosti  $U_{DVM}$  je multimeter HP 3478A, izvor napetosti  $U_{CC}$  je napajalnik HP 6632A, izvor  $U_b$  pa je lahko še en napajalnik HP 6632A za avtomatsko nastavitve baznih tokov ali pa nekrmljen izvor napetosti, če merimo na polavtomatski način z ročno nastavitvijo krmilnih tokov. Povezava instrumentov s krmilnim računalnikom je razvidna na sliki 2.

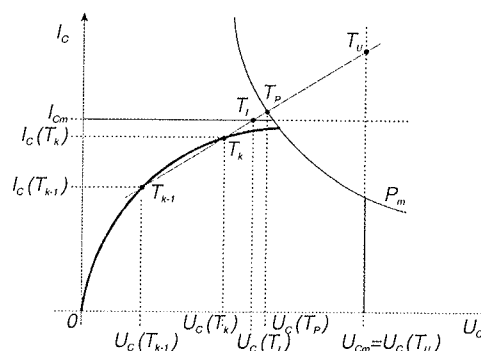


Slika 2: Računalniško krmiljeni merilni instrumenti

Pri elektronskih elementih z linearnimi karakteristikami je najprimernejše izbrati merilne točke enakomerno, na primer z enakomernim povečevanjem napetosti. Pri elementih z nelinearnimi karakteristikami pa se lahko zgodi, da enakomerna porazdelitev merilnih točk vzdolž ene osi ne določa dovolj točno poteka karakteristike. V takem primeru je primernejše uporabiti način, ki omogoča enakomerno porazdelitev merilnih točk vzdolž same karakteristike, oziroma krivulje takega elementa. V linearnih delih karakteristik je potek razviden že iz manjšega števila merilnih točk.

Izvedbo meritve v tem smislu zagotovimo na naslednji način:

- v osnovo za graf karakteristik vnesemo tri omejitve; v primeru za transistor: omejitev  $I_{cm}$ , omejitev  $U_{cm}$  in omejitev  $P_m$ .
- izberemo določeno število vseh merilnih točk  $N$ ,
- nastavimo prvo merilno točko tako, da leži v začetnem delu karakteristike, pri čemer izhajamo iz podatkov o merjencu,
- po prvi meritvi izberemo naslednjo in vse ostale merilne točke s pomočjo (tangente) metode, ki omogoča enakomerno porazdelitev merilnih točk vzdolž krivulje in s tem dober opis nelinearnega dela karakteristike.



Slika 3:  $I-U$  karakteristika elementa

Postopek bomo opisali skladno s sliko 3, kjer smo vrisali predvideno nelinearno karakteristiko merjenja.

Vzemimo na primer, da smo opravili meritev v  $k$ -ti merilni točki. Strmino tangente, oziroma karakteristike v tem delu, določimo iz točk  $T_k$  in  $T_{k-1}$  ki morata ležati dovolj blizu ena drugi.

$$s = \frac{\Delta I_C}{\Delta U_C} = \frac{I_C(T_k) - I_C(T_{k-1})}{U_C(T_k) - U_C(T_{k-1})} \quad (1)$$

Iz tega podatka lahko dobimo diferenčno upornost  $R_T$  v tem delu karakteristike.

$$R_T = \frac{1}{s} = \frac{\Delta U_C}{\Delta I_C} \quad (2)$$

Dobljena tangenta seka linije omejitev  $I_{cm}$ ,  $U_{cm}$  in  $P_m$  v točkah  $T_l$ ,  $T_U$  in  $T_p$ . Izračunajmo napetosti  $U_C(T_l)$ ,  $U_C(T_U)$  in  $U_C(T_p)$  v teh točkah.

V prvem primeru določimo napetost  $U_C(T_l)$ .

Upornost  $R_T$  lahko izrazimo tudi z naslednjim razmerjem:

$$R_T = \frac{\Delta U_C}{\Delta I_C} = \frac{U_C(T_l) - U_C(T_k)}{I_{cm} - I_C(T_k)} \quad (3)$$

in

$$U_C(T_l) = (I_{cm} - I_C(T_k))R_T + U_C(T_k) \quad (4)$$

Za sečišče  $T_p$  tangente in krivulje omejitve moči lahko zapišemo:

$$R_T = \frac{\Delta U_C}{\Delta I_C} = \frac{U_C(T_p) - U_C(T_k)}{I_C(T_p) - I_C(T_k)} \quad (5)$$

Izraz preoblikujemo in ga pomnožimo z  $U_C(T_p)$ :

$$U_C(T_p) - U_C(T_k) = (I_C(T_p) - I_C(T_k)) \cdot R_T \quad | \cdot U_C(T_p) \quad (6)$$

Dobimo:

$$U_C^2(T_p) - U_C(T_k) \cdot U_C(T_p) = I_C(T_p) \cdot U_C(T_p) \cdot R_T - I_C(T_k) \cdot U_C(T_p) \cdot R_T \quad (7)$$

Upoštevajmo, da je  $U_C(T_p) \cdot I_C(T_p) = P_m$  in enačbo uredimo:

$$U_C^2(T_p) + U_C(T_p) \cdot (I_C(T_k) \cdot R_T - U_C(T_k)) - P_m \cdot R_T = 0 \quad (8)$$

Izračunajmo  $U_C(T_p)$ :

$$U_C(T_p)_{1,2} = \frac{-I_C(T_k) \cdot R_T + U_C(T_k)}{2} \pm \frac{\sqrt{(I_C(T_k) \cdot R_T - U_C(T_k))^2 + 4P_m \cdot R_T}}{2} \quad (9)$$

kjer dobimo dve rešitvi. Uporabimo realno rešitev s pozitivnim predznakom.

V tretjem primeru, ko seka tangenta premico omejitve napetosti  $U_m$  velja:

$$U_C(T_U) = U_m \quad (10)$$

Iz dobljenih oziroma izračunanih vrednosti napetosti  $U_C(T_l)$ ,  $U_C(T_U)$  in  $U_C(T_p)$  izberemo za nadaljnjo obravnavo tisto, ki je najmanjša, torej:

$$U_C(T) = \min \{U_C(T_l), U_C(T_U), U_C(T_p)\} \quad (11)$$

Z njo nato določimo napetost za naslednjo merilno točko  $T_{k+1}$ .

Interval na tangenti med točkama  $T_k$  in izbranim sečiščem na liniji omejitve  $T$  razdelimo na  $N - k - 1$  delov. Potrebni prirastek napetosti  $\Delta U_C$  na merjencu je:

$$\Delta U_C = \frac{U_C(T) - U_C(T_k)}{N - k - 1} \quad (12)$$

Prirastek napajalne napetosti  $U_{CC}$  (slika 1) pa mora biti večji zaradi upornosti  $R_C$  elementa za ugotavljanje toka:

$$\Delta U_{CC} = U_C(T_k) \cdot \frac{R_T + R_C}{R_T} \quad (13)$$

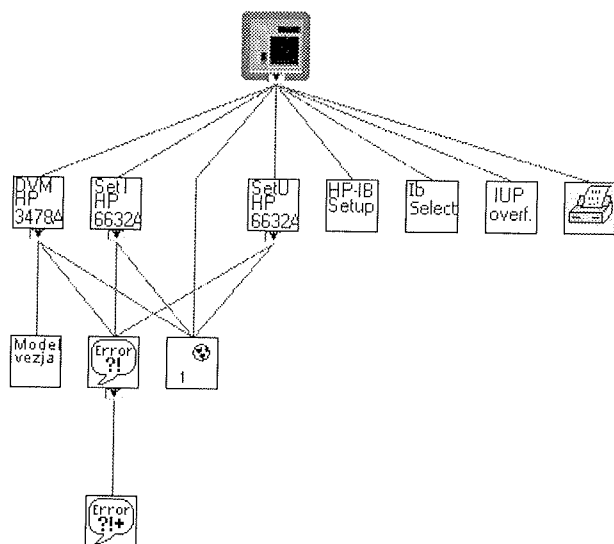
Za naslednjo merilno točko  $T_{k+1}$  je potrebno na napajalniku nastaviti napetost:

$$\Delta U_{CC}(T_{k+1}) = U_{CC}(T_k) + \Delta U_{CC} \quad (14)$$

### 3. Virtualni instrument

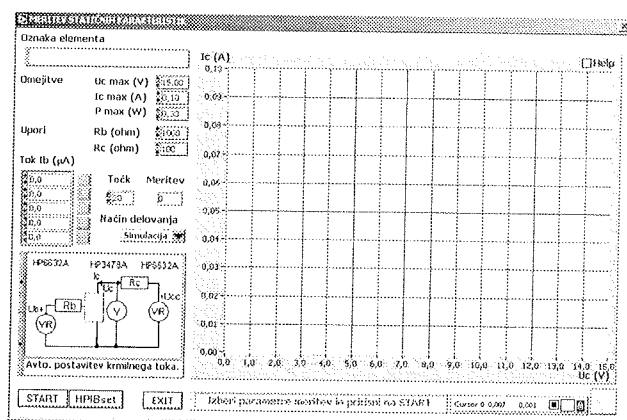
Virtualni instrument za avtomatsko merjenje statičnih karakteristik je sestavljen iz modulov, ki so prikazani na hierarhičnem diagramu na sliki 4: meritev napetosti (DVM HP3478A), krmiljenje napajalnikov (SetU HP6632A, SetI HP6632A), postavitve parametrov komunikacije (HP-IB setup), kontrola prekoračitev (IUP overf.), tiskanje, simulacija meritve (Model vezja) ter obdelava napak (Error).





Slika 4: Hierarhični diagram VI

Kontrolni panel navideznega instrumenta je predstavljen na slikah 5 in 6.

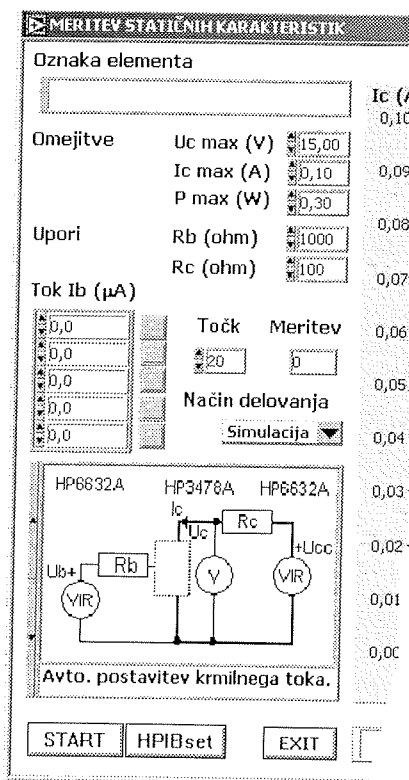


Slika 5: Osnovni panel VI

Predstavimo podrobne opise kontrol, s katerimi vplivamo na delovanje indikatorjev, ki prikazujejo delovanje sistema in merilne rezultate. Kontrolne komponente panela so, za boljšo prepoznavnost, označene z okvirjem. Njihov pomen pa je naslednji:

**Oznaka elementa**

V to rubriko zapišemo oznako ali naziv elementa, ki ga merimo.



Slika 6: Detajl osnovnega panela VI

**Omejitve**

To so omejitve, ki so za vsak element na nek način predpisane. Omejene pa so tudi z zmogljivostjo napajalnika. Te omejitve so maksimalni tok, ki lahko teče skozi merjenec, maksimalna napetost, ki je lahko na njem in tudi maksimalna moč, ki se lahko porabi na elementu. Te vrednosti dobimo na primer iz tabel podatkov o tranzistorjih in jih vpišemo v naslednja okenca:

**Ucmax(V)** - maksimalna napetost tranzistorja

**Icmax(A)** - maksimalni tok tranzistorja

**Pmax(W)** - maksimalna moč tranzistorja

**Upori**

V tej rubriki vnesemo vrednosti uporov v W takšne, kakršne smo nastavili na uporovnih dekadah. Upornost  $R_c$  je nastavljena glede na maksimalni tok  $I_c$  pri maksimalni napetosti  $U_c$  medtem ko je upornost  $R_b$  odvisna od tokov  $I_b$  za katere želimo meriti karakteristike, pri čemer vemo, da smo omejeni v izbiranju  $U_b$ .

**Rb (ohm)** - bazni upor

**Rc (ohm)** - kolektorski upor

**Bazni tokovi**

Pred vsako meritvijo je potrebno vpisati vrednosti krmilnih parametrov (na primer baznih tokov pri katerih želimo meriti karakteristike tranzistorja). Tokove vpisujemo v  $\mu A$ . Maksimalno število krmilnih parametrov je 5. Vzrok za to omejitev je, da so grafi še dovolj pregledni. V primeru, da želimo meriti manj kot 5 karakteristik, na zadnja mesta vpišemo vrednost  $0.00 \mu A$ , oziroma jih pustimo taka kot so, če predhodno nismo vanje vpisovali vrednosti.

**Točk**

V tej rubriki imamo možnost izbiranja števila izmerjenih točk na posamezni karakteristiki. Smiselna izbira je med 15-40, odvisno od tega, kako podrobno želimo posneti karakteristiko.

**Meritev**

Je indikator trenutne meritve za posamezno karakteristiko.

**Način delovanja**

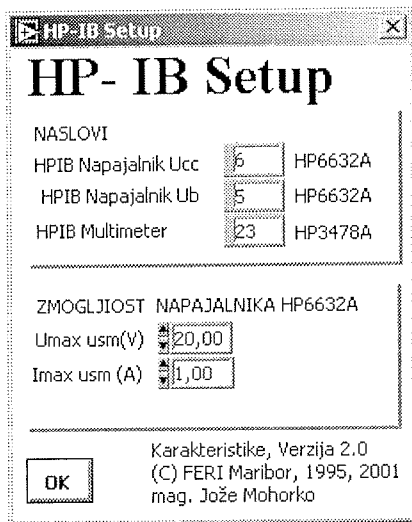
Tu lahko izbiramo med *simulacijo* meritve in *meritvijo* z dejanskim instrumentarijem. V prvem primeru je simulirana meritev statične karakteristike tranzistorja, v drugem pa se izvede meritev karakteristike merjenca v vezju. Simulacija je namenjena za pomoč uporabniku in za vadbo operaterjev saj ni potrebno dejansko realizirati merilne sheme.

**Izbira merilne sheme**

Izbiramo lahko med merilnimi vezji prikazanimi na sliki 2.

**HPIBSet**

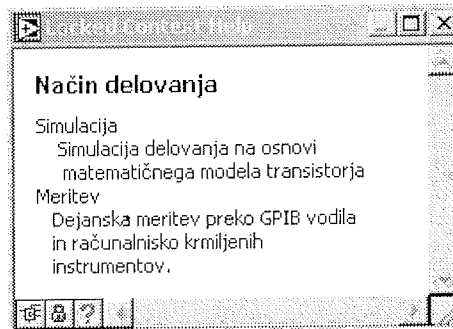
Ob pritisku na ta gumb se odpre okno iz slike 7, na katerem postavimo parametre komunikacije z merilnimi instrumenti in zmogljivostjo napajalnika.



Slika 7: Nastavitev komunikacijskih parametrov in omejitev napajalnikov

**Help**

Virtualni instrument za merjenje statičnih karakteristik je opremljen z močno podporo za pomoč uporabniku. Če potrdimo to opcijo, se nam prikaže okno (slika 8) za pomoč pri rokovanju s programom. Vsebina okna za pomoč ustreza objektu, ki je trenutno pod kazalcem miške.



Slika 8: Okno z pomočjo uporabniku

**Statusna vrstica**

Tu se izpisujejo sprotni napotki za izvajanje meritve.

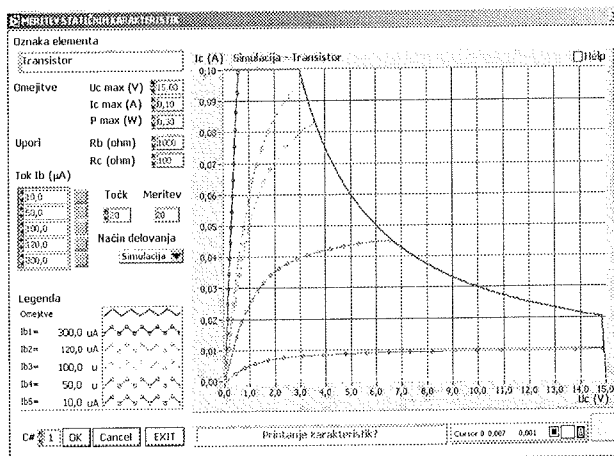
**START**

Ob pritisku na ta gumb se aktivira meritev oziroma simulacija. Na grafu se izrišejo karakteristike, ki smo jih definirali z izbiro krmilnih parametrov  $I_B$ . Pojavijo se dodatni krmilni gumbi za tiskanje poročila o meritvi na sistemski tiskalnik.

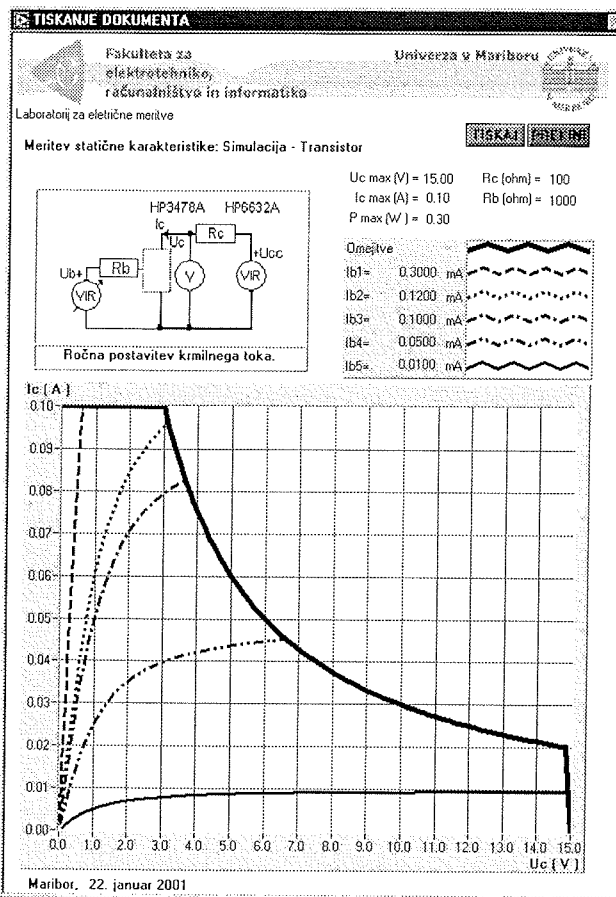
**Nadaljuj**

Ta tipka se pojavi v primeru, ko imamo izbran način ročne postavitve krmilnih parametrov. Z njo nadaljujemo meritev družine karakteristik, ko smo nastavili želeni bazni tok, temperaturo merjenca ali podobno krmilno veličino.

Po končani meritvi se izrišejo izmerjene karakteristike, kot je prikazano na sliki 9.



Slika 9: Rezultati meritve



Slika 10: Računalniško generirana dokumentacija



S kontrolo za krmiljenje grafičnega kurzorja odčitamo funkcijske vrednosti v merilnih točkah.

#C

Število kopij za tiskanje poročila

Cancel

Tiskanje poročila se ne izvede. Program je pripravljen za novo meritvev.

OK

Odpre okno za predhodni ogled tiskanega dokumenta iz slike 10. Na izbiro imamo:

TISKAJ

Če smo z meritvijo zadovoljni, tiska vsebino okna na sistemski tiskalnik.

PREKINI

Tiskanje se ne izvede. Program je pripravljen za novo meritvev.

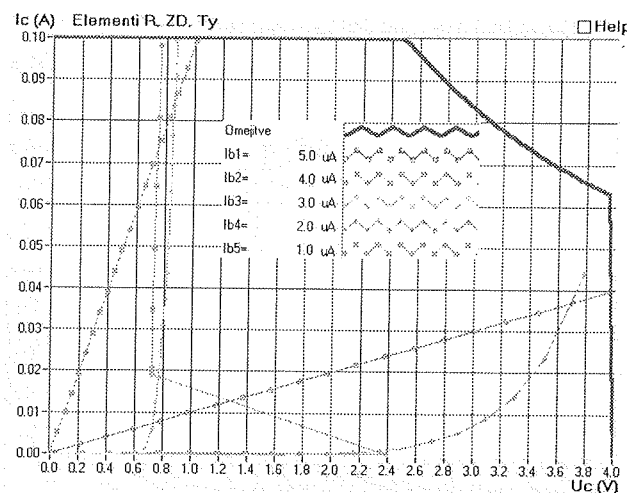
#### 4. Eksperimentalni rezultati

Rezultate uporabe adaptivne metode meritve statičnih karakteristik bomo pokazali na primerih, kjer smo izbrali različne elektronske elemente.

1. Primer meritve izbranih elementov je prikazano na sliki 11:

$I_B$ ( $\mu A$ )	Element
1	upor $R = 100\Omega$
2	upor $R = 10\Omega$
3	zener dioda BZX3V, prevodna smer
4	zener dioda BZX3V, zaporna smer
5	tyristor S2800B ( $I_G = 5mA$ )

Parametri meritve so:  $I_{Cm} = 0.1A$ ,  $U_m = 4V$ ,  $P_m = 0.25W$ ,  $R_C = 100\Omega$ ,  $N = 20$ .



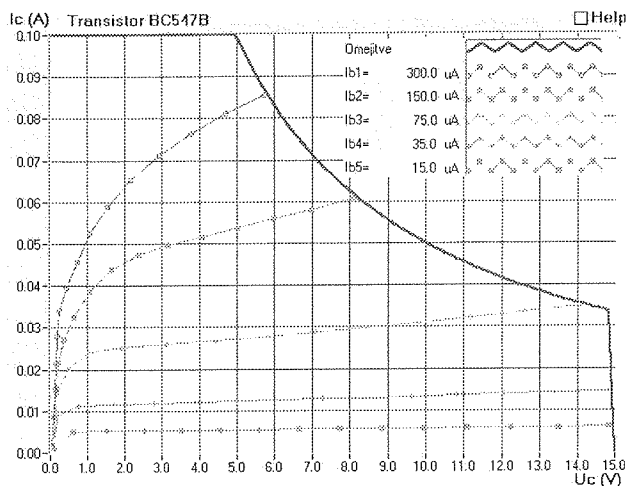
Slika 11: Statične karakteristike različnih elementov

2. Primer meritve družine statičnih karakteristik tranzistorja

$$I_C = f(U_{CE}) \text{ pri baznih tokovih}$$

$$I_B = \{15, 35, 75, 150, 300\} \mu A \text{ (slika 12).}$$

Parametri meritve so:  $I_{Cm} = 0.1A$ ,  $U_m = 15V$ ,  $P_m = 0.5W$ ,  $R_C = 100\Omega$ ,  $N = 15$ .



Slika 12: Statične karakteristike tranzistorja

### 5. Zaključek

Osnovna kriterija izbire števila merilnih točk sta hitrost izvajanja meritve in zveznost izmerjene karakteristike, ki pa sta protislovna. Opisana merilna metoda skuša razporediti omejeno število merilnih točk tako, da bi bile karakteristike po linearni interpolaciji, ki je uporabljena pri izrisu grafov, čimbolj gladke.

Iz rezultatov meritev z VI smo ugotovili, da daje merilna metoda zadovoljive rezultate tudi v primeru, ko smo izbrali dokaj malo število merilnih točk za posamezno karakteristiko (15-20).

Računalniško krmiljeni instrumenti, ki so bili na voljo, omogočajo meritve napetosti do 20V in tokov do 2A. V primeru, ko želimo meriti statične karakteristike elementov pri večjih tokovih in napetostih, kot so na primer močnostni stikalni elementi /1,18/, pa potrebujemo zmogljivejšo računalniško krmiljene napajalnike in merilne pretvornike, ki zagotavljajo dovolj veliko merilno dinamiko /2/.

Zaradi možnosti delovanja VI v simulacijskem načinu je instrument zelo primeren tudi za pedagoške namene.

### 6. Reference

/1./ Asano, K.; Hayashi, T.; Saito, R.; Sugawara, Y., High temperature static and dynamic characteristics of 3.7 kV high voltage 4H-SiC JBS, Power Semiconductor Devices and ICs, 2000. Proceedings. The 12th International Symposium on, pp. 97 - 100, May 2000

/2./ Cucej Z, Romih T, Mohorko J, Adaptive current measuring circuit for electric power meters, Informacije MIDEM - journal of microelectronics electronic components and materials, Vol.30, Nr.3, pp. 61-164, Sep. 2000

/3./ Foster, K.R., Virtual instruments, This paper appears in: IEEE Spectrum, Vol. 33, Nr.4 pp. 18, Apr. 1996

/4./ Geirinhas Ramos, H.M.; Silva Girao, P.M., Software environments for the implementation of virtual instrumentation, Mediterranean Electrotechnical Conference, 1998. MELECON98, 9th, vol.1, pp. 534 - 538

/5./ Goldberg, H., What is virtual instrumentation? IEEE Instrumentation & Measurement Magazine, Vol. 3, Nr. 4, pp. 10 - 13, Dec. 2000

/6./ Good, J.A.; Allitt, M.L.; Owczarkowski, M.; Probst, P.A., A fully automated system for the characterization of standard reference resistors using the quantum Hall effect, Precision Electromagnetic Measurements Digest, 1996 Conference on, pp. 254, Jun. 1996

/7./ Grozdic, T.D.; Aleksic, O.S.; Tomic, M.; Uskokovic, D., Integrated printed varistor, Belgrade Univ., Yugoslavia, Electrotechnical Conference, 1991. Proceedings, 6<sup>th</sup> Mediterranean, vol.1, pp. 118 - 120, May 1991

/8./ Hamdi, W.I., Darwish, S. Evaluation of the interface state density from light induced effects on I-U characteristics of Schottky diodes, Physica Status Solidi (A) Applied, Publ by Akademie-Verlag Berlin, vol. 143, nr. 2, pp. 457-461, Jun, 1994

/9./ Kanoun, O., Modeling the p-n junction I-U characteristic for an accurate calibration-free temperature measurement, IEEE Transactions on Instrumentation and Measurement, Vol. 49, Nr. 4, pp. 901-904, Aug, 2000

/10./ Pavel Mach, Diagnostics of nonlinearity of current VS voltage characteristic theory of applications, Informacije MIDEM - journal of microelectronics electronic components and materials, Vol.30, Nr.3, pp. 199-202, Dec. 2000

/11./ Marino, P.; Nogueira, J.; Hernandez, H., Electronics laboratory practices based on virtual instrumentation, Frontiers in Education Conference, 1999. FIE '99. 29<sup>th</sup> Annual, vol.2, pp. 12C6/6 - 12C610, Nov. 1999

/12./ Moure, M.J.; Valdes, M.D.; Mandado, E.; Salverria, A., Educational application of virtual instruments based on reconfigurable logic, Microelectronic Systems Education, 1999. MSE'99. IEEE, International Conference on, pp. 24 - 25, Jul. 1999

/13./ Raikh, M., Current-voltage characteristics of polymer light-emitting diode at low voltages, Molecular Crystals and Liquid Crystals Science and Technology, 1994 Gordon & Breach

/14./ Stegawski, M.A.; Schaumann, R., A new virtual-instrumentation-based experimenting environment for undergraduate laboratories with application in research and manufacturing, Instrumentation and Measurement Technology Conference, 1997. IMTC/97. Proceedings. Sensing, Processing, Networking, IEEE, vol.2, pp. 1418 - 1421, May 1997

/15./ Suresh, P.R., Ramkumar, K., Satyam, M., Current-voltage characteristics of grain boundaries in cast polycrystalline silicon, Physica Status Solidi (A) Applied Research, Publ by Akademie-Verlag Berlin, Vol. 141, Nr. 2, pp. 381-388, Feb, 1994

/16./ You, B.; Huang, A.Q.; Sin, J.K.O.; Xu, A, Static and dynamic characteristics of 600-V, 10-A trench bipolar junction diodes, Power Semiconductor Devices and ICs, 2000. Proceedings. The 12th International Symposium on, pp. 233 - 236, May 2000

/17./ Zardas, G.E., Euthymiou, P.C. Szentpali, B. Symeonides, CH. Kourkoutas, K., Dependence of I-U characteristics of GaAs MESFETS on temperature and alpha particle irradiation, Physica Status Solidi (A) Applied Research, vol. 123, nr. 1, pp k79-k82, Jan, 1991

mag. Jože Mohorko, univ.dipl.inž.el.  
 mag. Ladislav Mikola, univ.dipl.inž.el.  
 Univerza v Mariboru,  
 Fakulteta za elektrotehniko, računalništvo in  
 informatiko, Inštitut za avtomatiko,  
 Semtanova 17, 2000 Maribor, Slovenija  
 Email: {mohorko, ladislav.mikola}@uni-mb.si  
 Tel: +386 2 2207123, Fax: +386 2 2511178

Prispelo (Arrived): 21.05.2001 Sprejeto (Accepted): 20.08.2001

# MIKROKRMILNIŠKI SISTEM BREZKONTAKTNE IDENTIFIKACIJE IN NADZORA PRISTOPA

Rajko Svečko, Boris Ratej

Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko, Slovenija

**Ključne besede:** sistemi nadziranja, sistemi identifikacijski, nadzor pristopa, identifikacija oseb, mediji identifikacijski brezkontaktni, mediji identifikacijski pasivni, mikrokrmilniki, protokoli komunikacijski, CAN vodila omrežij krmilnikov področij, postopki identifikacije

**Povzetek.** V članku opisujemo mikrokrmilniški sistem identifikacije oseb zaradi pristopa v prostore z uporabo brezkontaktnih identifikacijskih medijev. Sistem identifikacije in nadzora sestavljajo nadzorni računalnik, vmesnik med RS232 in CAN vodilom, CAN vodilo in mikrokrmilniški vmesniki, ki upravljajo čitalnike brezkontaktnih identifikacijskih medijev, krmilijo električne ključavnice, tipkovnice, LCD prikazovalnike ter druge svetlobne in zvočne naprave. Poleg identifikacije nudi opisani sistem tudi beleženja delovnega časa in popoln nadzor nad pristopi v posamezne prostore. Omogoča zajemanje podatkov o času prihoda-odhoda, pregled nad pretokom ljudi med prostori in nadzorovan pristop v vsak prostor, ki je vključen v sistem. Vsi dogodki se zapisujejo v podatkovno bazo na nadzornem računalniku, kjer so mogoče različne statistične analize o zasedenosti prostorov, izkoriščenosti opreme, prisotnosti uslužbencev itd.

## Microcontroller contactless identification system and access control

**Key words:** control systems, identification systems, access control, personal identification, contactless identification media, passive identification media, microcontrollers, communication protocols, CAN buses, Controller Area Network buses, identification procedures

**Abstract.** The basic operations in the access control systems are identifications. They are divided according to identifying instruments on the PIN code, magnet storage media, fingerprint, voice, etc. and by procedures themselves divided into the contact and contactless ones /2/. Since the contactless memory medium has many advantages /5/, the contactless identification system LEGICN /8/ is used in the access control system which is described in this paper. This device is a Radio-Frequency Identification (RFID) system that is composed of three components – an interrogator (reader), a passive tag, and a host computer. The tag is composed of an antenna coil and a silicon chip that includes basic modulation circuitry and non-volatile memory. The tag is energized by a time-varying electromagnetic radio frequency (RF) wave (carrier signal) that is transmitted by the reader. A passive RFID tags use the backscatter modulation to send data back to the reader. By repeatedly shunting the tag coil through a transistor, the tag can cause slight fluctuations in the reader's RF carrier amplitude. This amplitude modulation loading of the reader's transmitted field provides a communication path back to the reader. In order to read multiple tags simultaneously, the tag and reader must be designed to detect the condition that more than one tag is active. A number of different methods are in use for preventing collisions.

The computerized admittance control system (Fig. 3) is globally composed of monitoring computer, interface between RS232 and CAN bus, CAN bus and micro controller interface, which manages a tag reader and LCD, controls electric key-lock and other light and acoustic signals (Fig. 4).

By establishing of a successful communication between the card reader and tag, micro controller interface reads the data from the media, redesigns them and sends them to the CAN bus. The interface between CAN and RS232 bus accepts these data, redesigns them in order to transfer them over RS232 to the monitoring computer. As the monitoring computer accepts the data package, it can differentiate between a demand for an access into the area, communication checking or some other package (alarm for example). In case of demanding an access to enter, information is shown from the data package as to who and where to be entered. The monitoring computer checks over the data base if the user has a permission to enter a certain door at that certain time or not. In both cases, it sends the data package as an answer to the microcontroller interface where it is written how to operate with light and acoustic signals and of course electric key-lock (Fig. 6). Program sent two more packets with name of the identified person when access is permitted. Name and other notices are displayed on LCD screen.

For the communication between supervisor computer and microcontroller interface CAN communication bus was used. CAN (Controller Area Network) is high reliable multimaster serial communication protocol which effectively supports distributed supervision. Each microcontroller interface receives and transmits messages with certain priorities. Interface between RS232 and CAN is exception because it receives messages regardless of the priority. Arbitration field is divided to identification (11 bits) and RTR bit (Remote Transmission Request) (Figure 5). We further divide identification field to microcontroller interface address (8 bits) and command code (remain three bits and RTR bit). This partition proved successful because we transmit bytes over RS232 bus. For command code there are only three bits left, which could address eight different commands (Table 1). Because of that command "enlargement" was defined, where real command lies in first data byte and enables expansion to 2<sup>8</sup> commands.

The supervisor computer manages database with users, microcontroller interfaces, access conditions and all events. New user is added to the database with his first name, surname and identification number. Identification number is a password for the access with microcontroller interface keyboard, which is also saved to the RFID tag. Database contains for each user access conditions, which must be fulfilled for permitting user access on certain doors. For this purpose concept of writing access conditions was developed which enables defining different access conditions for each day of a week (Table 2). Each access request (permitted or not) is written to events database. There are also all vital parameters written to database which later enables performing search in events database: who request access, on which door, time of request, was request permitted or not. Search is enabled with one parameter or combination of different parameters.

Besides taking track of the working time, the computerized access control system also offers absolute control over accesses into certain areas (rooms). It enables the data acquisition about the time of arrival-departure, view over the circulation of people between various areas and monitored access into every area that is included in the system. Over the data, which are saved in the monitoring computer, different statistic analyses are possible, for example space occupation, utilization of equipment, presence of employees, etc.

## Uvod

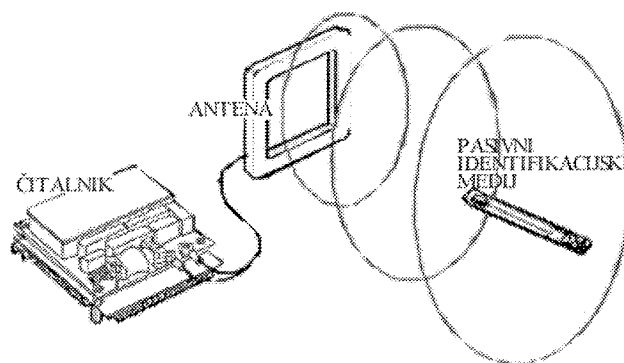
V vsakdanjem življenju se čedalje pogosteje srečujemo s storitvami in napravami, ki preverjajo našo identiteto, ob prihodu v službo, pri bankomatu ali na internetu /1/. Kako se identificiramo, je odvisno od aplikacije, ki od nas zahteva vnos gesla ali PIN kode, bodisi prek tipkovnice bodisi s pomočjo s prenosnega identifikacijskega medija /2/. Čedalje bolj pa se širi tudi uporaba biometrike (prstni odtis, identifikacija obraza itd.) /3, 4/. Pri razvoju in inštalaciji sistema nadzora pristopa je zato prvi korak izbira ustreznega identifikacijskega sistema na osnovi študije varnostnih zahtev. V primeru nadzora pristopa v prostore, je za doseganje srednje stopnje varnosti ustrezna uporaba brezkontaktnih identifikacijskih medijev (smart cards) /5/, ki jo opisujemo v tem prispevku. Naslednji korak je zasnova sistema nadzora, ki poleg beleženja delovnega časa ponujajo tudi popoln nadzor nad pristopi v posamezne prostore. V /5, 6/ je opisan računalniško vodeni sistem, ki omogoča zajemanje podatkov o času prihoda-odhoda, pregled nad pretokom ljudi med prostori in nadzorovan pristop v vsak prostor, ki je vključen v sistem.

Za razliko od znanih rešitev za identifikacijo oseb in nadzora pristopa, smo razvili modularni mrežni sistem, ki temelji na robustnem industrijskem vodilu CAN. Jedro sistema so mikrokrmilniški moduli, ki upravljajo periferne naprave (čitalnik identifikacijskih medijev, LCD prikazovalnik, tipkovnica itd.) in komunicirajo preko CAN vodila z nadzornim računalnikom, ki upravlja s podatkovnimi bazami. Pri podatkih, ki jih shranjujemo v nadzornem računalniku, so mogoče razne statistične analize, kot so na primer zasedenost prostora, izkoriščenost opreme, prisotnost uslužbencev itd.

## Identifikacijski postopek

Osnovna in s stališča varnosti najpomembnejša operacija v sistemu nadzora pristopa je identifikacija. Ločimo jo lahko po obliki identifikacijskih sredstev na PIN kodo, magnetni identifikacijski medij, elektronski identifikacijski medij, prstni odtis, glas in podobno ter po samem postopku na kontaktni in brezkontaktni /1, 2, 3/. Ker imajo slednji občutne prednosti, smo v sistemu nadzora, ki ga opisujemo v tem prispevku, uporabili brezkontaktni identifikacijski sistem LEGIC® /8/. To je radio-frekvenčni identifikacijski sistem (RFID) /15/, ki je sestavljen iz čitalnika, pasivnega identifikacijskega medija (TAG) in gostiteljskega računalnika (slika 1).

Pasivni identifikacijski medij (slika 2) je sestavljen iz antene in integriranega vezja, ki vsebuje osnovno modulacijsko vezje in trajni pomnilnik (NV-RAM). Napaja se iz zunanega spremenljivega elektromagnetnega polja (nosilni val), ki ga oddaja čitalnik. Integrirano vezje v pasivnem identifikacijskem mediju preko iste antene komunicira s čitalnikom tako, da vpliva na amplitudo nosilnega vala. Frekvenci, ki se uporabljata za nosilne valove sta standardizirani 125KHz in 13.56MHz (LEGIC SM100), kjer se izkorišča lastnost medsebojne induktivnosti med anteno oddajnika in anteno pasivnega identifikacijskega medija.



Slika 1: Elementi radio-frekvenčnega identifikacijskega sistema

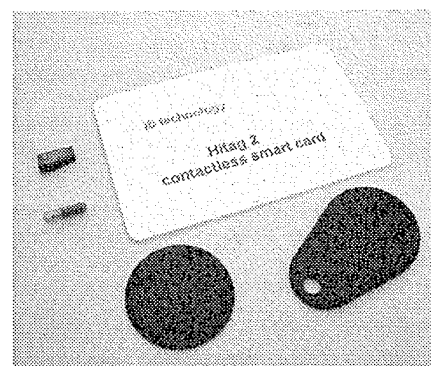
Elektromagnetno polje čitalnika uporablja pasivni identifikacijski medij v tri namene:

1. V pasivnem identifikacijskem mediju se inducira dovolj veliko napajanje, da lahko integrirano vezje prične delovati. Inducirana napetost je lahko različna (od 200Vpp do 5Vpp) in je odvisna od oddaljenosti medija od antene čitalnika.
2. Večina pasivnih radio-frekvenčnih identifikacijskih medijev deli frekvenco nosilnega vala, da pridobi sinhroniziran urni signal za serijsko oddajanje podatkov čitalniku.

Služi kot nosilni signal za podatke, ki se prenašajo od pasivnega identifikacijskega medija do čitalnika. Povratno vplivanje pasivnega identifikacijskega medija na nosilni val zahteva od čitalnika, da razpozna spremembe na svojem oddajanem nosilnem valu.



a)



b)

Slika 2: a) pasivni identifikacijski medij uporabljen kot implantant v projektu Cyborg /16/, b) različne izvedbe pasivnih identifikacijskih medijev /17/

Tipični potek dogajanj med čitalnikom in pasivnim identifikacijskim medijem se izvaja na naslednji način:

1. Čitalnik neprenehoma oddaja nosilni val in čaka na modulacijo nosilnega vala, ki predstavlja prisotnost medija v elektromagnetnem polju antene čitalnika.
2. Pasivni identifikacijski medij, ki se pojavi v elektromagnetnem polju čitalnika, najprej poskrbi za napajanje integriranega vezja. Ko ima dovolj napajanja, deli frekvenco nosilnega vala da dobi urni signal in prične s serijskim oddajanjem podatkov. Izhodni podatki dejansko krmilijo tranzistor, ki je priključen med oba konca antene pasivnega identifikacijskega medija.
3. Pasivni identifikacijski medij glede na krmilni serijski podatkovni signal preko izhodnega tranzistorja kratko spaja antensko navitje.
4. Kratki spoji na antenskem navitju povzročajo trenutno slabljenje nosilnega vala, ki se kaže v majhnih spremembah amplitude.
5. Čitalnik razpozna spremembe amplitude nosilnega vala in obdeluje serijski podatkovni tok glede na metodo kodiranja podatkov (NRZ, manchester) in glede na uporabljeno modulacijsko tehniko (ASK, FSK, PSK).

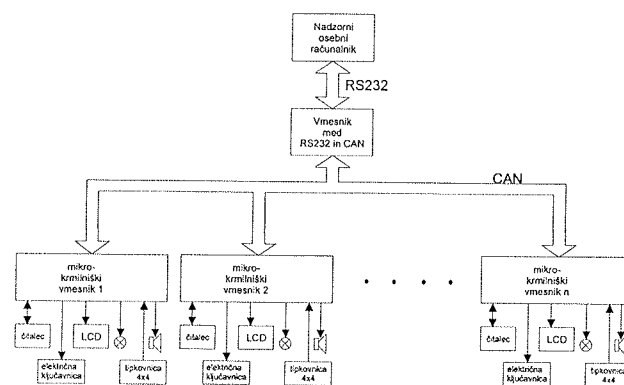
Postopek identifikacije zagotavlja visoko stopnjo varnosti podatkov, ki so zapisani na pasivnem identifikacijskem mediju, saj čitalnik ne more hkrati komunicirati z več mediji. Kadar je v polju antene čitalnika več kot eden pasivni identifikacijski medij, lahko pride do trkov oziroma do navzkrižnega moduliranja nosilnega signala. Z arbitrarnim algoritmom je zagotovljeno, da v določenem trenutku s čitalnikom komunicira le eden. Ob vzpostavitvi komunikacije se čitalnik in pasivni identifikacijski medij dogovorita o ključu, po katerem se bodo kodirali podatki. Ključ se sestavlja iz več delov, med katerimi so tudi naključna števila. Del ključa, ki ga priskrbi medij, je odvisen od podatkov, ki so na njem zapisani, in od predhodnih dostopov do teh podatkov. Vsaka izmenjava podatkov je tako kodirana po drugem ključu. Pasivni identifikacijski medij, ki ga predamo končnemu uporabniku v uporabo moramo ustrezno programirati s sistemskim identifikacijskim medijem in pri tem upoštevati posebna varnostna pravila.

## Modularni mrežni sistem nadzora pristopa

Sistem nadzora (slika 3) oblikujejo štiri sklopi: nadzorni osebni računalnik, vmesnik med RS232 in CAN vodilom, CAN vodilo in mikrokrmilniški vmesniki, ki upravljajo čitalnike identifikacijskih medijev, LCD prikazovalnike in tipkovnice, krmilijo električne ključavnice ter druge svetlobne in zvočne naprave.

Nadzorni računalnik krmili delovanje celotnega sistema. Z mikrokrmilniškimi vmesniki komunicira preko CAN vodila, zato je vsakemu mikrokrmilniškemu vmesniku, ki je priključen na CAN vodilo, dodeljen unikatni naslov dolžine en-

ega zloga. Ta naslov je zapisan v programski kodi vmesnika in se med delovanjem ne more spreminjati. Mikrokrmilniški vmesnik ob uspešni vzpostavitvi komunikacije med čitalnikom in identifikacijskim medijem prečita podatke z medija, jih preoblikuje in pošlje po CAN vodilu. Vmesnik med CAN in RS232 vodilom te podatke sprejme, jih preoblikuje in pošlje nadzornemu računalniku. Ko nadzorni računalnik sprejme podatkovni paket, lahko ugotovi, ali gre za zahtevo po pristopu v prostor, za preverjanje komunikacije ali kakšen drugi paket (na primer alarm). V primeru zahteve po odobritvi pristopa se iz podatkovnega paketa razbere informacija o uporabniku in kje (na katerih vratih) želi vstopiti. Nadzorni računalnik preveri v podatkovni bazi, ali ima uporabnik ob tem času na teh vratih dovoljen vstop ali ne. V obeh primerih kot odgovor pošlje mikrokrmilniškemu vmesniku podatkovni paket, v katerem je zapisano, kako naj krmili svetlobne in zvočne izhode ter seveda električno ključavnico in LCD prikazovalnik. Enak postopek se izvede ob vnosu gesla prek tipkovnice.

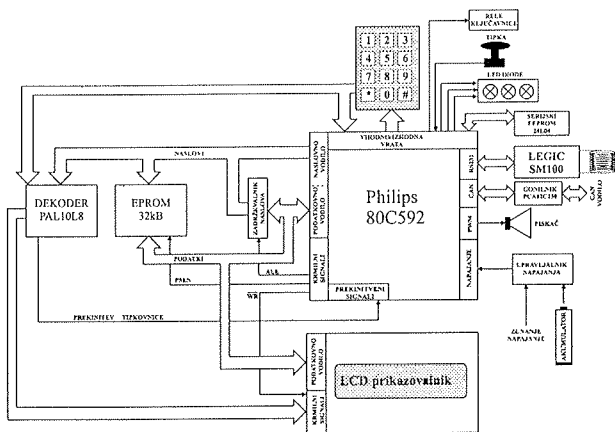


Slika 3: Shematski prikaz sistema za nadzor pristopa

Jedro nadzornega sistema so mikrokrmilniški vmesniki s Philips-ovim mikrokrmilnikom 80C592, ki je izpeljanka zelo razširjenega mikrokrmilnika 80C51 / 13/. Zraven jedra, ki ga predstavlja 80C51 ima 80C592 dodana še dodatna vhodno/izhodna vrata, analogno-digitalni pretvornik, pulzno-širinski modulator (PWM) in ostale sklope. V primerjavi z ostalimi izpeljankami mikrokrmilnika 80C51 je za ta tip mikrokrmilnika značilen predvsem vgrajen CAN krmilnik. Mikrokrmilnik 80C592 ima s svojim naslovnim vodilom možnost neposrednega naslavljanja do 64k zunanega programskega pomnilnika in do 64k zunanega podatkovnega pomnilnika. Izbiro med programskim in podatkovnim pomnilnikom izvaja s posebnim signalom PSEN (Program Store Enable). Mikrokrmilnik nima ločenega naslovnega prostora za vhodno/izhodne naprave. Vhodno/izhodne naprave, ki jih v sistemu uporabljamo in do katerih bi radi dostopali s podatkovnim vodilom, je potrebno z uporabo ustreznega dekodirnika naslovnega prostora vključiti v zunanji pomnilniški naslovni prostor / 14/.

Izdelan mikrokrmilniški vmesnik (slika 4) ima 32kB zunanega programskega pomnilnika (možnost razširitve na 64kB) iz katerega se izvaja program, nima pa posebej zunanega podatkovnega pomnilnika. Programske spremenljivke se

shranjujejo v notranji podatkovni pomnilnik mikrokrmilnika 80C592. Nastavitve spremenljivk, ki so ključnega pomena pri identifikaciji posameznega mikrokrmilniškega vmesnika znotraj sistema nadzora in od katerih zahtevamo, da vrednost zadržijo tudi pri morebitnem izpadu napajanja, so shranjene v serijskem EEPROM-u velikosti 512B. Dostop do LCD prikazovalnika se izvaja preko zunanega podatkovnega naslovnega prostora, z nepopolnim dekodiranjem v naslovnem prostoru do 32k. Za dekodirnik naslovnega prostora se uporablja programabilno logično vezje PAL10L8, ki vsebuje tudi logiko za proženje prekinitve mikrokrmilnika v primeru pritiska tipke uporabniške tipkovnice (matrična tipkovnica 3x4). Mikrokrmilniški vmesnik komunicira s čitalnikom SM100 preko RS232 vmesnika neposredno brez pretvornika nivojev. Na CAN vodilo se CAN krmilnik mikrokrmilnika 80C592 priključi preko gonilnika PCA82C250. Mikrokrmilniški vmesnik vsebuje zraven naštetega tudi nadomestno akumulatorsko napajanje s polnilcem, ki skrbi za napajanje v primeru izpada centralnega oz. lokalnega napajanja. Za komunikacijo med uporabnikom in mikrokrmilniškim vmesnikom služi tipkovnica in LCD prikazovalnik, piskač, ki se krmili s PWM izhodom mikrokrmilnika, ter LED diode, ki so priključene na vhodno/izhodna vrata mikrokrmilnika. Na vhodno/izhodna vrata mikrokrmilnika je priključena tudi tipka, ki je namenjena odpiranju vrat iz notranjosti prostora (odpiranje v primeru, ko nekdo trka na vrata) in krmilni tranzistor releja namenjen krmiljenju elektronske ključavnice.



Slika 4: Blokovna shema mikrokrmilniškega vmesnika

Vmesnik med RS232 in CAN (slika 3) je po konfiguraciji enak mikrokrmilniškemu vmesniku, le da ima vgrajen RS232 pretvornik nivojev, nima pa vgrajenega čitalnika SM100. Program, ki se izvaja na tem vmesniku se razlikuje od programov mikrokrmilniških vmesnikov, ki vsebujejo čitalnike, saj je posebej prirejen za preslikovanje in zajemanje CAN sporočil, ki jih nato preko RS232 povezave posreduje programu nadzora prostorov, ki se izvaja na osebнем računalniku.

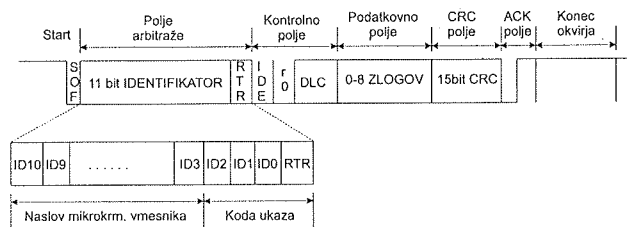
### Komunikacija na CAN vodilu

Komunikacija med nadzornim računalnikom in mikrokrmilniškimi vmesniki poteka po CAN (Controller Area Network)

vodilu. CAN je serijski multimaster komunikacijski protokol, ki z visoko stopnjo varnosti zelo učinkovito podpira porazdeljen nadzor. Je sporočilno naravnani protokol, ki ne vsebuje cilja sporočila, ampak opisuje pomen podatkov /7/.

Naprava, ki želi oddati sporočilo, najprej s tipanjem nivoja linije preveri, ali je vodilo prosto. Če je prosto, prične oddajati sporočilo, v nasprotnem primeru pa si po določenem času zopet poskuša pridobiti vodilo. Vsaka naprava, ki oddaja sporočilo, tudi preverja trenutni nivo podatkovne linije. Če se oddani in otipani nivo razlikujeta, to pomeni, da je izgubila tekmovanje za vodilo, in takoj postane sprejemnik sporočila. V sistemu ima vsaka naprava svoj unikatni naslov, ki je določen z identifikatorjem. Vsak mikrokrmilniški vmesnik sprejema in oddaja samo sporočila ene prioritete. Izjema je vmesnik med RS232 in CAN, ki sprejema vsa sporočila, ne glede na prioriteto.

Vsak okvir se začne s SOF (Start Of Frame) bitom, ki označuje začetek okvirja in sinhronizira sprejemnike z oddajnikom. Polje arbitraže, ki je dolgo 12 bitov, je razdeljeno na identifikator (11 bitov) in RTR bit (Remote Transmission Request) (slika 5). Identifikator smo razdelili na naslov mikrokrmilniškega vmesnika (8 bitov) in na kodo ukaza (preostali trije biti identifikatorja in RTR bit). Takšna razdelitev se je izkazala za smiselno, ker prek RS232 vodila prenašamo zloge. Tako imamo naslov v enem zlogu, kodo ukaza pa združimo z biti kontrolnega polja in dobimo drugi zlog. Podatkovno polje je lahko dolgo od 0 do 8 zlogov, kar določimo z vrednostjo, zapisano v DLC (Data Length Code). Za podatkovnim poljem sledi CRC (Cyclic Redundancy Check) polje, ki služi preverjanju pravilnosti sprejetih podatkov. Če so podatki pravilno preneseni, potem sprejemnik prepíše en bit v ACK (Acknowledge) polju z dominantnim nivojem in oddajnik tako ve, da je bilo sporočilo pravilno sprejeto. Za ACK poljem je še polje recesivnih bitov, ki označujejo konec okvirja.



Slika 5: Standardni CAN format

Ker so za kodo ukaza ostali le trije biti, ki omogočajo zapis osmih ukazov (tabela 1), smo definirali ukaz Razširitev, kjer se dejanska koda ukaza nahaja v prvem podatkovnem zlogu. S tem je omogočena razširitev še na 28 ukazov.



Koda ukaza (hex)	Ukaz
0	Zahteva po pristopu
2	Preverjanje komunikacije
4	Alarm
6	Reset
8	Postavitev izhodov
A	Razširitev (koda ukaza je v prvem podatkovnem zlogu)
C	Beri iz EEPROM-a
E	Piši v EEPROM

Tabela 1: Nabor ukazov in njihovo kodiranje

## Krmiljenje in vizualizacija sistema

Programska oprema na nadzornem računalniku upravlja prek uporabniškega vmesnika s celotnim sistemom /12/. Poleg naloge, da odloča o odobreni oziroma zavrnjeni zahtevi po pristopu, opravlja tudi preverjanje komunikacije za vsak mikrokrmilniški vmesnik posebej. V enakomernih programsko nastavljenih časovnih presledkih naslovi eno od naprav in ji pošlje paket, v katerem je podatek o sistemski uri. Ko naslovljena naprava sprejme paket, obnovi zapis na LCD prikazovalniku in kot odgovor nadzornemu računalniku pošlje svoj status. Če nadzorni računalnik ne sprejme tega paketa v vnaprej predvidenem času, to pomeni, da naprava ne deluje pravilno, in to tudi izpiše na uporabniškem vmesniku.

Nadzorni računalnik vodi podatkovno bazo, v kateri so zapisani uporabniki, mikrokrmilniški vmesniki (vrata), pogoji za odobritev pristopov in vsi dogodki. Ko dodajamo novega uporabnika, moramo vnesti njegovo ime in priimek, identifikacijsko številko in vpisno številko. Identifikacijska številka se zapiše na medij, ki ga dobi uporabnik, oziroma je tudi geslo, ki ga lahko vnesemo prek tipkovnice. Vpisna številka pa je dodana kot opcija, če bi se sistem povezoval v druge informacijske sisteme. Ob vnosu novega uporabnika v bazo zapišemo pogoje, ki morajo biti izpolnjeni, da se uporabniku na določenih vratih odobri pristop. Izdelali smo koncept zapisovanja pogojev, da lahko oblikujemo različne pogoje, ki veljajo ob določenih dnevih v tednu. Tabela 2 prikazuje nekaj mogočih oblik pogojev za pristop.

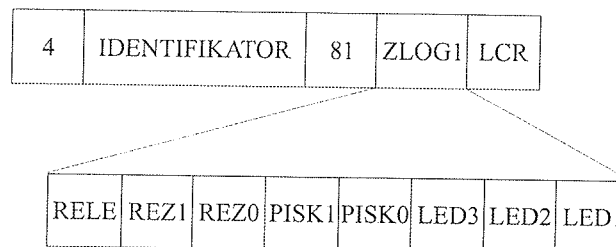
pogoj	omogočen pristop
0	ni dnevnih in časovnih omejitev
tor,00:00,23:59;	torek brez časovnih omejitev
sre,08:30,14:00;	sreda od 8:30 do 14:00
čet,09:15,12:00;čet,13:30,16:30;	četrtak od 9:15 do 12:00 in od 13:30 do 16:30

Tabela 2: Primeri oblikovanja pogojev dostopa

Zaradi modularnosti izvedemo širitev sistema z dodajanjem novih mikrokrmilniških vmesnikov enostavno z zapisom njegovega naslova (ID) v podatkovno bazo.

Ko osebni računalnik sprejme zahtevo po dostopu, preveri, ali obstaja uporabnik z ustrežno identifikacijsko številko. Če takšnega zapisa v podatkovni bazi ne najde, se takoj

pošlje podatkovni paket za zavrnitev dostopa. V nasprotnem primeru program pregleda tabelo s pogoji. Glede na zapisan pogoj se sprejme odločitev, ali bo dostop odobren ali ne. Program pošlje ustrezen podatkovni paket za odobren oziroma zavrnjen dostop, z ustrežno postavljenimi biti v zlogu, ki krmili ključavnico ter svetlobno in zvočno signalizacijo (slika 6).



Slika 6: Podatkovni paket odobritve pristopa

V primeru odobritve pristopa pošlje program še dva podatkovna paketa z imenom osebe, ki se je identificirala. Ime se skupaj z ostalimi obvestili izpiše na LCD prikazovalniku.

Vsaka zahteva po pristopu (odobrena ali zavrnjena) se zapiše v podatkovno bazo dogodkov. Zapišejo se vsi vitalni parametri, ki jih kasneje uporabljamo kot kriterije pri poizvedbah v podatkovni bazi dogodkov: kdo je zahteval dostop, na kateri napravi, čas sprejete zahteve in ali je bil dostop odobren ali ne. Poizvedbe so možne s posameznim kriterijem ali s poljubno kombinacijo več kriterijev.

## Sklep

Opisani sistem računalniškega nadzora pristopa lahko poleg osnovnega namena (odpiranje vrat, dovolitev ali zavračanje vstopa, beleženje vstopov) uporabljamo še za pridobivanje informacij o zasedenosti prostorov, prisotnosti posameznih oseb v določenem prostoru ali kot alarmni sistem. V ta namen vključimo v sistem čitalnike identifikacijskih medijev s po dvema usmerjenima antenama, ki tako dajeta informacije tudi o izstopih iz prostorov. Tako lahko na nadzornem računalniku vodimo evidence o prisotnosti oseb za posamezni prostor.

V sistem nadzora so vključeni mehanizmi za samopreverjanje delovanja, ki ob izpadu posamezne naprave sprožijo dogovorjene postopke za čim manj moten pristop v prostore. Za primer krajših izpadov električnega toka (do ene ure), je sistem opremljen z inteligentnim sistemom neprekinjenega napajanja.

## Literatura

- /1/ Security technology, *IEEE Aerospace and Electronics Systems Magazin*, vol. 15, issue 10, pp. 131-136, 2000.
- /2/ Sanchez-Reillo, R.: Smart card information and operations using biometric, *IEEE Aerospace and Electronics Systems Magazin*, vol. 16, issue 4, 2001.

- /3/ Sanchez-Reillo, R.; Sanchez-Avila, C.; Gonzalez-Marcos, A.: Improving access control security using iris identification, in *Proc. IEEE 2000 Int. Carnahan Conf. On Security Technology*, pp. 56-59, 2000.
- /4/ Jain, A.K.; Prabhakar, S.; Lin Hong; Pankanti, S.: FingerCode: a filterbank for fingerprint representation matching, in *Proc. Computer Society Conference on Computer Vision and Pattern Recognition*, vol. 2, 1999.
- /5/ Chor L.P.; Chong T.E.: Group accesses with smart card and threshold scheme, in *Proc. TENCOM 99 IEEE Region 10 Conference*, pp. 415-418, 1999.
- /6/ Rumble, R.P.; Jong, D.Y.; Kluz, S.M.: The CAIN II access-control system, in *Proc. IEEE 1988 Int. Carnahan Conf. On Security Technology*, pp. 127-132, 1988.
- /7/ Cena, G.; Valenzano, J.D.: A distributed mechanism to improve fairness in CAN network, in *Proc. IEEE Int. Workshop on Factory Communication Systems*, pp. 3-11, 1995.
- /8/ LEGICŃ Info level 3, Bauer Kaba AG, 1997.
- /9/ Philips Semiconductors, *Data sheet PCA82C250 CAN controller interface*, Philips electronics, 1996
- /10/ Philips Semiconductors, *Data sheet P8x2C592 8-bit microcontroller with on-chip CAN*, Philips electronics, 1996.
- /11/ Schultz, T.W.: *C and the 8051 Programming for Multitasking*, Prentice Hall, New Jersey, 1993.
- /12/ Svečko, R.; Čučej, Ž.; Petrič, A.: Računalniški sistem nadzora dostopa v prostore, *Elektrotehniški vestnik*, 1999, letn. 66, št. 3, str. 168-175.
- /13/ Philips Semiconductors, *P8x2C592 8-bit microcontroller with on-chip CAN*, Data Sheet, 6/1996.
- /14/ Ratej, B.: *Diskretna PI in PID regulacija z mikrokrmilniškim sistemom*, diplomsko delo, Fakulteta za elektrotehniko, računalništvo in informatiko, Maribor, 4/1996.
- /15/ Passive RFID Basics, *Microchip*, AN680, 1998.
- /16/ <http://www2.cyber.rdg.ac.uk/implant/IEVersionSmall/index.html>
- /17/ <http://www.ibtechnology.co.uk/cards.htm>

Rajko Svečko

Boris Ratej

Univerza v Mariboru, Fakulteta za elektrotehniko,  
računalništvo in informatiko

Smetanova 17, 2000 Maribor, Slovenija

e-mail: rajko.svecko@uni-mb.si

Prispelo (Arrived): 21.06.2001

Sprejeto (Accepted): 20.08.2001

# MULTI-CHANNEL RECEIVER FOR CDMA USING A DIGITAL SIGNAL PROCESSOR AND FPGA CIRCUIT

Filip Samo Balan, Zmago Brezočnik  
University of Maribor, Faculty of Electrical Engineering and  
Computer Science, Maribor, Slovenia

**Keywords:** communications, multi-channel receivers, CDMA systems, Code Division Multiple Access systems, correlation, SS, Spread Spectrum, pseudo-random sequences, DSP processors, Digital Signal Processing processors, FPGA, Field-Programmable Gate Arrays, VHSIC Hardware Description Language, Very High Speed Integrated Circuits Hardware Description Language, practical results, WCDMA systems, Wideband Code Division Multiple Access systems

**Abstract:** A communication system with a multi-channel receiver for code division multiple access is presented in this article. The system allows simultaneous transmission and reception of data originating from individual transmitters made by means of RISC microcontrollers, using different pseudo-random sequences. In the reception phase, the input signal is first digitised by means of rapid A/D converters. Hardware for the formation of local PR sequences, the correlation with the input signal, and the communication with the processor is described in VHDL and implemented in a FPGA circuit. A digital signal processor performs other necessary operations.

## Večkanalni sprejemnik za CDMA z uporabo digitalnega signalnega procesorja in vezja FPGA

**Ključne besede:** komunikacije, sprejemniki večkanalni, CDMA sistemi s sodostopom kodno porazdeljenim, korelacija, SS spekter porazdeljeni, zaporedja psevdonaključna, DSP procesorji obdelave signalov digitalni, FPGA vezja logična s poljem programirljivim, VHDL jezik opisni hardwarski vezij integriranih hitrosti zelo visokih, rezultati praktični, WCDMA sistemi s sodostopom kodno porazdeljenim širokopasovni

**Povzetek:** Članek opisuje izvedbo komunikacijskega sistema z večkanalnim sprejemnikom s kodno porazdeljenim sodostopom. Sistem omogoča sočasno oddajanje in sprejemanje podatkov, tvorjenih s posameznimi oddajniki, ki so narejeni s pomočjo RISC mikrokontrolerov in uporabljajo različna psevdonaključna zaporedja. V sprejemnem delu vhodni signal najprej digitaliziramo s hitrimi A/D pretvorniki. Strojna oprema za tvorjenje lokalnih PN zaporedij, korelacijo z vhodnim signalom in komunikacijo s procesorjem je opisana v jeziku VHDL ter izvedena z vezjem FPGA. Vsa druga potrebna opravila naredi digitalni signalni procesor.

### 1 Introduction

Due to its capacity increase, improved call quality and cell coverage, enhanced privacy, simplified system planning and flexibility for multirate systems, Code Division Multiple Access (CDMA) represents one of the leading technologies of today's and tomorrow's cellular and wired communication systems. Also referenced as Direct Sequence Spread Spectrum (DSSS), it is the most known representative from a group of modulation systems with Spread Spectrum (SS) including pure CDMA systems as Frequency Hopping SS (FHSS) and Time Hopping SS (THSS) as well as many kinds of Hybrid CDMA systems /1/. The common characteristic of SS systems is the usage of unique signature sequences or spreading codes, which after modulation causes a wideband signal with Multiple Access (MA) capability that allows many users to share the same channel for transmission. CDMA systems use all of the available time-frequency space, far beyond that needed for basic communication. Other systems with MA capability such as Frequency Division MA (FDMA) or Time Division MA (TDMA) are mostly narrowband systems and limited in frequency band and time duration, respectively.

As the design of the CDMA transmitter with blocks for source and channel coding, spread spectrum and RF modulation is relatively simple, the design of the receiver with multi-user detection is not. Especially blocks after the RF demodulation and before source and channel decoding (chip-matched filters or correlators, channel parameter estimation and detection) are very complex.

Today we can choose between a number of receiver configurations based on using matched filters fabricated in charge coupled devices (CCD), surface acoustic wave (SAW), or standard digital signal processors (DSPs) /2/. Although the performance of DSPs raises rapidly, the computational complexity needed for a large number of users exceeds it. We achieved the needed DSP acceleration with the use of reconfigurable coprocessor FPGA.

For better illustration of the topic, a short introduction to the CDMA basics is presented in Section 2. We can find more detailed principles in /3/, the history in /4/, and numerous topics in /1,5-7/ and elsewhere. In Section 3 we explain some characteristics of DSP and FPGA circuits and the reasons for their usage. Section 4 describes the individual building blocks that we construct for the communi-

cation system. Some results are presented in Section 5. We conclude with guidelines for further study.

## 2 Code Division Multiple Access

A basic block diagram of a Direct Sequence CDMA system, with spectrum spreading before Binary Phase Shift Keying (BPSK) modulation, is shown in Fig. 1.

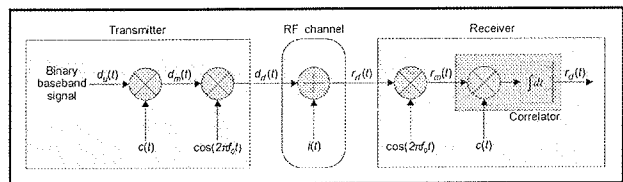


Fig. 1: Direct Sequence CDMA system

The baseband signal  $d_b(t)$  is first modulated (simply multiplied) by the spreading signal  $c(t)$  and then used for BPSK modulation of the carrier frequency  $f_c$ . Pseudo-Random (PR) sequences like  $m$ -sequences, Gold, Kasami, Dual-BCH, and many others can be used for the spreading signal  $c(t)$  [8]. The transmitted signal  $d_r(t)$  in the radio channel is subject to Multiple-Access Interference (MAI), general interference, multipath and frequency-selective fading simplified denoted by  $i(t)$ . In the receiver, the incoming signal  $r_r(t)$  is first BPSK-demodulated and then, with the help of a correlator and a local copy of the spreading signal  $c(t)$  de-spread back to the baseband signal. In Fig. 2,

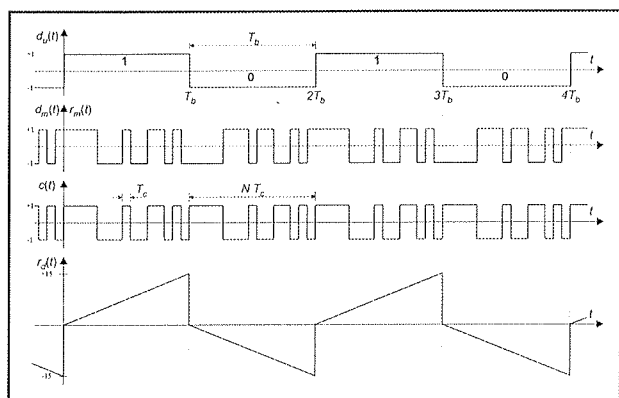


Fig. 2: Baseband signal modulation and demodulation

an example of baseband signal modulation or spreading in the transmitter and receiver demodulation or de-spreading in an ideal channel is presented. When the  $N$  chip long sequences are settled, as in this case, the output  $r_d(t)$  reaches the maximum correlation value of  $\pm N$ , which determines currently received bit.

All spread spectrum systems have a common characteristic named processing gain  $G_p$  defined as

$$G_p = \frac{B_t}{B_i} \sim \frac{T_b}{T_c}$$

where  $B_t$  is the spread spectrum bandwidth and  $B_i$  the baseband signal bandwidth, both nearly defined by the chip rate  $T_c$  and the symbol interval or bit rate  $T_b$ .

## 3 Used DSP and FPGA

DSPs and FPGAs are proliferating into a broad range of compute-intensive applications, including telecommunications, networking, instrumentation, and computers. Nowadays we have even specialised processors for specific classes of applications. Although DSPs support many on-chip functions and are highly optimised for the demands of high-speed computing, many applications require functions that DSPs are not optimised for, or require higher precision or performance. Solutions include writing a more optimised software code, using a faster and therefore more expensive processor, or designing a custom gate array. The software code option is limited by the DSP's data output, which is only a fraction of the clock speed. That is why we have to use a custom Application Specific Integrated Circuit (ASIC). This results in an increased power consumption, added cost for additional design tools, non-recurring engineering expenses, increased design time, design risk, loss of design flexibility, and what dissuades us the most – difficult real-time adaptation to different algorithms. In the custom gate array option with register rich FPGAs, implementing complex datapath logic functions using similar pipelining and bit-serial processing techniques, FPGA is used to accelerate specialised functions, not easily implemented or quickly enough executed in the DSP.

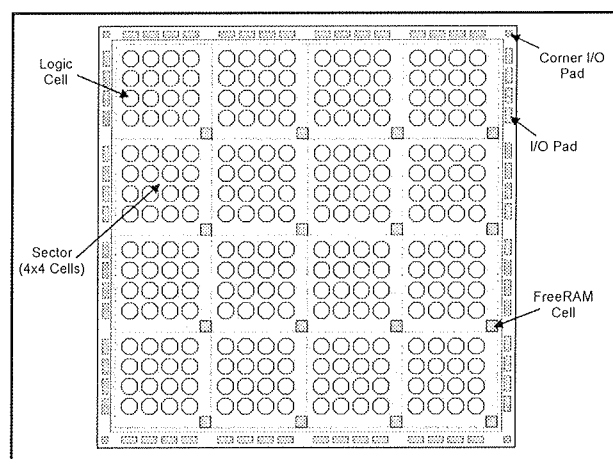


Fig. 3: Symmetrical array surrounded by I/O

We used a Cache-Logic FPGA from Atmel [9] as a reconfigurable DSP coprocessor [10]. Now it is possible to off-load compute-intensive as well as special tasks from DSP and execute them in a dynamically reconfigurable FPGA. In this way, we got a 2-chip embedded DSP solution, achieving significantly higher performance and lower power consumption on a relatively small board area. The FPGA architecture consists of thousands of logic cells, each containing a D-type register and a couple of logic gates, or

organised in rows and columns. The heart of the FPGA architecture is a symmetrical array of identical cells. An example of a very small (we used a 32 x 32) array is shown in Fig. 3. The regularity is corrupted every four cells by row and column busses and bus repeaters, turn points, clock lines, set/reset lines and RAM blocks. The individual cells are, as shown in Fig. 4, connected to five horizontal and vertical busses, as well as to its eight nearest neighbours. Fig. 5 shows the internal structure of the 8-sided cell. Independent configuration bits determine the input signals and different modes of operation. That is why all permutations are legal. Despite the immense number of possible combinations and therefore errors as well, the design is very well supported by an Integrated Development System (IDS), which lets designers create fast and predictable designs.

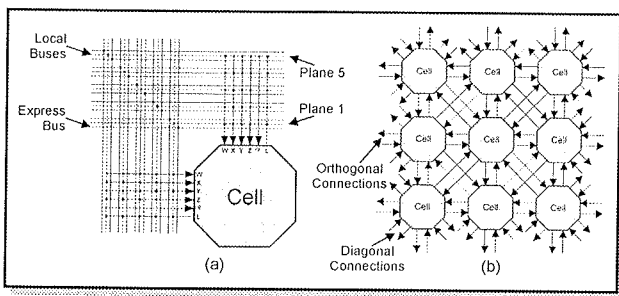


Fig. 4: Cell to bus connections (a) and cell to cell connections (b)

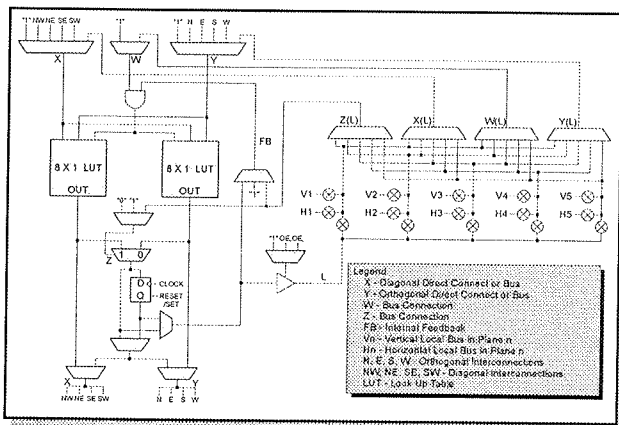


Fig. 5: Cell structure

On the other side, we used a DSP from Texas Instruments /11/. The TMS320C542-40 is just one member from a big family of fixed-point DSPs. It has an excellent performance/power consumption ratio and is for that very reason often used in mobile systems. The block diagram of the DSP shown in Fig. 6 represents the main parts of the processor. Features like advanced multibus architecture with three separate data and one program memory bus, dual-access on-chip RAM, 40-bit Arithmetic Logic Unit (ALU), 17 x 17 bit parallel multiplier, units for the Viterbi operator support, fast return from interrupt, power consumption

control, 40 MIPS of performance and finally an available C compiler are just some reasons for using this DSP.

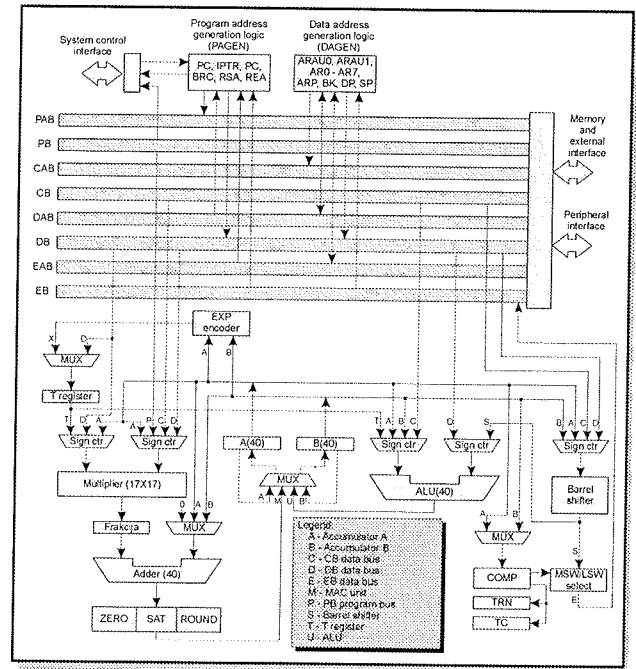


Fig. 6: TMS320C54x internal hardware

#### 4 Receiver implementation

In Fig. 7 we can see the block scheme of the whole test CDMA system. The signals  $w_i(t)$  from up to  $k$  transmitters  $TX_i$  ( $i=1, 2, \dots, k$ ) are merged in a common AWGN channel.

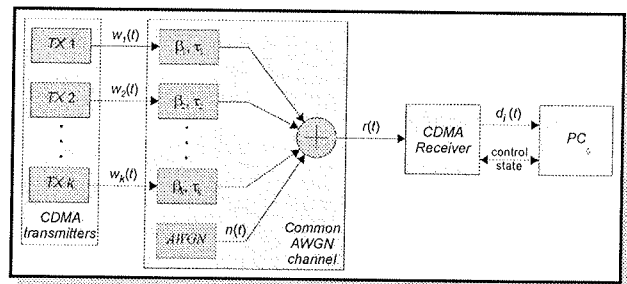


Fig. 7: Entire test CDMA system

In a real environment each signal is subject to multipath fading, but in our case we simplified this to a variety of time independent attenuations  $\beta$  and delays  $\tau$ . The joint signals together with the noise  $n(t)$  represent the input signal for the CDMA receiver  $r(t)$ . It is then simply denoted as

$$r(t) = \sum_{i=1}^k \sum_{m=1}^{N_m(i)} \beta_{(i,m)} w_i(t + \tau_{(i,m)}) + n(t)$$

$$r(t) \approx \sum_{i=1}^k \beta_i w_i(t + \tau_i) + n(t) \approx \sum_{i=1}^k \beta_i w_i(t) + n(t)$$

where  $N_m(i)$  represents the number of paths for the  $i$ -th signal,  $\beta_{(i,m)}$  attenuations and  $\tau_{(i,m)}$  delays of the  $i$ -th signal on the  $m$ -th path.

A personal computer (PC) performs control of the receiver and reception of the data stream  $d(t)$ . A more detailed block scheme of the CDMA receiver is shown in Fig. 8. For QPSK modulation support, two equal and independent branches for I (*in-phase*) and Q (*quadrature-phase*) channel are applied.

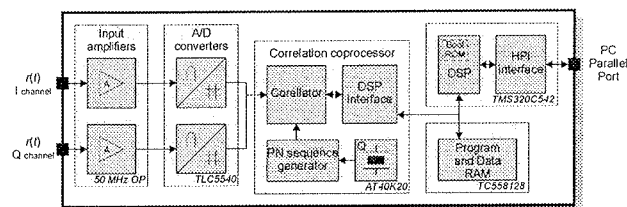


Fig. 8: CDMA receiver

The input signal level is adjusted by an amplifier and immediately digitised by means of rapid A/D converters. From this point onward, the signal processing is entirely digital. Digitised signals are then first pre-processed in the correlation coprocessor and then further processed by the DSP. The raw data stream  $d_i(t)$  and the control are transmitted over a Host Port Interface (HPI) to a PC.

Fig. 9 shows the correlator coprocessor's block scheme.

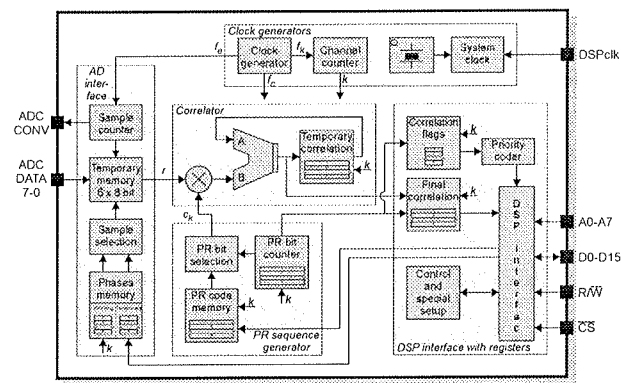


Fig. 9: Correlation coprocessor

All needed clocks, sequences and control signals are derived in the clock generator module from a single system clock. The A/D interface module takes care for start of the conversion, six samples deep temporary memory and proper sample selection upon current channel phase. The PR sequence generator module consists of a PR code memory for loading pre-generated PR sequences and PR counters for chip selection regarding the current channel. The central part is the correlator itself. The selected sample from the temporary memory is first multiplied with the bipolar PR bit and later digitally integrated using an adder and an intermediate correlation memory. When the PR counter reaches the last chip, the integrated value repre-

senting final correlation is moved to the final correlation memory and the intermediate memory is cleared. A correlation flag is set to inform the DSP on the availability of the correlation and, with regard to the priority, the channel number. As soon as the DSP reads the channel number and then the correlation value across the interface, the corresponding flag is cleared. The DSP interface behaves like an ordinary register-based peripheral device.

The correlation coprocessor is described in VHDL (VHSIC (Very High Speed Integrated Circuits) Hardware Description Language) which is an IEEE standard since 1987. It is a formal notation intended for use in all phases of the creation of electronic systems and it supports the development, verification, synthesis, and testing of hardware designs, communication of hardware design data, simulation of hardware descriptions as described in /12/. VHDL provides five kinds of design units to model a design. As an example, the VHDL syntax /13/ of the entity declaration, which describes the interface of the design to its external environment, is shown in Fig. 10. Other design units are architecture body, configuration declaration, package declaration and package body. Detailed description of the coprocessor is in /14/.

```
entity correlation_coprocessor is
port
(
--CLK
dsp_clk: in std_logic;
--A/D
ad_clk: out std_logic;
ad_oe: out std_logic;
ad_value: in std_logic_vector(7 downto 0);
--DSP
dsp_data: inout std_logic_vector(15 downto 0);
dsp_address: in std_logic_vector(7 downto 0);
dsp_rw: in std_logic;
dsp_is_n: in std_logic;
dsp_iostrb_n: in std_logic
);
end correlation_coprocessor;
```

Fig. 10: VHDL entity declaration of the coprocessor

The local copy of the spreading signal  $c(t)$  generated in the receiver has to be synchronised with the received signal

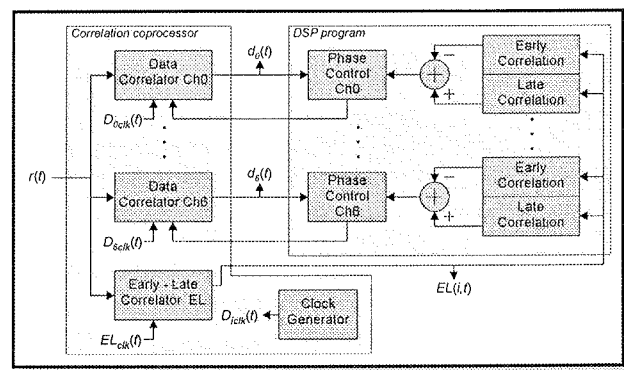


Fig. 11: Delay locked loop with data correlators

$r(t)$ . This is done with the help of a Delay Locked Loop (DLL), shown in Fig. 11, in two phases. A rough settlement to one chip period  $T_C$  is done in the searching phase for what we need  $T_{ACK}=N^2T_C$  time for each hypothesis. After that, in the following phase, the receiving of data is possible and a fine settlement down to a fraction of  $T_C$  is initiated. In this phase we need the results of an early-late correlator to control the individual phases of the local PR sequences with software DLL run on the DSP. An early or late correlation represents a correlation with a sample  $1/3T_C$  before or after the sample for the data correlator, respectively.

## 5 Results

The constructed and tested multi-channel receiver for direct sequence CDMA, based on a FPGA circuit and a DSP, enables simultaneous handling of seven channels. The maximum PR sequence length was 128 chips with a rate of 1 Mchip/s. With this sequence length, we can achieve a data transmission rate of 7.8125 kbit/s. To test the resistance of the receiver against noise and interference, we added a digitally generated Additive White Gaussian Noise (AWGN) to the received signal. For normal operation in an analog communication systems we need a signal to noise ratio of 17 dB or more. A CDMA system can, like all other digital systems, operate at a much lower signal to noise ratio. The tolerance to interference is proportional to the processing gain  $G_p$ . Because of the influence of MAI, we tested the receiver at a variety of active transmitters. For a bit error of  $P_b=10^{-3}$  we needed a signal to AWGN ratio of -10.5 dB and -6.0 dB for one or six active transmitters, respectively. This is about 3.7 dB and 7.8 dB behind the theoretical limits. In the time needed for one hypothesis ( $T_{ACK}=16$  ms) in the searching phase, we had 94% and 47% cases of successful synchronisation, respectively. The minimal DSP efficiency, which assures system operation in real time, is presented in Table 1. The results in a system without a correlation coprocessor are projected, because the efficiency of the used DSP was not sufficient for even a single channel. The results evidently show that the use of the coprocessor gives us an opportunity of using a 40 times less efficient DSP for the same result /15/.

Number of transmitters	K=1	K=6
<i>Without coprocessor</i>		
Searching phase (MIPS)	16.3	113.9
Following phase (MIPS)	49.7	348.0
Minimal DSP efficiency	49.7	348.0
<i>With coprocessor</i>		
Searching phase (MIPS)	1.3	8.9
Following phase (MIPS)	0.5	3.2
Minimal DSP efficiency	1.3	8.9

Table 1: Needed minimal DSP efficiency

## 6 Conclusion

The advantage of the receiver, mainly composed of software executed by DSP, proved well especially for the ability to change certain functions without the need for radical hardware modifications. This property extended also to FPGAs, since the structure of these circuits is no more defined with the masks used in the time of their manufacturing, but repeatedly formed at each initialisation. The structure is also easily changeable during FPGA activity, thus enabling adaptive algorithms. Beside that, changing FPGA with a bigger, faster, or even totally different one is not a problem any more, because of the description in VHDL. On the other side, the code for DSP, written in higher-level programming language like C, makes migration to a newer DSP possible without rewriting the whole software. Digital nature of the receiver allows elements with greater tolerance, the sensitivity to temperature and noise is low and at the production there is no need for special trimming as it is necessary in analogue realisation causing a cheaper production.

Some future improvements of this work include the use of a more powerful FPGA and DSP to increase the number and/or data transfer rate of the individual channels /15/ to ensure applicability in Wideband CDMA (WCDMA) communications /16/. For a more realistic measurements and practical use, a HF section with a digital oscillator like the COordinate Rotation Digital Computer Numeric Controlled Oscillator (CORDIC NCO), QPSK modulator, and codec should be added. Since power consumption and size have a big influence on the mobility of the receiver, the selection of the individual parts should be more careful.

## References

- /1/ Savo Glišić and Branka Vučetić. *Spread spectrum CDMA systems for wireless communications*. Artech House, Inc., Norwood, MA 02062, 1997.
- /2/ Keith K. Onodera and Paul R. Gray, A 75-mW 128-MHz DS-CDMA Baseband Demodulator for High-Speed Wireless Applications, *IEEE Journal of solid-state circuits*, 33(5):753-761, May, 1998.
- /3/ Andrew J. Viterbi. *CDMA: Principles of spread spectrum communication*. Addison-Wesley, Reading, Massachusetts 01967, 1998.
- /4/ Robert A. Scholtz. The Origins of Spread-Spectrum Communications. *IEEE Transactions on Communications*, COM-30(5):822-854, May 1982.
- /5/ Vijay K. Garg, Kenneth F. Smolnik, and Joseph E. Wilkers. *Applications of CDMA in wireless/personal communications*. Prentice-Hall PTR, Upper Saddle River, NJ 07458, 1997.
- /6/ Man Young Rhee. *CDMA cellular mobile communication & network security*. Prentice-Hall PTR, Upper Saddle River, NJ 07458, 1998.
- /7/ Laurence B. Milstein, Wideband Code Division Multiple Access, *IEEE Journal on selected areas in communications*, 18(8): 1344-1354, August, 2000.
- /8/ Esmael H. Dinan and Bijan Jabbari. Spreading Codes for Direct Sequence CDMA and Wideband CDMA Cellular Networks. *IEEE Communications magazine*, 36(9):48-54, September 1998.
- /9/ *AT40K FPGAs with FreeRAM*, Atmel Corporation, Rev. 0896B, January 1999.

- /10/ *DSP Acceleration Using a Reconfigurable Coprocessor FPGA*, Application Note, Atmel Corporation, Rev. 0724B, September 1999.
- /11/ *TMS320C54x DSP Reference Set, Volume 1: CPU and Peripherals*, Texas Instruments, August 1998.
- /12/ Roger Lipsett, Carl Schaefer, and Cary Ussery, *VHDL: Hardware Description and Design*, Kluwer Academic Publishers, Boston, 1989.
- /13/ Jayram Bhasker, *A Guide to VHDL Syntax*, Prentice-Hall PTR, Englewood Cliffs, NJ 07632, 1995.
- /14/ Peter Vicman, *Korelatorski koprocesor za večkanalni sprejemnik CDMA* – Diploma work, Maribor, April 2000.
- /15/ Filip S. Balan, *Večkanalni sprejemnik za CDMA z uporabo digitalnega signalnega procesorja in vezij FPGA* – Master thesis, Maribor, December 1999.
- /16/ Tero Ojanperä and Ramjee Prasad. *Wideband CDMA for third generation mobile communications*. Artech House, INC., 685 Canton Street, Norwood, MA 02062, 1998.

mag. Filip Samo Balan, univ. dipl. inž. el.  
izr. prof. dr. Zmago Brezočnik, univ. dipl. inž. el.  
Univerza v Mariboru  
Fakulteta za elektrotehniko, računalništvo in  
informatiko  
Smetanova 17, 2000 Maribor, Slovenija  
tel.: +386 2 220 72 02, fax: +386 2 251 11 78  
e-mail: {balan,brezocnik}@uni-mb.si

Prispelo (Arrived): 10.05.2001 Sprejeto (Accepted): 20.08.2001



# KLASIFIKACIJA V HITRIH OMREŽJIH: KOMPONENTE IN SISTEMI

Mihael Kaiser, Žarko Čučej

Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko, Slovenija

**Ključne besede:** komunikacije, omrežja komunikacijska, omrežja hitra, prenosi paketni, klasifikacije paketov, prenos podatkov, arhitektura stikal, deli sestavni, prepustnost sistema, gradniki

**Povzetek:** V članku opisujemo problematiko klasifikacije paketov v hitrih telekomunikacijskih omrežjih (2,5 in 10 Gb/s). Zaradi vedno hitrejših fizičnih povezav in kompleksnosti komunikacijskih naprav je v vozliščih potrebne vedno več procesorske moči. Proces klasifikacije je ključni dejavnik, ki vpliva na skupno prepustnost sistema. Uvodoma uvrščamo temo s stališča telekomunikacijskih potreb in trendov, v članku samem pa se omejimo na arhitekture komunikacijskih naprav in analizo gradnikov. V splošnem so sodobna stikala v omrežnih vozliščih zgrajena iz procesorja, hitrega pomnilnika in vezij z implementirano logiko. Zahteva po vedno hitrejših in inteligentnih napravah je povzročila hiter razvoj arhitektur stikal. V članku je podan hiter pregled razvoja do pete generacije, kjer analiziramo različne kombinacije gradnikov v sistemu. Temu sledi analiza komponent za implementacijo algoritmov klasifikacije, tehnike za izboljšanje zmogljivosti ter ilustracija omejitev obstoječih sistemov. Članek zaključujemo z zahtevami in predlogi za novo generacijo stikal, kjer bo posebej izpostavljena potreba po večji fleksibilnosti komponent v smislu programljivosti. V zaključku predstavljamo še vlogo funkcijskega programiranja v teh okoljih.

## Classification in High Speed Networks: Components and Systems

**Key words:** communications, communication networks, high speed networks, packet transmissions, packet classifications, data transmission, switch architecture, components, system throughput, building blocks

**Abstract:** The main topic in the paper is a problem of packet classification in high speed networks (2.5 and 10 Gbps). More processing power is needed in the nodes because of the ever increasing speed of physical links and the growing complexity of network devices. The process of classification is the essential factor impacting the throughput of whole system. It is the creator of traffic flows from users packets and requires multiple lookups per packet in different information tables (Fig. 1). A traffic flow is than elementary subject of further processing. Classical approach in building the modern high speed switches with the simple high over dimensioning of devices is no longer a promising solution for the economical use. We show that with such an approach the upper limit of the components used is reached. In the introduction the topic is classified from the point of view of telecommunication's requirements and trends. In the continuation paper describes architectures of modern communication devices and analyses the building blocks. A modern switch is typically built of a processor, a fast memory and integrated circuits with implemented logic. The main reason for fast evolution of the switch architectures lies in the requirement for ever faster and more intelligent devices in the network nodes. Service differentiation requires more intelligent treatment hundreds of traffic flows through the network. A preview of evolution path to the fifth generation of switch architectures is presented, with the analysis of different components which are appropriate for implementing the functionality of classification algorithms (Fig. 2). The evolution path is characterized mainly with the three bottlenecks. First, increasing speed of communication links requires intelligent interfaces. Secondly, after distribution of processing power among the main processor and intelligent interface cards a new bottleneck was evident on the interconnection path, that is a shared bus. Thirdly, when interconnection bottleneck is removed with the switch fabric the lack of processing power on interfaces became a bottleneck again. A solution has emerged in the form of the application specific integrated circuits (ASICs) which implement the time critical processing functionality in the hardware. Technics for improving the performance of classification algorithms are also shown with the illustration of the nowadays systems limitations. Among limitations the long accessing time of fast memories and the non-optimized instruction set of general processing units are the prevalent ones. The paper is concluded with requirements and suggestions for the new generation of switches, where the need for higher flexibility in the mean of programmability is exposed. Ever changing standards and market demands in the field with short time-to-market solutions require the use of highly programmable components for a fast adaptation to the new situation. A lot of expectation is put into the network processor, which combines the speed of application specific integrated circuits (ASICs) and the programmability of RISC processors. Therefore the functionality and the architecture of a network processor is described (Fig. 3), which is according to high investments possibly the hottest area in the processor industry today. The importance of functional programming in these environments is the closing theme.

### 1. Uvod

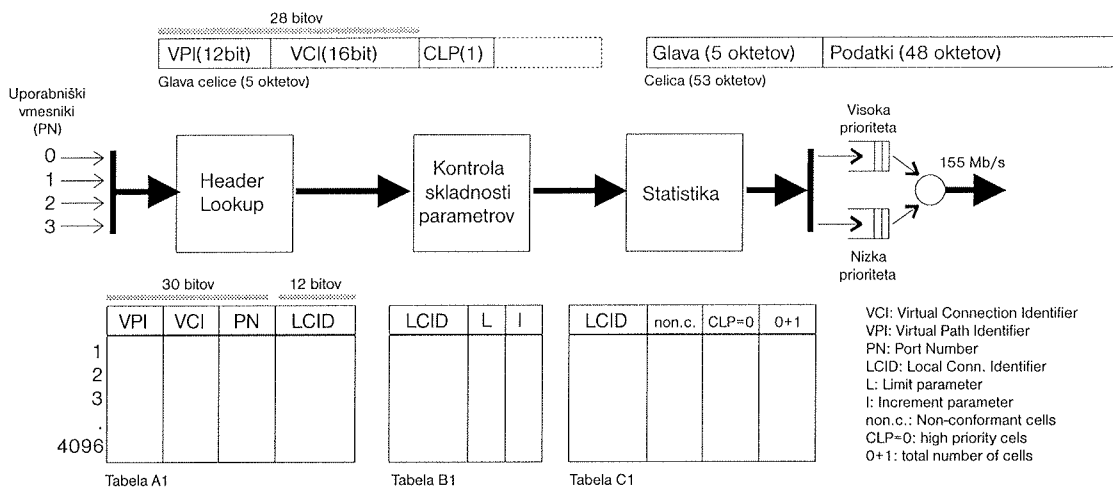
Živimo v obdobju, ko število uporabnikov svetovnega omrežja še vedno eksponentno narašča. Brez dvoma je eden glavnih dejavnikov za takšno stanje komercializacija Interneta. Vedno več je podjetij, ki imajo svoje poslovanje delno ali pa kar v celoti organizirano čez svetovno omrežje. To nenazadnje pomeni, da so pripravljena plačevati zanesljivost storitev čez omrežje. Seveda pa si različna podjetja *zanesljivost* različno predstavljajo. Največkrat je zahteva-

na ustrezna prepustnost zvez, da bodo naročniki ob pregledovanju spletnih strani tega podjetja deležni konstantne zmogljivosti sistema (hitre strani). Pri drugih morda uporabljajo videokonferenčno sestankovanje kot alternativo za visoke potne stroške in kronično pomanjkanje časa. Zato je zanesljivost storitve v tem primeru ovrednotena v povezavi s kakovostjo prenašane video slike. Spet tretji potrebujejo le stalen dostop do Interneta. Povsem logično je, da zanesljivost storitev čez omrežje nima ene same cene; vplejano je ti. razlikovanje med storitvami.

V tehničnem smislu pomeni diferenciacija<sup>1</sup> med storitvami vpeljavo mehanizmov, s katerimi ima omrežje možnost krmiliti porabo skupnih omrežnih virov<sup>2</sup> za posameznega uporabnika oz. njegov prometni tok. Upravljanje prometa v omrežjih je skupno ime za nabor teh mehanizmov. Hiter pregled delovanja teh mehanizmov si oglejmo na primeru preprostega multiplekserja prometnih tokov v večstoritvenem omrežju ATM (Asynchronous Transfer Mode), ki je prikazan na sliki 1.

Prikazan multiplekser zbere štiri fizične prometne tokove z vhodnih vmesnikov v skupen izhodni vmesnik kapacitete 155 Mb/s. Komunikacija čez omrežje ATM poteka po navidezni kanal (Virtual Channel Connection, VCC) in po navidezni poti (Virtual Path Connection, VPC); le te tvorijo več navidezni kanalov (agregacija). Na sliki 1 je prikazan zbirni element, ki podpira 4096 navidezni kanalov s skupno prepustnostjo 155 Mb/s. Paketi so fiksne dolžine, ki znaša 53 oktetov. Komunikacija se začne po predhodni vzpostavitvi zveze iz navidezni povezavi (VCC ali VPC) čez omrežje. Vsaka celica vsebuje glavo, dolgo 5 oktetov (glej sliko 1), v kateri so med drugim naslednja tri polja: polje VPI (Virtual Path Identifier) vsebuje identifikator navidezne poti, VCI (Virtual Channel Identifier) je identifikator navidezne kanala, po katerem potuje celica, CLP (Cell Loss Priority) je zastavica prioritete<sup>3</sup>.

glave celice v tabeli A1 (ti. Header Lookup). V primeru, da iskane kombinacije ni, se celica takoj zavrže. Običajno pa zadetek vedno obstaja; tedaj se zgodi transformacija dolgega naslovnega polja (30 bitov) v krajši lokalni<sup>4</sup> identifikator (LCID, ki je za 4096 povezav dolg le 12 bitov). Smisel transformacije je krajši in enojen ključ, zato je v nadaljevanju iskanje po tabelah hitrejše. Sledi kontrola skladnosti parametrov prometa. Splošen promet v sodobnih omrežjih ima značilnosti rafala; pojavlja se neenakomerno, ko pa nastopi, zasede kanal v izbruhu. Zato s posebnim algoritmom<sup>5</sup> primerjamo trenutne vrednosti parametrov prometa z dogovorjenimi vrednostmi ob vzpostavljanju zveze. Algoritem skladnosti se najprej inicializira z vrednostima I in L iz tabele B1 (za aktualen LCID), nakar se meritev skladnosti tudi izvede. V primeru negativnega izida (prehitra celica in/ali predolg izbruh celic) se celico takoj zavrže. Sicer sledi faza vpisa statistike za izbran prometni tok. Odvisno od izida prejšnje faze se osvežijo polja v tabeli C1 za aktualen LCID. Temu sledi še razvrstitev celic v čakalne vrste. V obravnavanem primeru imamo samo dve čakalni vrsti (za celice z višjo prioriteto in preostale), nič nenavadnega pa ni, če jih je več deset do več sto (večja razdrobljenost, širši spekter storitev). Sledi še strežba celic iz čakalnih vrst, najprej tiste iz vrste z višjo prioriteto, ter njihovo posredovanje po paralelno serijski pretvorbi čez izhodni port naprej v omrežje.



Slika 1: Preprost zbirni element v večstoritvenem omrežju ATM.

Vsi štirje fizični tokovi se najprej pretvorijo iz serijskega v paralelni format in se zberejo na skupnem hitrem vodilu. Prične se procesiranje (glave) celice, ki poteka v več fazah. Najprej se poišče dana kombinacija VPI, VCI, PN polj iz

Na kratko, omrežje na osnovi informacije v glavi paketa in informacije iz podatkovne baze (ki jo vzdržujejo npr. krmilni protokoli) najprej prepozna prometni tok, tako identificiranemu paketu določi lokalni identifikator (LCID) za

1 Diferenciacija v splošnem pomenu. Diff. Serv., kot jo definira Internet Engineering Task Force (IETF), je le poseben primer modela storitev.  
 2 Najbolj značilna (dragocena) skupna omrežna vira sta pasovna širina in pomnilniški prostor.  
 3 Cell Loss Priority (CLP); če lokalno v omrežju nastopi zamašitev, se prične najprej z izločanjem celic s postavljenimi zastavico CLP, šele nato po potrebi tudi prednostni promet (celice s CLP=0).  
 4 Lokalnost v smislu procesiranja celic znotraj ene naprave.  
 5 Leaky Bucket (počeno vedro) je standarden algoritem za kontrolo skladnosti parametrov prometnega toka. Parametra I (Increment) in L (Limit) določata minimalen časovni razmik med dvema zaporednima celicama in največjo dolžino izbruha za dan prometni tok.

hitrejšje iskanje zapisov v tabelah v kasnejših fazah procesiranja tega paketa.

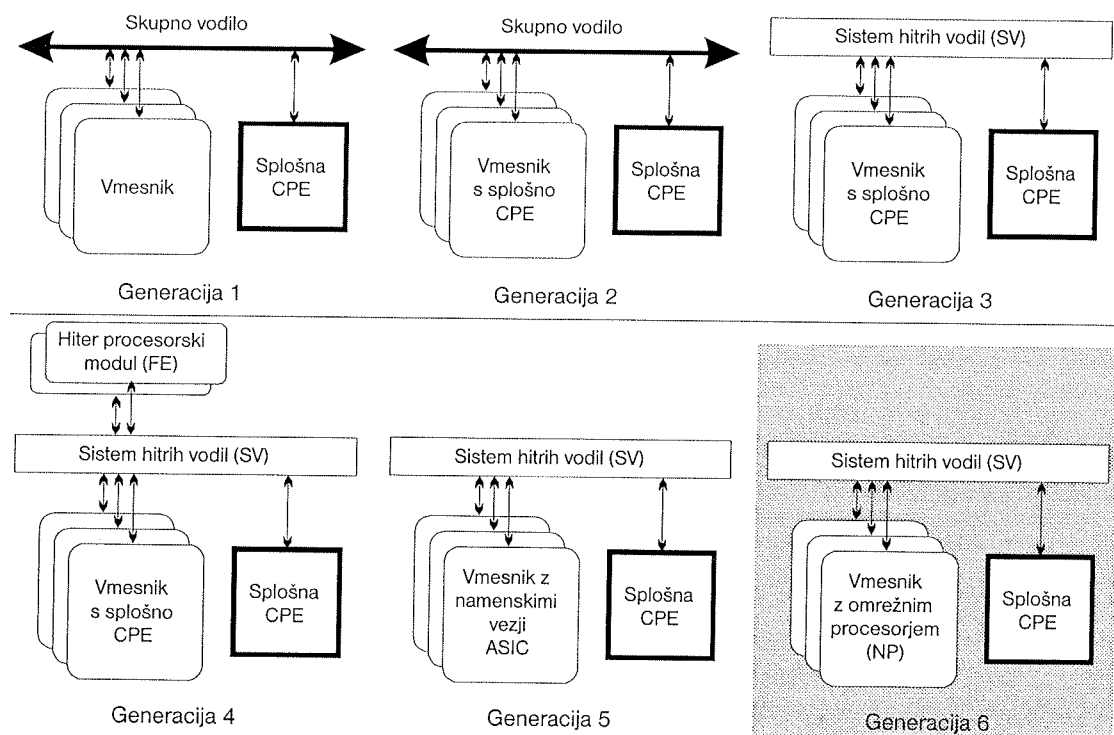
Trend naraščanja števila uporabnikov Interneta smo že omenili. Dodajmo še ugotovitev, da poraba pasovne širine na aplikacijo/uporabnika prav tako narašča, obenem se v sodobnih omrežjih zahteva še diferenciacija med storitvami. Posledica tega so vedno hitrejšja omrežja, kjer pa postaja problematično dejstvo, da je v takem omrežju potrebno v vedno krajšem času narediti vedno več. V tem članku opisujemo problematiko klasifikacije prihajajočih paketov v hitrih omrežjih, saj je le-ta ključni dejavnik, ki vpliva na skupno prepustnost sistema. V drugi sekciji je povzetek razvoja arhitektur hitrih stikal. V tretji sekciji analiziramo komponente in različne tehnike za izboljšanje algoritmov klasifikacije z ilustracijo omejitev. V četrti sekciji so zbrane zahteve za omrežni procesor in opis šeste generacije arhitektur.

## 2. Razvoj arhitektur hitrih stikal

Napredek v tehnologiji izdelovanja in uporabe optičnih vlaken je imel za posledico, da se prav vlakna množično uporabljajo kot najbolj primeren fizični medij v svetu sodobnih komunikacij. Še več, njihova teoretična pasovna širina za nekaj razredov presega sposobnosti obstoječih omrežnih stikal, kjer je v naslednjih dveh letih pričakovati naprave s prepustnostjo 2,5 oziroma 10 Gb/s /6/. Tako so ponovno naprave tiste, ki predstavljajo ozko grlo v sodobnih telekomunikacijskih sistemih. Potreba po vedno večji hitrosti procesiranja paketov pa ne prihaja samo zaradi naraščajočih hitrosti komunikacijskih linij (in posledično vmesnik-

ov), temveč tudi zato, ker postajajo naprave v vozliščih vedno večje /1/. Zaradi velikega števila vmesnikov prihaja do problemov hitre strežbe v tako velikem sistemu. Pri načrtovanju sodobnih stikal imamo na izbiro številne kombinacije gradnikov (vsebina 3. sekcije), v glavnem pa je potrebno paziti, da bo nastali izdelek zanesljiv in hiter. Prvo zahtevo izpolnimo s podvajanjem strojnih delov, težava pa nastopi pri hitrosti. Prav zahteva po vedno večji prepustnosti naprav je glavni motiv razvoja komunikacijskih stikal. V nadaljevanju podajamo kratek povzetek tega razvoja (slika 2).

Arhitektura stikal in usmerjevalnikov prve generacije je bila načrtovana s poudarkom na zanesljivosti vzpostavljanja in vzdrževanja zvez, hitrost sistema je bila drugotnega pomena. Sistem je sestavljen iz množice vhodno/izhodnih vmesnikov, ki so z vodilom povezani s centralno procesorsko enoto (CPE). Paket vstopi skozi vhodni vmesnik, po serijsko paralelni pretvorbi ga le-ta posreduje čez vodilo do CPE. Tam se določi naslov izhodnega vmesnika (ti. header lookup), odvisno od naslova končne destinacije, ki se nahaja v glavi paketa. CPE nato posreduje paket čez vodilo do izhodnega vmesnika in naprej v omrežje. Zmogljivost opisanega sistema je odvisna od prepustnosti vodila (vsak paket gre dvakrat čez vodilo) in hitrosti procesiranja paketa v CPE. V času nastanka te arhitekture je bilo zelo pomembno obdržati fleksibilnost sistema zaradi nenehno spreminjajočih se komunikacijskih protokolov. Zato je bil izbran izrazito centraliziran sistem s splošno CPE, saj zaradi stalnih sprememb ni bilo primerno naprav optimirati za določen protokol. To je obenem tudi čas intenzivnega razvoja večopravilnih operacijskih sistemov za delo v realnem času /9/



Slika 2: Razvoj arhitektur komunikacijskih stikal

Skupno vodilo je bilo najbolj izrazito ozko grlo, ki so ga skušali odpraviti s stikali druge generacije. Z inteligentnimi vmesniki se procesiranje paketov porazdeli med glavnim procesorskim modulom in vmesniki, ki so opremljeni z lastno CPE in predpomnilnikom. S tem se posredno sprosti tudi vodilo. Z bolj inteligentnim pristopom se da večino paketov posredovati z vhodnih vmesnikov do izhodnih kar lokalno, brez posredovanja glavne CPE. Pri načrtovanju te arhitekture je namreč upoštevano dejstvo, da pri večini zvez pride do prenosa velikega števila paketov z enakim končnim naslovom, zato je smiselno vzdrževati del podatkovne baze o aktualnih naslovih lokalno na vmesnikih v predpomnilniku. Tako pride do posredovanja paketa z vhodnega vmesnika čez vodilo do glavne CPE in nazaj čez vodilo do izhodnega vmesnika le pri prvem paketu neke zveze. Vrnjena informacija (številka izhodnega vmesnika s pripadajočim končnim naslovom) se vpiše še v lokalno bazo na vmesniku, zato ta vhodni vmesnik vse naslednje pakete z istim končnim naslovom pošlje čez vodilo neposredno do ustreznega izhodnega vmesnika. Večina paketov vodilo zaseda le enkrat, v predpomnilniku vmesnika pa je prostora za več 10 do več 100 naslovnih parov. Prav omejenost predpomnilnika pa povzroča, da je zmogljivost te arhitekture odvisna od narave prometa (glej sekcijo 3).

V stikalih tretje generacije je skupno vodilo zamenjal sistem hitrih vodil (ti. switch fabric), ki je popolnoma odpravil ozko grlo na notranjih povezavah med vmesniki in glavno CPE. Sistem vodil (SV) je sposoben prenašati pakete nekajkrat hitreje, kot jih je sposobna dostavljati (in obdelati) kate-rakoli CPE. Zato se je iz te arhitekture kmalu razvila nova generacija, ki bolje izkorišča veliko prepustnost SV.

V poskusih, da bi povečali prepustnost inteligentnih vmesnikov, je bilo potrebno nadomestiti klasično CPE. Vendar namestitve hitrih in zato dragih procesorjev na vsak vmesniški modul ne da komercialno zanimivega izdelka. Stikala so v splošnem drage naprave, zato je strošek na vmesnik pomemben indikator pri odločanju za široko uporabo. Zato so dodali v stikala četrte generacije sklop modulov s hitrimi procesorji za posredovanje pri procesiranju paketov (ti. forwarding engine, FE). Gre za implementacijo koncepta paralelnega procesiranja paketov; FE je večprocesorska enota hitrih procesorjev, ki je čez sistem hitrih vodil SV dostopna vsem vmesnikom. V primeru polne zasedenosti procesorske moči lokalno na vmesniku le-ta na novo prispelega paketa ne postavi v čakalno vrsto, temveč posreduje glavo paketa čez SV do FE in ta pridobi informacijo o izhodnem vmesniku, ter le-to vrne do vhodnega vmesnika, od koder je zahteva za pomoč prišla. Vhodni vmesnik nato na osnovi vrnjene informacije izvede posredovanje celotnega paketa do izhodnega vmesnika. Vmesniki s ceneni CPE so še vedno sposobni lastnega procesiranja paketov (kot v tretji generaciji), vendar le za neko povprečno zasedenost kanala. Ko pa nastopi polna zasedenost (vršna bitna hitrost) pa lokalna CPE višek vhodnih paketov posreduje do FE.

Arhitektura temelji na dejstvu, da vsi vmesniki ne bodo hkrati polno zasedeni, zato je draga inteligenca v obliki FE dana v souporabo. To je tudi eden izmed načinov za doseglo nizkih stroškov na vmesnik.

V tej arhitekturi je prvič definirana počasna in hitra pot posredovanja paketov skozi stikalo. Vsak paket, ki se ga neposredno prenese z vhodnega na izhodni vmesnik, brez posredovanja CPE, je posredovan po hitri poti. Če pa posreduje CPE (npr. s strani FE) pravimo, da je šel paket po počasni poti. V interesu oblikovalcev arhitekture je, da zadržijo čimveč paketov v hitri poti in da je skupen procesorski modul FE čimveč v uporabi. Nastopi konfliktna situacija, saj vsaka uporaba FE pomeni prenos po počasni poti. S tem smo že napovedali potrebo po spremenjeni arhitekturi.

V peti generaciji komunikacijskih stikal klasičen CPE na vmesnikih zamenja mnogo hitrejša in cenejša namensko integrirano vezje s fiksno funkcionalnostjo (ASIC). S tem se iz hitre poti povsem izloči pomembna programljiva komponenta, namreč CPE. Vsi podatkovni paketi se prenašajo po hitri poti, po počasni poti gredo le krmilni paketi. Arhitekturo pete generacije ima večina današnjih stikal in usmerjevalnikov z ločenim delom za usmerjanje paketov (počasna pot) in delom za posredovanje (hitra pot).

### 3. Osnovne komponente in omejitve sistemov (diskusija)

V prejšnji sekciji smo prikazali pregled razvoja arhitektur omrežnih stikal, ki je posledica nenehnega prilagajanja vedno kompleksnejših naprav za delovanje v vedno hitrejših omrežjih. Izkaže se, da je najbolj kritično ozko grlo pri strežbi v hitrih omrežjih čas, potreben za določitev naslova naslednjega skoka /10/. Novejša stikala bodo podpirala poleg tega še diferencirane storitve, kar pomeni, da se pojavijo poleg klasičnega preiskovanja po bazi naslovov še dodatna preiskovanja zaradi potrebe po filtriranju in klasificiranju prihajajočih paketov (slika 1).

#### A. Proces klasifikacije

Iz primera v prvi sekciji (slika 1) je razvidno, da je proces posredovanja paketa (hitra pot) v začetni fazi sestavljen iz ti. Header Lookup-a (HL), ki mu sledi še klasifikacija paketa. Oba postopka sta si podobna, zato pogledimo najprej prvega. HL je postopek preiskovanja po tabeli naslovov destinacij (oziroma njihovih okrajšav, ti. prefiksov<sup>6</sup>) s ključem naslova z namenom najti naslov naslednjega skoka. Iskanje se konča pri tistem zapisu, ki je enak (se najboljše ujema) naslovu destinacije iz glave prispelega paketa. Tabela naslovov vsebuje več tisoč (lahko tudi več sto tisoč) zapisov. Ker pa so naslovi v tabeli zapisani v obliki prefiksov, je zadetkov v splošnem več. Veljaven je zapis iz tabele z najdaljšim prefiksom (Najboljše ujemanje). Dober pregled

6 Pojem prefiksa najenostavneje razložimo na analogiji s telefonskimi številkami, kjer so omrežne skupine prefiksi dolžine dve.

problematike HL v okolju s protokoli IP in ustreznih postopkov najdemo v /15/. Postopku HL sledi postopek filtriranja in klasifikacije paketov, ki je definiran kot identifikacija prometnega toka (na osnovi pregledovanja vsebine glave paketa). Za vsak prometni tok je nato v tabeli storitev definirana akcija, ki naj se izvede nad tem paketom, da bodo izpolnjene zahteve storitve, ki ji prepoznan podatkovni tok pripada. Ugotovimo, da gre pri obeh postopkih, HL in klasifikaciji paketov, za iskanje pravega zapisa v podatkovni bazi glede na vhodno vrednost ključa, ki se skriva v glavi prispelega paketa. Zato v nadaljevanju podajamo poenoten opis komponent za implementacijo kateregakoli od obeh postopkov.

## B. Komponente za implementacijo z omejitvami

Klasifikacija v praksi pomeni iskanje po tabeli z več komponentnim ključem; vrednosti posameznih komponent (polj) prinese paket v svoji glavi. Najde se identifikator akcije, ki se naj nad tem paketom izvede (npr. zavrzji, znižaj prioriteto, označi, brez akcije...). V bistvu gre za preslikavo sestavljenih in dolgih ključev v enojne in krajše. Na sliki 1 je prikazan primer tri-komponentnega ključa (VPI, VCI, PN) v skupni dolžini 30 bitov, ki ga preslikamo v enojni ključ (LCID) dolžine 12 bitov. Da bo algoritem klasifikacije praktično uporaben v hitrih omrežjih, se zanj zahteva predvsem kratek iskalni čas in majhna velikost uporabljene podatkovne strukture za implementacijo tabele (oziroma v splošnem baze) /5/. Obe izpolnjeni zahtevi omogočata hranjenje tabel v hitrem pomnilniku. Hitrost pregledovalnega algoritma je odvisna od števila poskusov, preden najdemo iskan zadelek (branje vsebine pomnilnika), in hitrosti dostopa do hitrega pomnilnika. Med časovno kritične operacije spada poleg branja še operacija osveževanja zapisov tabele. Merjenja prometnih vzorcev v hitrih omrežjih kažejo, da je večina podatkovnih paketov TCP/IP narave (90% vseh paketov), od tega približno 45% takih, ki so dolgi le 40 oktetov (paketi za potrditev) /18/. /10/ navaja povprečen čas, v katerem pride do zahteve po osveževanju tabele naslovov okoli 2 minuti. Iz opisanega sledi, da je za implementacijo podatkovne baze (tabel) priporočljivo uporabiti zapletene podatkovne strukture, s katerimi optimiramo čas iskanja pri branju iz baze na račun časovno daljših operacij osveževanja. Standardna podatkovna struktura je drevo /15/. Posamezen zapis v tej strukturi ustreza poti od debla do enega od listov. Daljši kot je prefiks, bolj specifičen je naslov, iz večih vej je sestavljena pot. Struktura torej podpira komprimiran zapis, zato je varčna glede pomnilniškega prostora za hranjenje celotne baze. Vendar je takšna rešitev kljub varčnosti na račun večkratnih dostopov pri branju slabost za uporabo v sodobnih sistemih, saj cene hitrih pomnilnikov stalno upadajo.

V prvih generacijah stikal in v večini današnjih manjših sistemov naprave zaradi zahteve po nižji ceni izkoriščajo dejstvo, da se komunikacija v določenem časovnem obdobju odvija le na delu zvez. Uporaba predpomnilnika (ti. cache) omogoča, da se na vmesniku namesto celotne podatkovne baze vanj shranjujejo zapisi le za aktivne zveze. Na ta način dobimo visoko zmogljiv sistem z manj hitrega pom-

nilnika. Slaba stran te tehnike je, da je zmogljivost sistema odvisna od narave prometa; tehnika daje dobre rezultate za primere, ko so podatkovni tokovi stalni. Če pa prihaja le do kratkih komunikacij, je frekvenca pojavljanja novih tokov (in s tem novih zapisov v hitrem pomnilniku) velika, zato vedno pogosteje prihaja do počasnega osveževanja (prenašanja) duplikatov zapisov iz originalne baze v predpomnilnik in učinek predpomnilnika je močno zmanjšan.

Naslednja tehnika za izboljšanje zmogljivosti algoritmov klasifikacije je uporaba vsebinsko naslovljivega pomnilnika (ti. CAM). CAM je pomnilnik z integrirano logiko za hitro iskanje po pomnilniku. Najprej ga je potrebno napolniti, v fazi uporabe pa za iskan podatek vrne naslov lokacije. Preiskovanje se izvrši v enem ciklu, saj se iskan podatek išče hkrati po celotnem polju. V primeru, da je zadetkov več, prioriteten dekodler izbere en zadetek. Dobra lastnost teh elementov je, da podatkov ni potrebno sortirati ali indeksirati. Zaradi paralelnega iskanja imajo večjo porabo moči, kar je njihova največja ovira pred množično uporabo v velikih sistemih, kjer so tabele (in s tem pomnilniško polje) velike. /11/ navaja primer klasifikacije v 10Gb/s sistemu, kjer ob hitrosti 25 milijonov naslovov na sekundo za pregledovanje po tabeli, veliki 1 milijon zapisov, bi za rešitev s CAM ta porabil 50W moči, medtem ko z uporabo namenskih procesorjev dosežejo enako zmogljivost s porabljeno močjo pod 10W. Poleg navadnih CAM, ki pomnijo le binarno informacijo, se izdelujejo še ternarni CAM (ti. TCAM), kjer je možno pomnjenje tudi nedefiniranega stanja /14/. Zato porabijo manj pomnilniškega prostora za pomnjenje prefiksov, saj ni potrebno shranjevati poleg naslova še maske. V primerjavi z SRAM so dražji; TCAM, 100MHz, 2Mb, 14W stane 70USD, medtem ko SRAM, 200MHz, 8Mb, 2W stane 30USD (marec 2001, /5/).

Zelo uporabna tehnika za hitro iskanje je tudi ti. razpršena tabela (Hash Table). Njen koncept opisujemo s pomočjo tabele A1 na sliki 1. Najkrajše iskanje po tabeli dobimo, če paket v svoji glavi prinese vrednost indeksa (ključa) v tabeli. Vendar takšno neposredno iskanje pride v upoštevanje le v primerih, ko dolžina N tabele približno ustreza številu vseh kombinacij n ključa; v tabeli A1 je dolžina ključa 30 bitov, torej je vseh možnih kombinacij ključa  $n=2^{30}$ . Tabela A1 pa je dolga samo  $N=2^{12}$  (=4096) zapisov. Če bi uporabili neposredno indeksiranje, bi morala biti tudi tabela A1 dolga  $2^{30}$  zapisov, od katerih je le  $2^{12}$  (=0,0004%) dejansko koristnih. Če bi uporabili CAM dolg 4096 zapisov problem velike neizkoriščenosti pomnilnika odpade, saj pri CAM sortiranje ni potrebno. Razpršena tabela izkorišča podobno metodo, kjer s pomočjo posebne razpršitvene funkcije (Hash Function) vseh  $2^{30}$  vhodnih kombinacij čimbolj enakomerno razdelimo med  $2^{12}$  vrednosti. Pomembno pri tem je, da čim redkeje dve različni vhodni vrednosti preslikamo v isto izhodno vrednost (trk). Verjetnost zaporednih trkov je odvisna od izbrane razpršitvene funkcije. Verjetnost trka se še dodatno zmanjša, če uporabimo več zaporednih preslikav. Prav pojav trkov povzroča nedeterminizem iskalnega časa, kar omejuje uporabnost te softverske tehnike v hitrih sistemih.

Literatura navaja še številne hibridne tehnike (zgoraj omenjenih). Dober pregled slednjih navaja /5/.

**C. Ilustracija omejitev**

V tabeli 1 so zbrani časi dostopa (enkratno branje) za različne hitre pomnilnike, ki se uporabljajo v današnjih sistemih /17/. Če imamo linijo s kapaciteto 10 Gb/s in želimo realizirati posredovanje kratkih paketov (40 zlogov) pri polni hitrosti, potem je izračunan strežni čas enak 10Gbps / 320b, kar je približno 32 ns. Z ozirom na tabelo 1 bi morali z uporabo pomnilnika SRAM že v nekaj poskusih najti pravi zapis, saj vsota dostopnih časov ne sme preseči izračunanih 32 ns. Praktično bi bil uporaben le vsebinsko naslovljiv pomnilnik (CAM).

pomnilnik	čas enkratnega dostopa [ns]
DRAM	60-100
SRAM	10-20
on-chip DRAM	10
on-chip SRAM	1-5
CAM	15

Tabela 1: različni bralni časi (enkratno dostop) za različne hitre pomnilnike /17/.

Za še boljšo ilustracijo omejenosti obstoječih sistemov podajamo informativni izračun idealiziranega sistema za posredovanje kratkih paketov z eno samo vhodno/izhodno linijo (vmesnikom) kapacitete 1 Gb/s, hitrim pomnilnikom in CPE, ki so povezani na hitro vodilo.

širina hitrega vodila: 64 bitov  
 frekvenca vodila: 50 Mhz  
 => pasovna širina vodila = 50Mhz x 64b = 3.2Gb/s

Pasovna širina hitrega vodila je 3.2 Gb/s, od tega je 1 Gb/s porabi vhodni paketni tok, enako izhodni. Tako ostane proste pasovne širine za komunikacijo CPE s hitrim pomnilnikom (preiskovanje in klasifikacija) le še ena tretjina, to je 1.2 Gb/s.

velikost kratkega paketa: 40B = 320 bitov  
 pas. širina vh./izh. vmesnika: 1 Gb/s  
 => prosta p.š. vodila = 3.2-1-1 = 1.2Gb/s

Če preračunamo kapaciteto vhodnega vmesnika (za 320 bitne pakete) in največjo paketno hitrost na 64 bitov širokem paralelnem vodilu, izraženo v paketih, ugotovimo, da ima CPE na voljo največ 6 operacij čez vodilo do hitrega pomnilnika na vsak paket. Če odmislimo osveževanje tabele to pomeni, da je potrebno v nekaj 1000 vrstic dolgi tabeli v najslabšem primeru v šestih poskusih najti pravi zapis, kar je iluzorno.

vh. paketna hitrost: =1Gbps/320b=3.125M pk./s  
 max. pak. hitrost na vodilu: =1.2Gbps/64b=18.75Mop./s  
 => max. št. operacij / paket = 18.75M / 3.125M = 6

Če je uporabljena CPE 200 MHz procesor, ki ima instrukcijski cikel enak strojnemu ciklu za cel nabor instrukcij, potem je največje število instrukcij, ki jih procesor sme porabiti pri obdelavi kratkega paketa za strežbo pri polni hitrosti linije, enako 64. Tudi tukaj je nesmiselno pričakovati asemblersko kodo za delo z drevesno strukturo, dolgo vsega 64 instrukcij.

sistemska frekvenca CPE: 200MHz  
 (1 instrukcija / cikel)  
 => max. št. instr. / paket = 200M / 3.125M = 64

Iz prikazanega sledi, da je v hitri arhitekturi poleg hitrega procesorja najdragocenejši skupni vir še prosta pasovna širina notranjega vodila za komunikacijo CPE s pomnilnikom. Raziskave kažejo, da je za strežbo linije s kapaciteto 10 Gb/s potrebna prosta pasovna širina za komunikacijo s hitrim pomnilnikom okoli 500 Gb/s, pri tem je potrebna še vsaj 128 Mb hitrega pomnilnika /4/. Zato je tehnološki trend čimmanj krat dostopati do pomnilnika. Rešitve se nakazujejo v obliki zelo širokih vodil za dostop (360 bitov), oziroma zelo širokih on-chip pomnilnikov (16 Mb, 512b širine, /4/).

**4. Zahteve in predlogi novih sistemov**

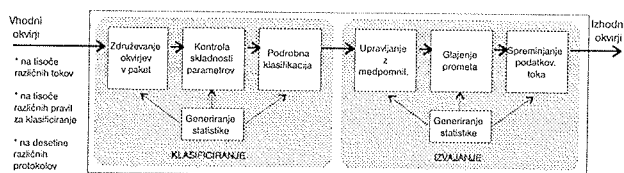
Načrtovalci sodobnih komunikacijskih naprav za uporabo v hitrih omrežjih imajo pri svojem delu na izbiro veliko možnosti, da z novim sistemom optimalno zadostijo postavljenim zahtevam. Izziv je čimbolje in za čim daljši čas dostiti prisotnim kompromisom. V drugi sekciji smo prikazali razvoj arhitektur stikal, ki ga je povzročila zahteva po vedno hitrejši strežbi. Kar pet generacij se je zvrstilo v komaj dobrem desetletju, zato se samo po sebi postavlja vprašanje, kako dober je koncept slednje in kako dolgo bo uspešno kljubovala.

**A. Hitrost ali programljivost**

Po eni strani se je okoli ideje o uporabi strojno implementirane funkcionalnosti v časovno najbolj kritičnih delih sistemov razvila zelo močna industrija integriranih vezij s fiksno funkcionalnostjo (ASIC). Prav z uporabo gradnikov z nespremenljivo funkcionalnostjo pa tvegamo zastarelost sistema še pred njegovo široko proizvodnjo. Vezja ASIC sicer podpirajo zelo hitro procesiranje paketov (ti. wire-speed performance) in so zelo ekonomična v smislu porabljene silicijeve površine na funkcionalnost in porabe električne energije, sam razvoj takšnega vezja pa traja od 12 do 18 mesecev, zato ne omogočajo hitrega prilagajanja novim zahtevam na tržišču. Obenem zaradi dolgega razvojnega obdobja veliko proizvajalcev komunikacijskih sistemov uporablja v svojih izdelkih vezja ASIC, ki jih kupijo na trgu. S tem se zelo zmanjša možnost konkurenčnega boja, saj je iz enakih gradnikov fiksne funkcionalnosti težko narediti izdelek, ki se bo bistveno bolje obnašal od konkurentovih.

Po drugi strani je programljivost komponent najboljše jamstvo za fleksibilnost sistema. Z vključitvijo RISC procesorjev v sisteme pridobimo (navidežno) univerzalnost. S tem

pa se žrtvuje toliko na hitrosti sistema, da je le-ta zastarel že v konceptu. To jasno kaže tudi razvoj arhitekture stikal, ki smo ga opisali v drugi sekciji. Zato se veliko pričakuje od novega gradnika, ki bo bistveno pripomogel v naslednji (šesti) generaciji arhitektur stikal. Glavne zahteve za nov gradnik izvirajo iz izkušenj in omejitev prejšnjih generacij in so naslednje /12/: (1) nov gradnik mora podpirati osnovne funkcije za posredovanje paketov; (2) njegovo mesto je v hitri poti (zamenjava za ASIC, glej sliko 2), zato mora delovati "at-wire-speed"; (3) biti mora enostavno programljiv in visoko programljiv; (4) njegova funkcionalnost naj bo razširljiva za uporabo v velikih sistemih tudi čez čas. Nov gradnik, s katerim vodilna svetovna podjetja procesorskih vezij napovedujejo rešitev kompromisa hitrost-fleksibilnost, se imenuje omrežni procesor (Network Processor, NP). NP podpira implementacijo časovno kritične funkcionalnosti pri posredovanju paketov v hitri poti v obliki programov, ki se izvajajo na namensko razvitem procesorskem sistemu /1/. Nov gradnik omogoča dodajanje, razširitev in spreminjanje funkcij tretje do sedme plasti OSI modela v obliki programov, s čemer pridobimo na fleksibilnosti v primerjavi z dolgotrajnim in dragim ponovnim oblikovanjem novega ASIC vezja. NP podpira polno funkcionalnost posredovanja paketov v hitri poti s hitrostjo ASIC vezij in s programljivostjo RISC vezij /12/.



Slika 3: Funkcijska shema omrežnega procesorja

## B. Osnovne funkcije omrežnega procesorja

Slika 3 prikazuje razporeditev osnovnih funkcij NP. Najprej se zgodi klasifikacija, kjer NP na osnovi informacije v glavi paketa in ustrezne podatkovne baze določi, kako bo paket obdelan in posredovan naprej. Te aktivnosti se nato zgodijo v fazi izvršitve. Bistveno pri tem je, da je funkcionalnost programljiva (3. zahteva) in to opisujemo v nadaljevanju. Večina sodobnih omrežnih tehnologij razdeli daljše pakete pred prenosom po fizičnem mediju v manjše okvirje, zato je prva naloga klasifikacije, da okvirje pravilno sestavi v prvoten paket, kot je določeno v programu. Nato se preveri skladnost parametrov paketa (najmanjša dovoljena zakasnitev, največje dovoljeno trepetanje zakasnitve, največja dolžina izbruha) s predhodno dogovorjenimi vrednostmi, z algoritmom, ki je trenutno sprogramiran. Temu sledi podrobna klasifikacija, kjer na osnovi parametrov kvalitete storitev razvrstimo paket v ustrezen razred storitve (čakalna vrsta z ustrežno prioriteto in hitrostjo strežbe). Tukaj sprogramiramo lokacijo posameznih atributov (polj) znotraj paketa, njihovo število in seveda sam klasifikator, ki je v splošnem tabela pravil.

V fazi izvršitve se izvede strežba paketov iz vrst skladno s ti. statističnim multipleksiranjem, kjer se alocira le srednja

vrednost potrebovane pasovne širine, presežki paketov pa se začasno zadržijo v medpomnilniku. Zato sta za to fazo značilni funkciji upravljanja z medpomnilnikom in glajenje prometnega toka, s katerim popravimo časovne parametre prometnega toka, preden le-ta zapusti stikalo. S funkcijo modifikacije prometnega toka spreminjamo vsebino določenih krmilnih polj v paketu, dodajamo oziroma odvzemamo dele paketa (pomožna glava) in razstavimo dolg paket v krajše okvirje. V obeh sklopih (klasifikacija in izvršitev) je prisotna še funkcija zbiranja statistike na posamezen prometni tok, ki igra ključno vlogo pri trženju storitve in alarmiranju v sistemu. Ugotovljeno je, da so funkcije izvršitve podobno kot klasifikacija predmet številnih sprememb in dopolnitev znotraj standardov ter novih potreb tržišča in dognanj znanosti, zato je visoka programljivost teh delov izrednega pomena za proizvajalca komunikacijskih naprav.

## C. Arhitektura omrežnega procesorja

Arhitektura NP je značilno deljena v dva dela. Za strežbo v počasni poti je namenjena splošna CPE, ki komunicira s krmilnimi protokoli in vzpostavlja ter osvežuje podatkovne strukture. Za posredovanje paketov v hitri poti pa je na voljo procesorski kompleks (PK) in stroj za hitro pregledovanje in klasifikacijo (SPK) ter hiter medpomnilnik za pakete (MP) /1/. SPK je ključni element v hitri poti. Predstavlja implementacijo najsodobnejših iskalnih algoritmov za neposredno preiskovanje, preiskovanje prefiksov in preiskovanje do pet-dimenzionalnih območij. Za ilustracijo navajamo nekaj števil /1/: sposobnost klasificiranja do 26 milijonov paketov na sekundo, preiskovanje po tabelah, dolgih 100.000 prefiksov, obvladuje pet-dimenzionalne klasifikatorje na do 6.000 prioritetenih nivojih. Algoritmi so optimirani za strojno implementacijo in za delo s komprimiranimi tabelami, zato so tudi varčni glede porabe pomnilniškega prostora in omogočajo zelo kratke osveževalne čase. Skratka, 3D optimirani algoritmi: velika hitrost delovanja, majhen potreben pomnilnik za hranjenje podatkovnih struktur in hitro osveževanje le-teh.

PK je večprocesorski sistem (do 16 jeder) z optimiranim naborom instrukcij za delo v hitri poti (podobno kot so DSP-ji optimirani za obdelavo signalov). Pri delu s klasičnimi postopki (izračun zaščitne kode, dekodiranja) mu pomaga več koprocesorjev (ti. Hardware Assist). Pri tem je PK brez čakalnih ciklov (izvajanje obdelave večih paketov sočasno v več nitkah, ali pa cevna arhitektura). Današnji PK-ji imajo procesorsko moč ene milijarde instrukcij na sekundo /1/, kar zadostuje za strežbo v sistemih s prepustnostjo 2,5 Gb/s.

## D. Funkcijsko programiranje

Izkušeni programerji vedo, da kvalitetno programiranje časovno kritičnih postopkov zahteva optimiranje kode na arhitekturo procesorja. Zaskrblijujoč je že hiter pregled opisa arhitekture omrežnega procesorja, kaj šele pisanje programov in nadgrajevanje ter testiranje. V tretji sekciji smo navedli definicijo klasifikacije, ki v povzetku pravi, da je to postopek, kjer pregledujemo paket, deloma ali v celoti, in

na osnovi tega določimo eno ali več možnih akcij, ki naj se nato izvedejo. Vidimo, da je klasifikacija idealna za opisovanje na način "kaj se naj zgodi", v članku pa smo prikazali problem "kako specificirati" klasifikacijo. Pri funkcionalnem programiranju navedemo spremenljivke in določimo njihov medsebojni odnos, prevajalnik pa nato sam uporabi niz fiksnih (visoko optimiranih) algoritmov za razrešitev navedenih relacij. Zato ima takšno programiranje številne prednosti pred proceduralnim. Programi v hitri poti imajo z uporabo funkcijskega programiranja do 20-krat manj kode /19//20/, zato se kodo enostavneje vzdržuje, odkrivanje napak je bolj enostavno, krajši je čas, potreben da zamisel implementiramo. Najbolj značilno področje, kjer se funkcijsko programiranje uspešno uporablja že desetletja, je delo s podatkovnimi bazami (jezik SQL).

## 5. Zaključki

Osnovna težava gigabitnih omrežij je v tem, da uporabne komunikacije ni mogoče več zagotoviti na tehnično preprost način, to je z velikim predimenzioniranjem komunikacijskih naprav v vozliščih, saj dosežemo zgornjo mejo zmogljivosti obstoječih gradnikov. Trend globalizacije in zlivanja telekomunikacijskih storitev v skupno infrastrukturo prav tako neugodno vpliva na uporabnost obstoječih rešitev. Namreč, zahteva s strani uporabnikov po večji pasovni širini je primerljiva zahtevi po diferenciranih storitvah na istem omrežju, kar problem hitrih naprav še dodatno zaplete. Velika pasovna širina več ne omogoča ekonomičnega prenosa čez paketno omrežje, temveč je zato potrebna upravljana pasovna širina. Šele z napravami, ki obravnavajo prometne tokove na inteligenten način, je mogoče realizirati zagotovljeno kakovost plačljivih storitev. Proizvajalci telekomunikacijskih naprav ugotavljajo, da je podpora širokemu spektru svojih naprav z različnimi integriranimi vezji s fiksno funkcionalnostjo neekonomična rešitev. Že sama standardizacija na področju telekomunikacij se hitro spreminja, pri izdelovanju inteligentnih naprav pa je fleksibilnost še toliko bolj pomembna za učinkovit nastop na tržišču. Zato je področje programljivih procesorskih vezij za uporabo v hitrih telekomunikacijskih sistemih trenutno ena najbolj vročih zadev v svetovni industriji procesorskih vezij.

Klasifikacija prometnih tokov v omrežju je mehanizem, ki omogoča meritev različnih prometnih parametrov, ki so v končni fazi potrebni pri trženju storitev. Dejstvo, da predstavlja opis postopka klasifikacije v 95% opis ustreznega protokola, narekuje potrebo po visoko programljivem omrežnem procesorju. Poleg visoko optimirane arhitekture za delo v paketnem omrežju je pomemben tudi način, kako je opis klasifikacije sprogramiran. Tukaj je zaznati trend funkcijskega programiranja.

## 6. Literatura

/1/ W. Bux, W. Denzel et al., "Technologies and Building Blocks for Fast Packet Forwarding," IEEE Commun. Mag., Jan. 2001, pp. 70-77.

- /2/ T. Chu, "Network Processors or Co-processors," Integr. Commun. Design, Apr. 2001, www.icd.com.
- /3/ A. Deb, "Building a Network-processor-based System," Integr. Commun. Design, Dec. 2000, www.icd.com.
- /4/ L. Geppert, "The New Chips on the Block," IEEE Spectrum, Jan. 2001, pp. 66-68.
- /5/ P. Gupta, N. McKeown, "Algorithms for Packet Classification," IEEE Network, March 2001, pp. 24-32.
- /6/ L. Gwennap, "Net processor Makers race toward 10-Gbit/s Goal," EE Times, June 2000.
- /7/ H. Higuma, M. Won, "Building configurable Network Processors," Integr. Commun. Design, Sept. 2000, www.icd.com.
- /8/ —, "Network Processor Hardware," IBM Zurich Research Lab., May 2001, www.zurich.ibm.com.
- /9/ V. Kumar, T. Lakshman, D. Stiliadis, "Beyond Best Effort: Router Architectures for the Diff. Serv. of Tomorrow's Internet," IEEE Commun. Mag., May 1998, pp. 152-164.
- /10/ S. Keshav, R. Sharma, "Issues and Trends in Router Design," IEEE Commun. Mag., May 1998, pp. 144-151.
- /11/ C. Matsumoto, "Danish Company tackles Classification," EE Times, April 2001.
- /12/ D. Nix, "Using the Network Processor to mitigate Speed vs. Programability Tradeoff," Integr. Commun. Design, April 2001, www.icd.com.
- /13/ E. Rothfus, "The Case for a Classification Language," White Paper, Agere Inc., Sept. 1999, www.agere.com.
- /14/ A. Shubat, K. Balachandran, "CAMs improve the Internet's Performance," Integr. Commun. Design, Dec. 2000, www.icd.com.
- /15/ M. A. Sanchez, E. Biersack, W. Dabbous, "Survey and Taxonomy of IP Address Lookup Algorithms," IEEE Network, March 2001, pp. 8-23.
- /16/ K. Shiimoto, M. Uga et al., "Scalable Multi-QoS IP+ATM Switch Router Architecture," IEEE Commun. Magazine, Dec. 2000, pp. 86-92.
- /17/ S. Sikka, G. Varghese, "Memory-Efficient State Lookups with Fast Updates," SIGCOM 2000, Stockholm, Sweden, Sept. 2000.
- /18/ K. Thompson, G. Miller, R. Wilder, "Wide-Area Internet Traffic Patterns and Characteristics," IEEE Network, November 1997, pp. 10-22.
- /19/ —, "The Challenge for Next Generation Network Processors," White Paper, Agere Inc., Sept. 1999, www.agere.com.
- /20/ —, "Building Next Generation Network Processors," White Paper, Agere Inc., Sept. 1999, www.agere.com.

*Mihael Kaiser, univ.dipl.inž.el.,  
izr.prof.dr. Žarko Čučej, dipl.inž.el.,  
Univerza v Mariboru, Fakulteta za elektrotehniko,  
računalništvo in informatiko,  
Smetanova 17, 2000 Maribor, Slovenija.*

Prispelo (Arrived): 27.07.2001

Sprejeto (Accepted): 20.08.2001



# APLIKACIJSKI ČLANKI APPLICATION ARTICLES

## MAKING IT EASY WITH MICROCONTROLLERS

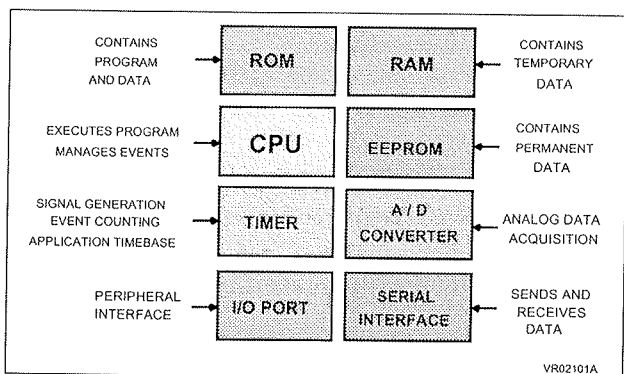
### WHAT IS A MICROCONTROLLER?

A few years ago, system control functions were implemented using **logic components** and were usually large, heavy boxes. Later on, microprocessors were used and the entire controller could fit onto a small circuit board. As the process of miniaturization continued, all of the components needed for a controller were built right onto **one chip**. By only including the features specific to the task, cost is relatively low.

A typical microcontroller has bit manipulation instructions, easy and direct access to I/O, and quick and efficient interrupt processing. Therefore, a microcontroller is a **highly integrated device** which includes, on one chip, all or most of the parts needed to perform an application control function.

Microcontrollers come in many varieties. Depending on the power and features that are needed, customers might choose a 4, 8, 16, or 32 bit microcontroller.

Figure 1. Typical MCU Block Diagram



#### ROM (Read Only Memory)

ROM is usually used to store program instructions. ROM is the least expensive mean of storing a program in a microcontroller, especially for high volume manufacturing.

#### RAM (Random Access Memory)

During in the execution of a program, data have to be saved for later use. Data are usually stored in RAM.

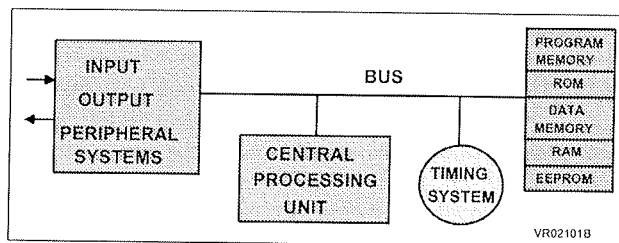
#### EEPROM (Electrically Erasable Programmable Read Only Memory)

There is another way to store data in a microcontroller: EEPROM is used to store data that must be saved through a power down cycle.

#### CPU (Central Processing Unit)

It is the brain of the system that processes all data and their travel along the bus. For example, in order to execute a program, the CPU will read the first instruction from program memory. This instruction is decoded by the CPU and executed. At the completion of the execution of the instruction, the next instruction is fetched from memory and is executed. This procedure is repeated until the end of the program (or an endless loop) is found.

Figure 2. Typical Microcontroller Block Organization



#### TIMERS

The timer or timing system makes it possible to measure and time external and internal events. The power of the timers varies greatly between different MCUs.

#### I / O (INPUT / OUTPUT) PORTS

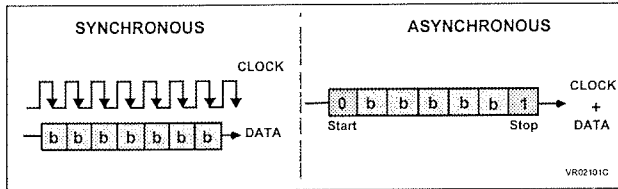
Most microcontrollers have several digital I/O ports that are used to drive a LED or get a keyboard input. Usually, a port consists of eight or less bits, usually programmable as either input or output bits.

#### SERIAL INTERFACE

Serial interface are used to exchange data with the external world. Many microcontrollers have both **asynchronous** and **synchronous** communications peripherals built in. Usually, an asynchronous interface is called a serial communication interface (**SCI** or **UART**) while the synchronous interface is called a serial peripheral interface (**SPI**). A typical SCI application is to connect a PC for debugging purpose while a typical SPI application is to connect an external EEPROM.

A synchronous bus includes a separate line for the clock signal which simplifies the transmitter and receiver but is more susceptible to noise when used over long distances. With an asynchronous bus the transmitter and receiver clocks are independent, and a resynchronization is performed for each byte at the start bit.

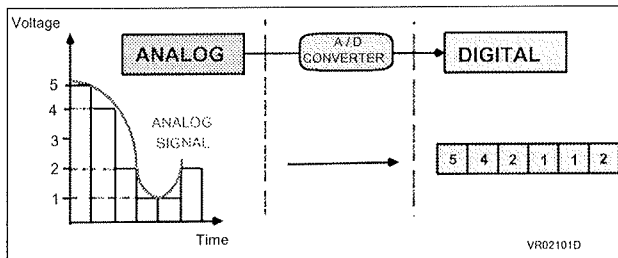
Figure 3. Synchronous and Asynchronous Communication Principles



**A/D CONVERTER**

Converts an external analog signal (typically relative to voltage) into a digital representation. Microcontrollers that have this feature can be used for instrumentation, environmental data logging, or any application that lives in an analog world.

Figure 4. A/D Converter Principle



**1 TYPICAL MICROCONTROLLER APPLICATIONS**

Microcontrollers are frequently found in home appliances (microwave oven, refrigerators, television and VCRs, stereos), computers and computer equipment (laser printers, modems, disk drives), cars (engine control, diagnostics, climate control), environmental control (greenhouse, factory, home), instrumentation, aerospace, and thousands of other uses. In many items, more than one processor can be found.

While microprocessors target the maximum processing performance, the purpose of microcontrollers is to implement a set of control function in the most cost effective way. Although controlling a microwave oven with a Pentium (TM) might seem an attractive idea, it can be easily accomplished with an ST6.

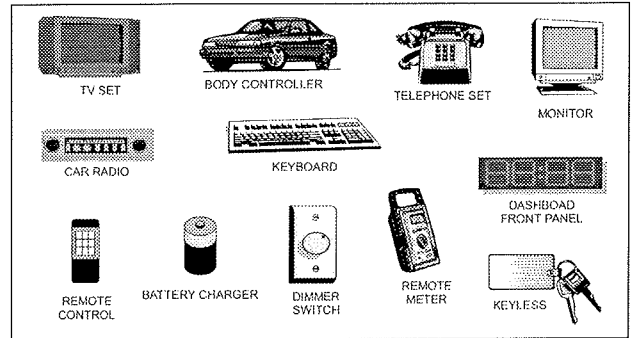
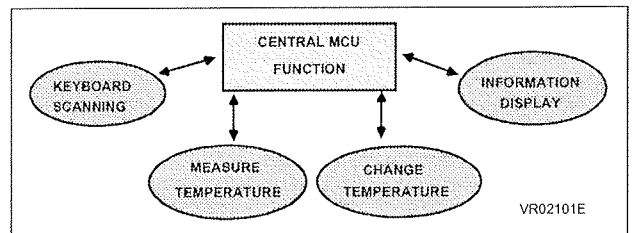


Figure 5. Typical MCU Applications

In a typical application, the MCU has to manage several tasks according to their priority or to the occurrence of external events (new command send by the keyboard, external temperature rise,...)

Figure 6. Example of MCU Task Management.

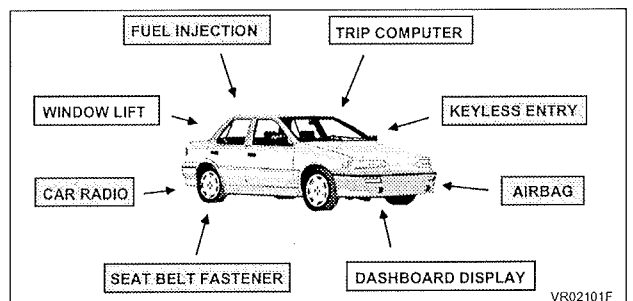


The ability to manage control tasks by hardware or by software is the main performance indicator for MCUs.

**EXAMPLE: THE AUTOMOTIVE MARKET**

The automotive market is the most important single driving force in the microcontroller market, especially at it's high end. Several microcontroller families were developed specifically for automotive applications and were subsequently modified to serve other embedded applications.

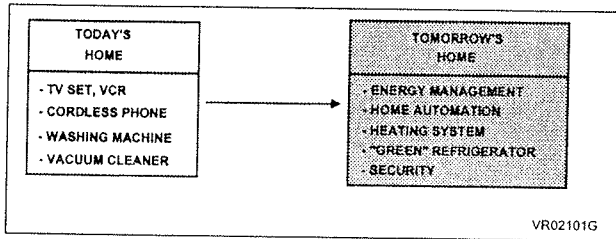
Figure 7. MCU Applications in Automotive



The automotive market is demanding in term of device performance and component reliability. Electronics must operate under **extreme temperatures** and be able to withstand **vibration, shock, and EMI**. The electronics must be reliable, because a failure that causes an accident can (and does) result in multi-million dollar lawsuits. Reliability standards are high - but because these electronics also compete in the consumer market - they have a low price tag.

Automotive is not the only growing market. According to DataQuest, a research institute, the average North American's home contains 35 microcontrollers. By the year 2000, that number will grow to around 240. Consumer electronics is a booming business.

Figure 8. MCU Applications in Today's and Tomorrow's Home



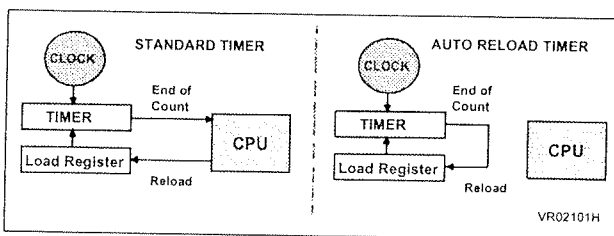
## 2 ADDITIONAL MICROCONTROLLER FEATURES

### 2.1 Timers

**Watchdog timer.** A watchdog timer provides a means of graceful recovery from a system problem. This could be a program that goes into an endless loop, or a hardware problem that prevents the program from operating correctly. If the program fails to reset the watchdog at some predetermined interval, a hardware reset will be initiated. The bug may still exist, but at least the system has a way to recover. This is especially useful for unattended systems.

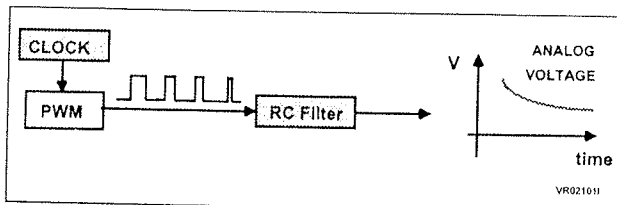
**Auto Reload Timer.** Compared to a standard timer, this timer automatically reloads its counting value when the count is over, therefore sparing a waste of CPU resource.

Figure 9. Standard Timer and Auto-Reload Timer Principle



**Pulse Width Modulator.** Often used as a digital-to-analog conversion technique. A pulse train is generated and regulated with a low-pass filter to generate a voltage proportional to the duty cycle.

Figure 10. PWM Principle

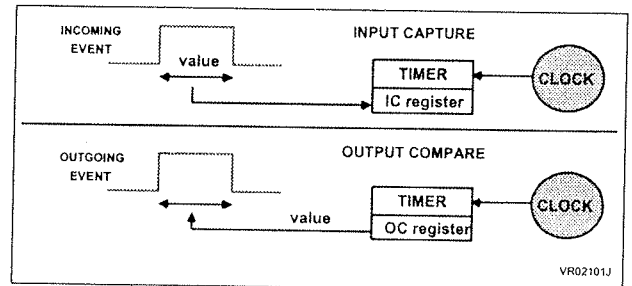


**Pulse Accumulator.** A pulse accumulator is an event counter. Each pulse increments the pulse accumulator register, recording the number of times this event has occurred.

**Input Capture.** Input Capture can measure external frequencies or time intervals by copying the value from a free running timer into the input capture register when an external event occurs.

**Output Compare.** Output Compare can time an external event by sending a value stored inside the output compare register.

Figure 11. Input Capture and Output Capture Timer Functions



### 2.2 Digital signal processors (DSP)

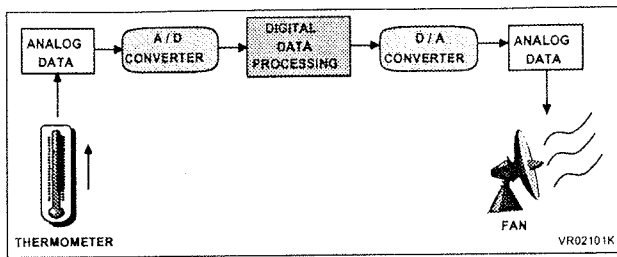
Microcontrollers react to and control events, whereas DSPs execute repetitive math-intensive algorithms. Today many embedded applications require both types of processors, and semiconductor manufacturers have responded by introducing microcontrollers with on-chip DSP capability and DSPs with on-chip microcontrollers.

The most basic thing a DSP will do is a MACC (Multiply and ACCumulate). The number of data bits a DSP can Multiply and ACCumulate will determine the dynamic range (and therefore the application).

### 2.3 Analog and digital signals

We live in an analog world where the information we see, hear, process, and exchange with each other, and with our mechanical and electronic systems, is always an **analog quantity**: pressure, temperature, voltage and current are always analog entities. They can be **digitized** for more efficient storage and transmission, but the interface (input and output) is almost always analog. Thus the essence of analog electronics lies in sensing continuously varying information, converting it to digital and reshaping the digital data to an analog signal at the other end. Mixed analog-digital devices are being used increasingly to integrate the complex functions of high-speed telecommunications, or the real-time data processing demanded by industrial control systems and automotive systems.

Figure 12. Mixed A/D System Example



**Analog to digital conversion (A / D).** Converts an external analog signal (typically relative to voltage) and converts it to a digital representation. Microcontrollers that have this feature can be used for instrumentation, environmental data logging, or any application that lives in an analog world. Various types of A/D converters that can be found.

**Comparator.** One or more standard comparators can sometimes be placed on a microcontroller die. These comparators operate much like standard comparators however the input and output signals are available on the microcontroller bus.

**Digital to analog conversion (D/A).** This feature takes a digital number and converts it to an analog output. The number 50 would be changed to the analog output of  $(50 / 256 * 5 \text{ Volts}) = .9765625 \text{ V}$  on a 8 bit / 5 Volt system.

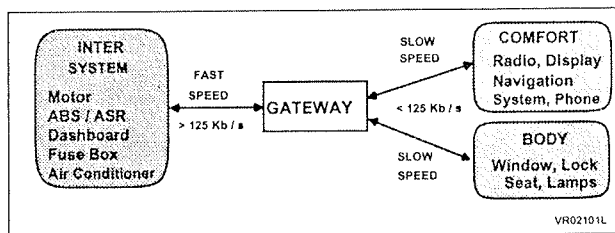
## 2.4 Communication

### CAN & J1850

CAN (Controller Area Network) is a multiplexed wiring scheme that was developed jointly by BOSH and Intel for wiring in automobiles. J1850 is the SAE (Society of Automotive Engineers) multiplexed automotive wiring standard that is currently in use in North America.

The CAN specification seems to be the one that is being used in industrial control both in North American and Europe. With lower cost microcontrollers that support CAN, CAN has a good potential to take off.

Figure 13. CAN Principle



### I2C BUS - Inter-Integrated Circuit Bus (PHILIPS)

The I2C bus is a simple 2 wire serial interface developed by Philips. It was developed for 8 bit applications and is widely used in consumer electronics, automotive and industrial applications. In addition to microcontrollers, several peripherals also exist that support the I2C bus. The

I2C bus is a two line, multi-master, multi-slave network interface with collision detection. Up to 128 devices can exist on the network and they can be spread out over 10 meters. Each node (microcontroller or peripheral) may initiate a message, and then transmit or receive data. The two lines of the network consist of the serial data line and the serial clock line. Each node on the network has a unique address which accompanies any message passed between nodes. Since only 2 wires are needed, it is easy to interconnect a number of devices.

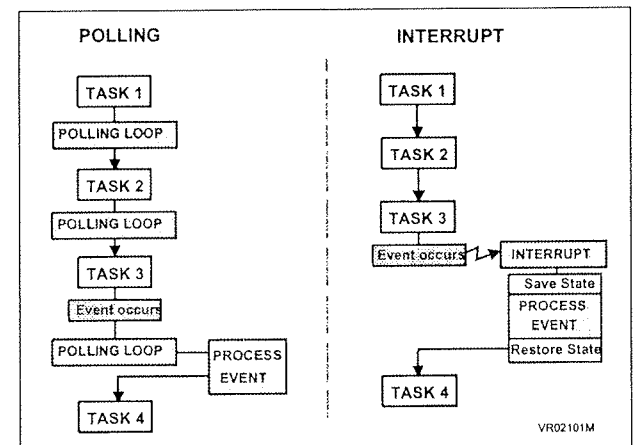
**UART.** A UART (Universal Asynchronous Receiver Transmitter) is a serial port adapter for asynchronous serial communications.

**USART.** A USART (Universal Synchronous / Asynchronous Receiver Transmitter) is a serial port adapter for either asynchronous or synchronous serial communications. Communications using a USART are typically much faster (as much as 16 times) than with a UART.

## 2.5 Interrupts

**Polling.** Polling is what you have to do if your microcontroller does not have interrupts or if what you want to do is not time critical. It is a software technique whereby the controller continually asks a peripheral if it needs servicing. The peripheral sets a flag when it has data ready for transferring to the controller, which the controller notices on its next poll. Several peripherals can be polled in succession, with the controller jumping to different software routines, depending on which flags have been set.

Figure 14. Polling versus Interrupt



**Interrupts.** Rather than have the microcontroller continually polling - that is, asking peripherals (timers / UARTS / A/Ds / external components) whether they have any data available (and finding most of the time they do not), a more efficient method is to have the peripherals tell the controller when they have data ready. The controller can be carrying out its normal function, only responding to peripherals when there is data to respond to. On receipt of an interrupt, the controller suspends its current operation, identifies the interrupting peripheral, then jumps to the appropriate

ate interrupt service routine. The advantage of interrupts, compared with polling, is the speed of response to external events and reduced software overhead (of continually asking peripherals if they have any data ready).

Most microcontrollers have at least one external interrupt, which can be edge selectable (rising or falling) or level triggered. Both systems have advantages. Edge is not time sensitive, but it is susceptible to glitches. Level must be held high (or low) for a specific duration (which can be a pain but is not susceptible to glitches).

### 3 POWER SUPPLY ISSUES IN MCUS

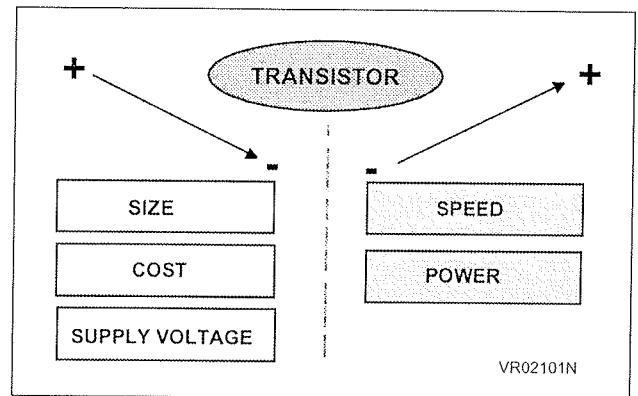
Since automotive applications have been the driving force behind most microcontrollers, and 5 Volts was very easy to do in a car, most microcontrollers only supported 4.5 - 5.5 V operation. In the recent past, as consumer goods were beginning to drive major segments of the microcontroller market, and became portable and lightweight, the requirement for 3 volt (and lower) microcontrollers became urgent. 3 volts means 2 battery solution, lower voltage and longer battery life. Most low voltage parts in the market today are simply 5 volt parts that were modified to operate at 3 volts (usually at a **performance loss**). Some micros being released now are designed from the ground up to operate properly at 3.0 (and lower) voltages, which offer a performance level comparable to 5 volt devices.

But why are voltages going down on ICs? There are a few interesting rules of thumb regarding transistors:

- 1) The amount of power they dissipate is proportional to their size. If you make a transistor half as big, it dissipates half as much power.

- 2) Their propagation delay is proportional to their size. If you make a transistor half as big, it's twice as fast.
- 3) Their cost is proportional to the square of their size. If you make them half as big, they cost one quarter as much.

Figure 15. Transistor Parameter Scheme



For years people have been using 5 Volts to power integrated circuits. Because the transistors were large, there was little danger damaging the transistor putting this voltage across it. However, now that the transistors are getting so small, 5 Volts would now destroy them. The only way around this is to start lowering the voltage. This is also why people are now using 3 (actually 3.3) Volt logic, and this will certainly lead to lower voltages in the next few years.

ST Microelectronics  
 Micro Division  
[www.st.com](http://www.st.com)

---

---

## LAST CALL TO SUBMIT YOUR ABSTRACT

---

---

Dear IMAPS member,

The next **European Microelectronics Packaging and Interconnection Symposium IMAPS**  
**will be held in CRACOW (Poland) between 16 and 18 June 2002.**

The Technical Programme Committee invites you to present a paper in Cracow. If you are interested, please send your abstract :

before **23<sup>rd</sup> NOVEMBER 2001**

by e-mail [tpc2002@pwr.wroc.pl](mailto:tpc2002@pwr.wroc.pl)

( send a copy by Fax: + 48 71 355 48 22 or + 48 71 328 35 04).

Best regards, see you in Cracow.

Leszek GOLONKA

TPC Chairman

Please, find more details at [www.itme.edu.pl/imaps.cracow2002](http://www.itme.edu.pl/imaps.cracow2002)

Deadline for sending abstract - **November 23rd, 2001**

Deadline for sending paper - **March 15th, 2002**