

INFORMACIJE

Strokovno društvo za mikroelektroniko
elektronske sestavne dele in materiale

MIDEM

1. 1992

Časopis za mikroelektroniko, elektronske sestavne dele in materiale

Časopis za mikroelektroniku, elektronske sastavne dijelove i materijale

Journal of Microelectronics, Electronic Components and Materials

INFORMACIJE MIDEM, LETNIK 22, ŠT. 1(61), LJUBLJANA, MAREC 1992



CSS
CENTRALNI SESALNI SISTEMI
ZA MIKROELEKTRONIKO

INFORMACIJE MIDEM	LETNIK 22, ŠT. 1(61), LJUBLJANA,	MAREC 1992
INFORMACIJE MIDEM	GODINA 22, BR. 1(61), LJUBLJANA,	MART 1992
INFORMACIJE MIDEM	VOLUME 22, NO. 1(61), LJUBLJANA,	MARCH 1992

Izdaja trimesečno (marec, junij, september, december) Strokovno društvo za mikroelektroniko, elektronske sestavne dele in materiale.

Izdaja tromjesečno (mart, jun, septembar, decembar) Stručno društvo za mikroelektroniku, elektronske sestavne dijelove i materiale.
Published quarterly (march, june, september, december) by Society for Microelectronics, Electronic Components and Materials - MIDEM.

Glavni in odgovorni urednik
Glavni i odgovorni urednik
Editor in Chief

Iztok Šorli, dipl. ing.
MIKROIKS, Ljubljana

Tehnični urednik
Tehnički urednik
Executive Editor

Janko Colnar

Uredniški odbor
Redakcioni odbor
Editorial Board

mag. Rudi Babič, dipl. ing. Tehniška fakulteta Maribor
Dr. Rudi Ročak, dipl. ing., MIKROIKS, Ljubljana
mag. Milan Slokan, dipl. ing., MIDEM, Ljubljana
Zlatko Bele, dipl. ing., MIKROIKS, Ljubljana
Miroslav Turina, dipl. ing., Rade Končar, Zagreb
Jože Jekovec, dipl. ing., Iskra ZORIN, Ljubljana

Časopisni svet
Izdavački savet
Publishing Council

Prof. dr. Leo Budin, dipl. ing., Elektrotehnički fakultet, Zagreb
Prof. dr. Dimitrije Čajkovski, dipl. ing., PMF, Sarajevo
Prof. dr. Georgij Dimirovski, dipl. ing., Elektrotehnički fakultet, Skopje
Prof. dr. Jože Furlan, dipl. ing. - Fakulteta za elektrotehniko, Ljubljana
Franc Jan, dipl. ing. - Iskra-HIPOT, Šentjernej
Prof. dr. Drago Kolar, dipl. ing. - Institut Jošef Stefan, Ljubljana
Ratko Krčmar, dipl. ing., Rudi Čajavec, Banja Luka
Prof. dr. Ninošlav Stojadinović, dipl. ing. - Elektronski fakultet, Niš
Prof. dr. Dimitrije Tjapkin, dipl. ing. - Elektrotehnički fakultet, Beograd

Naslov uredništva
Adresa redakcije
Headquarters

Uredništvo Informacije MIDEM
Elektrotehnička zveza Slovenije
Titova 50, 61000 Ljubljana
telefon (061) 316-886

Letna naročnina za delovne organizacije znaša 3200,00 SLT, za zasebne naročnike 1600,00 SLT, cena posamezne številke 400,00 SLT. Člani in sponzorji MIDEM prejemajo Informacije MIDEM brezplačno.

Godišnja predplata za radne organizacije iznosi 3200,00 SLT, za privatne naručioce 1600,00 SLT, cijena pojedinog broja je 400,00 SLT. Članovi i sponzori MIDEM primaju Informacije MIDEM besplatno.

Annual Subscription Rate is US\$ 40 for companies and US\$ 20 for individuals, separate issue is US\$ 6. MIDEM members and Society sponsors receive Informacije MIDEM for free.

Znanstveni svet za tehnične vede I je podal pozitivno mnenje o časopisu kot znanstveno strokovni reviji za mikroelektroniko, elektronske sestavne dele in materiale. Izdajo revije sofinancirajo Ministrstvo za znanost in tehnologijo in sponzorji društva.

Znanstveno-strokovne prispevke objavljene v Informacijah MIDEM zajemamo v domačo bazo podatkov

- ISKRA SAIDC-el, kakor tudi v tujo bazo podatkov
- INSPEC.

Po mnenju Republiškega sekretariata za informiranje št. 23-91 z dne 6. 3. 1991 je publikacija oproščena plačila davka od prometa proizvodov.

Mišljenjem Republičkog sekretarijata za informiranje br. 23-91 od 6. 3. 1991 publikacija je oslobođena plačanja poreza na promet.

Oblikovanje besedila in tisk
Oblikovanje stavka i štampa
Printed by

BIRO M, Ljubljana

Naklada
Tiraž
Circulation

1000 izvodov
1000 primjeraka
1000 issues

R. Ročak: Raziskovalna polja v Sloveniji	2	R. Ročak: Research Fields in Slovenia
ZNANSTVENO STROKOVNI PRISPEVKI		
F. Vodopivec, D. Gnidovec, M. Torkar, B. Breskvar: Raziskava mikrostrukture in magnetnih lastnosti v zlitini FeCrCo s povišanim kobaltom	3	F. Vodopivec, D. Gnidovec, M. Torkar, B. Breskvar : Research of Microstructure and Magnetic Properties of FeCrCo Alloy with Increased Cobalt
D. Kek, J. Jamnik, S. Pejovnik: Elektrokemijski kondenzator	9	D. Kek, J. Jamnik, S. Pejovnik : Electrochemical Capacitor
M. Milanovič, F. Mihalič, K. Jezernik, D. Zadravec, A. Planinc, U. Milutinovič: Vezje za korekcijo faktorja moči zasnovano na BOOST-BUCK enosmernem presmerniku s sklopljeno induktivnostjo	15	M. Milanovič, F. Mihalič, K. Jezernik, D. Zadravec, A. Planinc, U. Milutinovič : Unity Power Factor Correction Circuit Based on BOOST-BUCK DC-to- DC Converter with Coupled Inductance
V. Kunc, J. Trontelj, L. Trontelj, G. Shenton: Integrirani elektronski vezji za polje senzorjev za skanerje	21	V. Kunc, J. Trontelj, L. Trontelj, G. Shenton : Integrated Scanner Sensor Array Electronics
A. Suhadolnik, M. Črnigoj, J. Možina : Senzor višine gladine s prepletenima optičnima vlaknoma	29	A. Suhadolnik, M. Črnigoj, J. Možina : Twisted Optical Fiber Liquid Level Sensor
R. Sernek: Primerjava FPGA arhitektur in univerzalnih programskega orodij	36	R. Sernek: A Comparison of FPGA Architectures and Device Independent Software Design Tools
PRIKAZI DOGODKOV, DEJAVNOSTI ČLANOV MDEM IN DRUGIH INSTITUCIJ		
Raziskovalna polja v Sloveniji	45	REPRESENT OF EVENTS, ACTIVITIES OF MDEM MEMBERS AND OTHER INSTITUTIONS
KONFERENCE, POSVETOVANJA, SEMINARJI, POROČILA		
Elementi in sklopi za elektroniko, pripadajoče tehnologije, materiali in oprema	48	CONFERENCE, COLLOQUYUMS, SEMINARS, REPORTS
PREDSTAVLJAMO DO Z NASLOVNICE		
Centralni sesalni sistemi	58	Components and Subsystems for Electronics, Relevant Technologies, Materials and Equipment
ČLANI MDEM		
Andreju Banovcu v spomin	61	REPRESENT OF COMPANY FROM FRONT PAGE
VESTI		
Prikazi magistrskih del in materialov	62	Central Cleaning Systems
TERMINOLOŠKI STANDARDI		
TERMINOLOŠKI STANDARDI	73	MIDEM MEMBERS
Slika na naslovnici : CSS - Centralni sesalni sistem, podna vakuumnska vtičnica		NEWS
		Front page : CSS - Central Cleaning System, Floor Vacuum Dose

RAZISKOVALNA POLJA V SLOVENIJI

Ministrstvo za znanost in tehnologijo Republike Slovenije je v želji pritegniti čimveč strokovnjakov k soustvarjanju in soupravljanju raziskovalne sfere organiziralo raziskovalna polja. To so strokovno-svetovalne združbe raziskovalcev in njihovih ustanov in so sestavina upravljanja na področju raziskovalne dejavnosti. Definirana so s strokovnimi področji, ki jih zajemajo, z nacionalnim koordinatorjem, njegovim namestnikom in ožjim personalnim jedrom, s strokovnim potencialom, institucionalno razporeditvijo zmogljivosti, izobraževalno dejavnostjo, strokovno publicistiko in mednarodnim sodelovanjem. Vsako polje ima pri Ministrstvu za znanost in tehnologijo še strokovnega sodelavca, ki servisira delovanje polja.

Polje "Elektronske komponente in tehnologije" se praktično pokriva z delovanjem strokovnega društva MDEM v Sloveniji, zato v celoti povzemam temeljno definicijo tega polja.

Polje "Elektronske komponente in tehnologije" obsega področja:

- *materiali za elektronske komponente*
- *elektronske komponente*
- *mikroelektronika*
- *optoelektronika*
- *vakuumistika*
- *merilna tehnika karakterizacije elektronskih materialov in komponent*

V polje spadajo raziskave tistih materialov, ki se uporabljajo za izdelavo elektronskih komponent, raziskave usmerjene k realizaciji komponent in njihovi karakterizaciji. V polje štejemo tudi razvoj merilnih metod in strukturne raziskave materialov, komponent, fizike delovanja komponent ter raziskave tehnoloških postopkov.

Zaradi obstajahaj nekaterih drugih raziskovalnih polj, v polje ne spadajo aplikacije elektronskih komponent, ker so lahko del raziskav v poljih: Energetika, Sistemi in kibernetika, Računalništvo in informatika, Telekomunikacije, Proizvodne tehnologije in sistemi, Električne naprave. Pri tem se ne izključuje možno prekrivanje.

Posamezna področja v polju lahko dodatno definiramo kot:

- *elektronski materiali,*
so raziskave tistih materialov, ki so neposredno v uporabi pri izdelavi posameznih elektronskih komponent, kot temeljni material
- *elektronske komponente,*
so raziskave vseh elektronskih, pasivnih in aktivnih komponent in sklopov ter tehnologije njihove izdelave.
- *mikroelektronika*
so raziskave tehnologije načrtovanja, tehnologije izdelave monolitnih in hibridnih integriranih vezij ter njihove testabilnosti in tehnologije testiranja
- *vakuumistika*
so osnovne raziskave vakuumske tehnike in tehnologije na tistem delu področja, ki je povezan z ostalimi področji polja
- *optoelektronika*
so raziskave optoelektronskih komponent ter raziskave tehnologij njihove izdelave.
- *merilne in karakterizacijske*
v polje spadajo tudi raziskave tistih temeljnih merilnih metod, ki so potrebne za fizikalno in kemijsko karakterizacijo elektronskih komponent in tehnologij.

Nacionalni koordinator polja:

dr. Rudolf Ročak, Mikroiks d.o.o. Ljubljana, Dunajska 5

Namestnik nacionalnega koordinatorja polja:

dr. Alenka Rožaj-Brvar, Iskra Elektrooptika d.d., Ljubljana, Stegne 7

Strokovni sodelavec pri MZT:

*dr. Miloš Komac, Ministrstvo za znanost in tehnologijo, Ljubljana,
Slovenska 50*

Člani personalnega jedra:

J. Gasperič (IJS), F. Jan (Iskra HIPOT), K. Jezernik (TU Maribor), M. Kosec (IJS), M. Kramberger (Iskra SEMICON), J. Petkovšek (Iskra Elektrooptika), I. Pompe (Iskra IEZE Holding), J. Trontelj (FER Univerza Ljubljana), A. Zalar (IEVT). Za člane MIDEA so verjetno zanimiva tudi druga polja. Spisek polj in nacionalnih koordinatorjev objavljamo v tej številki.

Osebno upam, da bo strategija razvoja v Sloveniji, ki se bo ustvarila s pomočjo posameznih polj in s širokim sodelovanjem strokovnjakov prek organizacije polj boljša, kot so bile doseganje strategije, da prioritetne razvojne smeri ne bodo doživele usod prioritetnih smeri razvoja iz preteklosti.

*PREDSEDNIK MDEM
Dr. Rudolf Ročak*

RAZISKAVA MIKROSTRUKTURE IN MAGNETNIH LASTNOSTI V ZLITINI FeCrCo S POVIŠANIM KOBALTOM

F. Vodopivec, D. Gnidovec, M. Torkar, B. Breskvar

KLJUČNE BESEDE: trdomagnetni materiali, zlitine FeCrCo, lastnosti materiala, magnetne lastnosti, razmagnetilne krivulje, duktilnost, mikrostruktura, termična obdelava, eksperimentalne raziskave

POVZETEK: Izdelana je zlitina Fe₃Cr₁₆Co, ki je po termični obdelavi in deformaciji z vlečenjem dosegla 60% pričakovanih magnetnih lastnosti. Za dosega boljših magnetnih lastnosti je potrebno razširiti temperaturno področje obstojnosti feromagnetne α faze. S preprečitvijo nastanka σ faze v mikrostrukturi je dosežena zadostna duktilnost za deformacijo z vlečenjem 50 do 60%, ko so dosežene najboljše magnetne lastnosti.

RESEARCH OF MICROSTRUCTURE AND MAGNETIC PROPERTIES OF FECRCO ALLOY WITH INCREASED COBALT

KEY WORDS: hardmagnetic alloys, FeCrCo alloys, materials properties, magnetic properties, demagnetizations curves, ductility, microstructure, thermal treatment, experimental research

ABSTRACT: After thermal treatment and wire drawing deformation 60% of expected magnetic properties were obtained. Magnetic properties will be improved with the increase of the field of stability of ferromagnetic α phase. With the prevention of the formation of σ phase a sufficient ductility was obtained for a 50-60% deformation, which ensured the highest magnetic properties.

1. UVOD

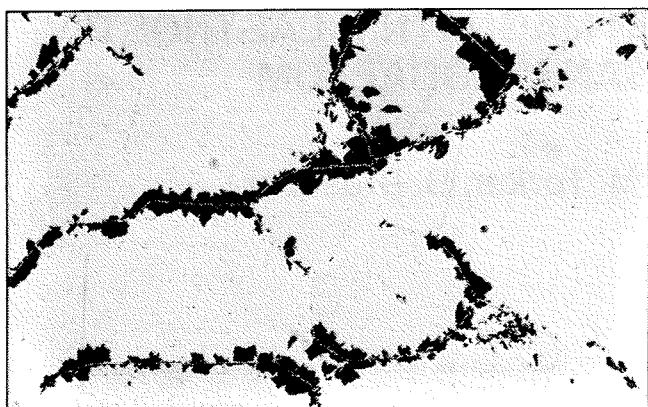
Zlitine železa, kroma in kobalta so učinkovita zamenjava za AlNiCo zlitine, ki predstavljajo večino kovinskih magnetnih materialov. Njihovi prednosti sta cenejša sestava in duktilnost v hladnem in v vročem, kar omogoča, da se proizvajajo po cenenih postopkih. Za AlNiCo zlitine vemo, da se lijejo, so neduktilne in se obdelujejo le z brušenjem.

O FeCrCo zlitinah je mnogo objav in sodeč po njih je izdelava anizotropnih magnetov z vrhunskimi lastnostmi zelo enostavna. Tega praktične izkušnje ne potrjujejo. FeCrCo zlitinam daje lastnost permanentnega magnetizma spinodalna premena, v kateri se feromagnetna α -faza, trdna raztopina kroma in kobalta v železu, pri temperaturi pod 650°C spinodalno razmeša v dve fazah z enako kristalno mrežo, kot jo ima matična faza α . Ena od novo nastalih faz je bogata s kobaltom in je feromagnetna, druga pa je bogata s kromom in je po nekaterih podatkih feromagnetna po drugih pa paramagnetna (1, 2). Posamična področja bogata s kobaltom, literatura jih poimenuje kot fazo α_1 , so elementarne Weissove (magnetne) domene. Magnetne lastnosti zlitine so odvisne od velikosti in od sestave obeh spinodalnih faz.

V več delih smo analizirali reference o FeCrCo zlitinah in predstavili naše izsledke (3, 4, 5, 6, 7, 8). Spoznali smo tudi, da gredo literaturni podatki mimo dveh za razvoj te vrste materiala zelo pomembnih dejavnikov: eden je inherentna krhkost zlitin, magnetna anizotropija

se namreč dosegla s plastično deformacijo, ne pa z dražjim žarjenjem v magnetnem polju, drugi motilni dejavnik pa je prisotnost nemagnetne γ faze pri temperaturah homogenizacije pred žarjenjem za spinodalno premeno in nastanek krhkke in diamagnetne σ faze pri temperaturah končne termične obdelave zlitine.

Teoretično bi morali pri pravih legirnih kombinacijah osnovnih sestavnih elementov, v glavnem se obravnavajo v literaturi in proizvajajo tri vrste zlitin z osnovo železa in dodatkom 25 - 30% kroma, ena vrsta zlitin ima okoli 10% kobalta, druga okoli 16% in tretja 22 - 24% kobalta (1), dobiti mikrostrukture iz feromagnetnih komponent in naraščajoče magnetne lastnosti. Vendar pa so zlitine izdelane iz tehničnih materialov, ki vsebujejo tudi nekontrolirane elemente, npr. ogljik, dušik, mangan, ki vsi povečujejo stabilnost γ faze. Osnovna zlitina pa je nagnjena k tvorbi σ faze že pri 20% in več kroma. Zato smo se pri dosedanjem raziskovanju teh materialov najdlje ukvarjali s problemi doseganja prave fazne sestave, torej mikrostrukture izključno iz feromagnetne faze, ne pa s postopkom termomagnetne obdelave in deformacije, ki zagotovita najboljše magnetne lastnosti. Reševanje prvega problema, torej doseganje enotne mikrostrukture, je daljše in dražje. Da je fazna sestava zelo pomembna kaže naslednji primer: če je bila mikrostruktura zlitine z 10% kobalta po gašenju s 1250°C iz zrn faze z velikostjo okoli 0,5 mm obdanih z 0,002 mm debelo opno γ faze, so se dosegale za okrog 25% niže vrednosti magnetnih lastnosti, kot jih literatura navaja za enako osnovno sestavo in smo mi tudi dosegli potem,



Slika 1: Pov. 50x.
Zlitina s 30,9% kroma in 15,2% kobalta, žarjena 30 minut pri 1250°C in nato žarjena 30 minut pri 650°C. Ob mejah zrn je temna σ faza, v njej pa tanka opna γ faze.

Ko smo z dodatki povsem preprečili nastanek γ faze (9, 10). Ko smo te lastnosti dosegli v izotropnem stanju, je bilo mogoče doseči s plastično deformacijo magnetno anizotropijo pri kateri so zrastle vse magnetne lastnosti, najbolj pa energijski produkt $(BH)_m$, ki se je povečal za 2,5-krat (3, 4).

V letu 1990 smo začeli z raziskovanjem zlitine s 16% kobalta in se spet srečali s problemom fazne sestave. Pri kemijskih sestavah zlitine, ki jih priporoča literatura, nismo uspeli preprečiti nastanka γ faze v intervalu temperature homogenizacije 1100-1300°C, pri nizkih temperaturah pa je nastajala σ faza (slika 1). Ta faza se je pojavljala še v temperaturnem intervalu termomagnetne obdelave, zato tudi ni bilo mogoče doseči zadostne duktilnosti, da bi bil material deformabilen z vlečenjem in sprejemljivih magnetnih lastnosti, posebno sta bila zelo nizka energijski produkt in remanenca (11). Težišče nadaljevanja dela je bilo zato usmerjeno v iskanje sestave, ki bi v temperaturnem intervalu homogenizacije 1200-1250°C, ta je potrebna zaradi doseganja remanence (7, 8) zagotovila izključno stabilnost faze in omogočila, da faza ne bi nastajala pod temperaturo cca. 630°C, ki lahko pride v poštev pri termomagnetni obdelavi.

2. EKSPERIMENTALNO DELO

Z upoštevanjem lastnih izkušenj ter znanih podatkov o vplivu različnih elementov na stabilnost faz γ in σ smo v indukcijski talilni peči izdelali več zlitin različne sestave. Mikrostruktura analiza je pokazala, da le dve, osnovna sestava 25% kroma in 15,6% kobalta z depresorji elementov za fazi γ in σ izpolnjujeta pogoj enofaznosti pri laboratorijskih preizkusih pri temperaturah spinodalne premene in homogenizacije.

Ingote smo vroče izvaljali v lamele z debelino 13 mm iz teh lamel nato izdelali z vzdolžnim rezanjem struženjem in brušenjem preiskusne palice za deformacijo z vlečenjem in preiskušance za druge preizkuse in meritve.

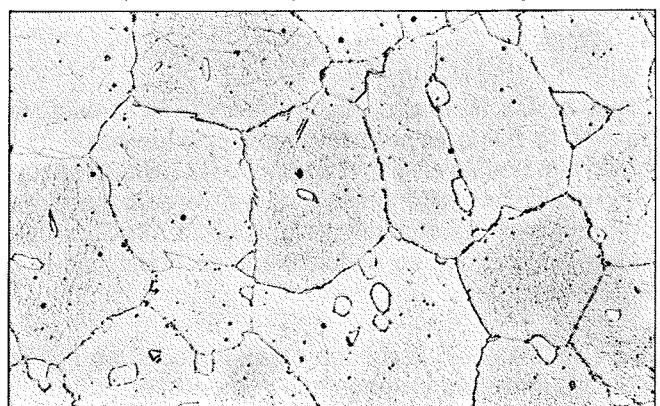
Magnetne meritve so bile izvršene v merilnem laboratoriju Iskra-Magneti.

3. MIKROSTRUKTURA

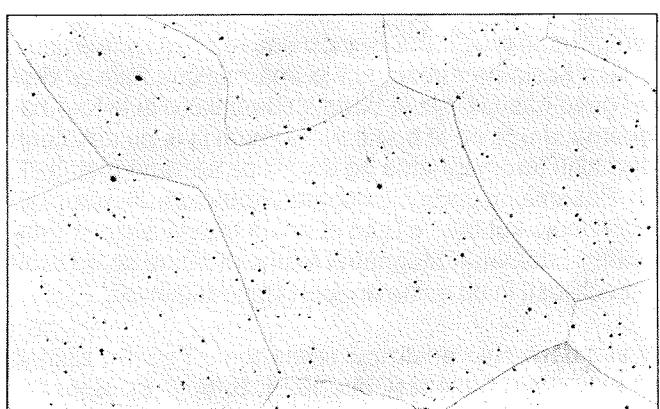
Faza γ se je pojavljala pri temperaturi nad 700°C, pri 950°C pa je bila mikrostruktura iz faz γ in α . Ta mikrostruktura je ostajala do temperature nekoliko nad 1200°C, vendar se je količina γ faze zmanjševala, bila pa je vedno prisotna delno kot opna po mejah zrn faze, delno pa kot majhna izolirana zrna znotraj zrn te faze (slika 2). Pri temperaturi 1250°C je bila mikrostruktura monofazna, izključno iz velikih poliedričnih zrn faze α (slika 3). Pri temperaturi 1300°C pa se je pojavila znova faza γ kot tanka opna po mejah velikih zrn faze α (slika 4). Iz tega sklepamo, da je zelo ozko temperaturno okno za doseganje monofaznosti, torej za nastanek mikrostrukture izključno iz feromagnetne faze α .

4. DUKTILNOST

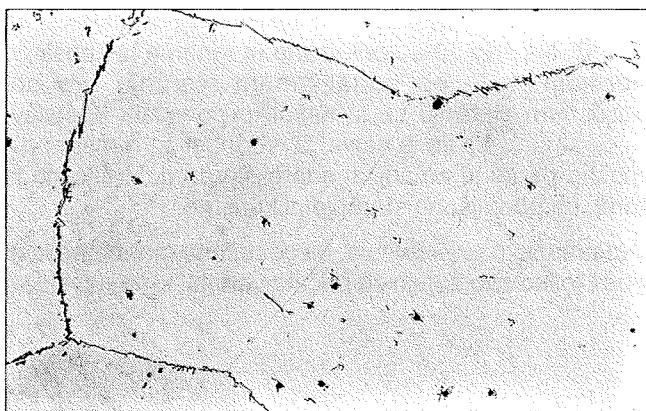
Magnetna anizotropija se doseže s plastično deformacijo zlitine pod temperaturo spinodalne premene. Mikrostruktura iz velikih zrn, ki nastane s homogenizacijo pri visoki temperaturi napravi zlitino inherentno krhko pri sobni temperaturi. Zato je bila izvršena serija raztržnih



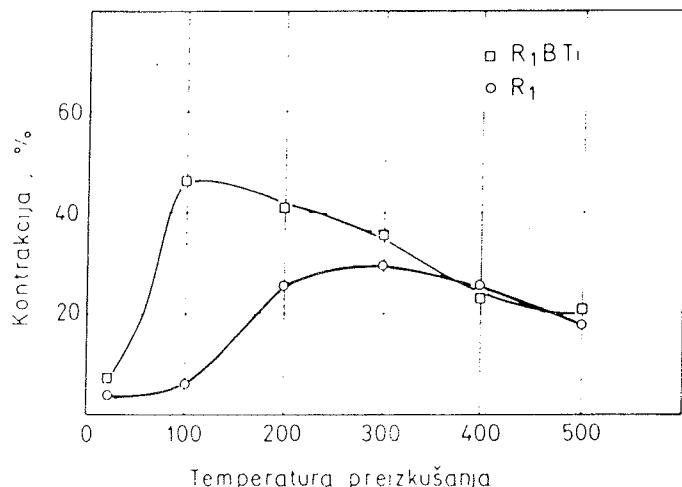
Slika 2: Pov. 100x.
Mikrostruktura po homogenizaciji pri 1200°C, α in γ faza.



Slika 3: Pov. 100x.
Mikrostruktura po homogenizaciji pri 1250°C, α faza.



Slika 4: Pov. 200x.
Mikrostruktura po homogenizaciji pri 1300°C .
Tanka opna faza po mejah zrn faze.



Slika 5: Odvisnost med temperaturo trganja in kontrakcijo za dve zlitini z osnovno sestavo 25% kroma in 15,6% kobalta. Ena zlitina je imela dodatek 0,05% titana.

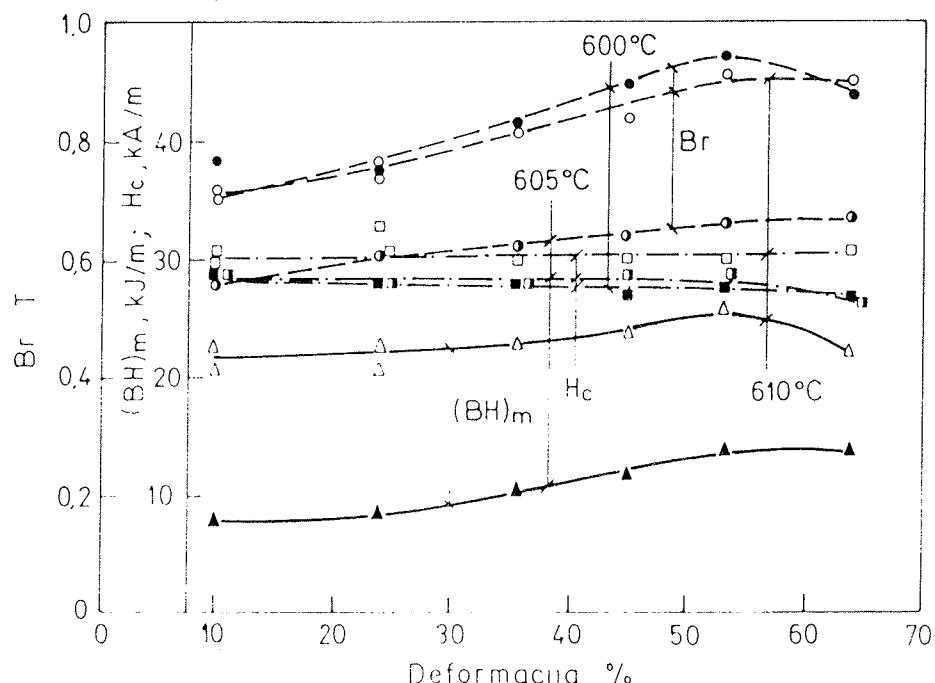
preizkusov v razponu temperature od ambienta do 500°C s ciljem, da se opredeli vpliv temperature na duktilnost. Po homogenizaciji pri 1250°C in pred trganjem so bili preizkušanci žarjeni 30 minut pri 605°C in gašeni, kar je prva faza termomagnetne obdelave, ki zagotovi nastanek spinodalnih faz α_1 in α_2 z določeno velikostjo. Rezultati raztržnih preizkusov so na sliki 5.

Pri temperaturi ambienta je kontrakcija, ki je merilo duktilnosti pri vlečenju, pri obeh zlitinah zelo majhna. S temperaturo preizkušanja zraste, doseže nek maksimum in se nato znova zniža. V zlitini s titanom je max. pri 100°C , v zlitini brez tega elementa pa pri cca. 300°C . Na osnovi diagrama na sliki 5 smo se odločili za defor-

macijo z vlečenjem pri temperaturi 250°C . Pokazalo pa se je, da je le duktilnost zlitine s titanom zadostna za doseg deformacije nad 60%, zato smo delo nadaljevali le na tej zlitini.

5. MAGNETNE LASTNOSTI

Iz podatkov v literaturi in lastnih izkušenj vemo, da je za doseg optimalne remanence (B_r) in koercitivnosti (H_c) potrebna neka optimalna velikost zrn faze 1. V literaturi nismo našli podatkov o tem, pri kateri temperaturi spinodalnega razpada je mogoče to optimalno velikost



Slika 6: Odvisnost med stopnjo hladne deformacije in magnetnimi lastnostmi, remanenco (B_r), koercitivno silo (H_c) in energijskim produkтом ($BH)_m$ za tri temperature spinodalne premene.

doseči. Pri začetnih raziskavah sta bili obe lastnosti najboljši po spinodalni premeni pri 605°C (11). Zato smo spinodalno premeno izvršili pri temperaturah 600, 605 in 610°C . Po polurnem zadržanju za premeno so bile palice gašene in nato deformirane z vlečenjem pri 250°C . Po vsakem vleku je bil odrezan valjček, ki je bil nato staran s postopnim znižanjem temperature in podaljšanim časom žarjenja. Pri staranju se veča razlika v sestavi med spinodalnima fazama α_1 in α_2 , rastejo koherentne napetosti in raste koercitivnost. Na tako pripravljenih vzorcih so bile izmerjene magnetne lastnosti, ki so prikazane na sliki 6.

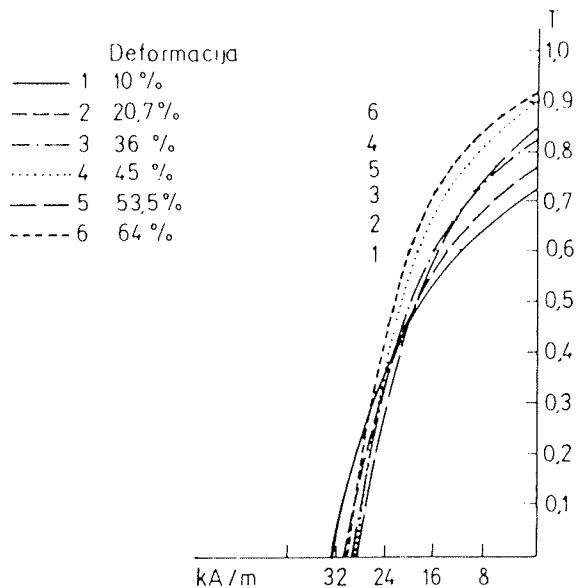
Na slikah 7, 8 in 9 je prikazano kako se s stopnjo deformacije spreminja oblika razmagnetilne krivulje.

Primerjava slik 6, 7, 8 in 9 pokaže, da se že v temperaturnem intervalu spinodalne premene 10°C močno spremenijo magnetne lastnosti. Koercitivnost je največja pri srednji temperaturi, remanenca je najvišja in skoraj enaka pri temperaturah 605 in 610°C , pač pa je daleč največji energijski produkt pri temperaturi 610°C in temu ustrezeno najbolj pravokotna oblika razmagnetilne krivulje. Podobno kot pri zlitini z 10% koblanta so najboljše magnetne lastnosti dosežene po cca. 60% deformaciji.

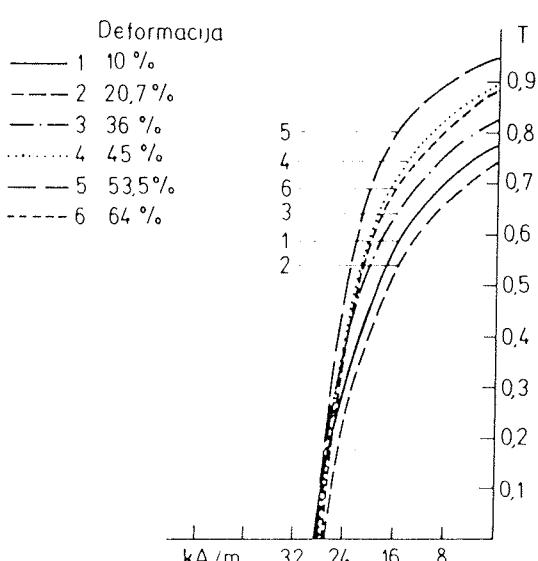
Tudi optimalne magnetne lastnosti zaostajajo za cca. 30% za tistimi, ki jih vir 1 navaja za zlitino podobne sestave. Koercitivna sila je cca. 1/3 manjša od največje dosežene v prvem letu dela, remanenca je nekoliko večja, energijski produkt pa je cca. 3x večji (11). V nadaljevanju smo se zato odločili, da preverimo, ali se da s podaljšanjem procesa kontroliranega ohlajanja (staranja) po deformaciji izboljšati koercitivno silo. Za ta preizkus smo izbrali vzorce z največjim energijskim produkтом, torej vzorce po spinodalni premeni pri

610°C . Na sliki 10 so prikazane magnetne lastnosti po normalnem in po podaljšanem staranju. Po podaljšanem staranju se je nekoliko povečala koercitivnost, zmanjšala se je največja vrednost za remanenco, močno pa se je zmanjšal energijski produkt. Očitno je torej, da podaljšano staranje ni koristno.

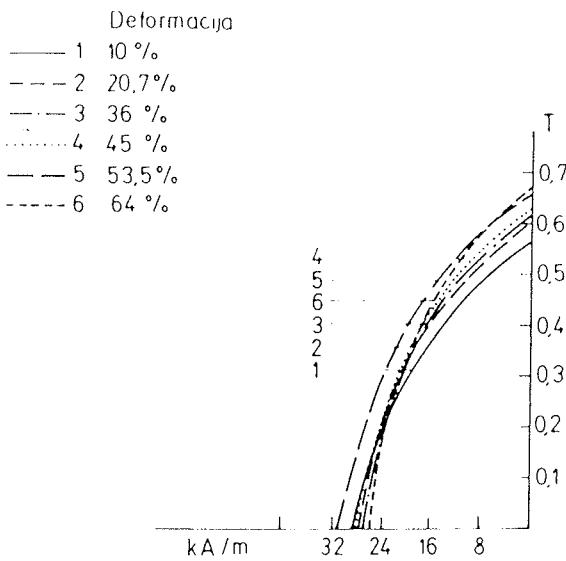
Presestilo nas je dejstvo, da dosežene magnetne lastnosti toliko zaostajajo za pričakovanimi, ki jih navaja vir



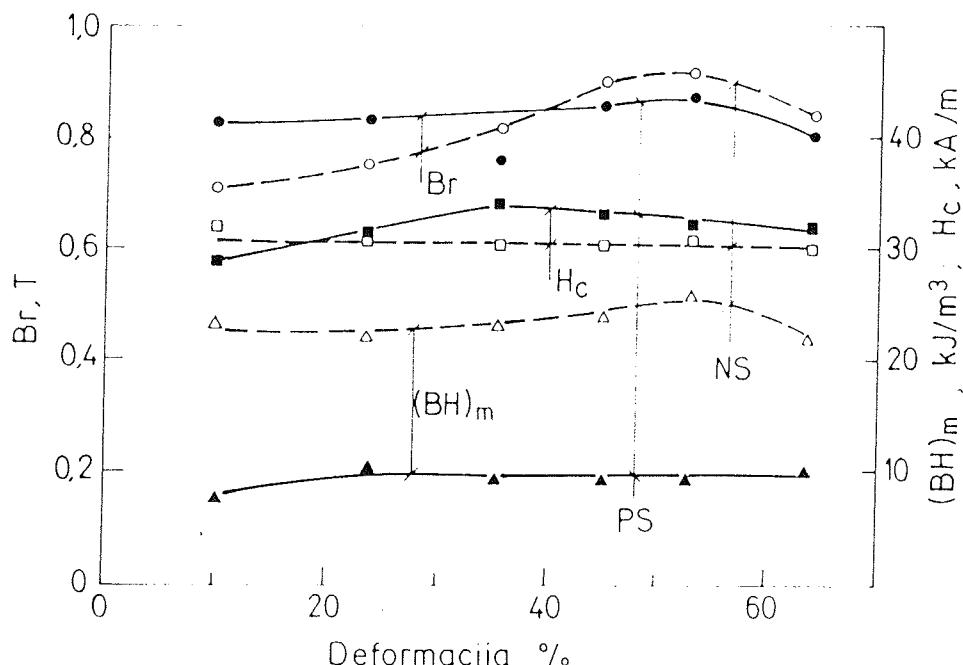
Slika 8: Razmagnetilna krivulja za vzorce, ki so bili po spinodalni premeni pri 605°C različno deformirani in normalno starani.



Slika 7: Razmagnetilna krivulja za vzorce, ki so bili po spinodalni premeni pri 610°C različno deformirani in normalno starani.



Slika 9: Razmagnetilna krivulja za vzorce, ki so bili po spinodalni premeni pri 600°C različno deformirani in normalno starani.



Slika 10: Odvisnost med stopnjo deformacije in magnetnimi lastnostmi, remanenco (B_r), koercitivno silo (H_c) in energijskim produktom ($(BH)_m$) po normalnem (NS) in po podaljšanju (PS) kontroliranem staranju.

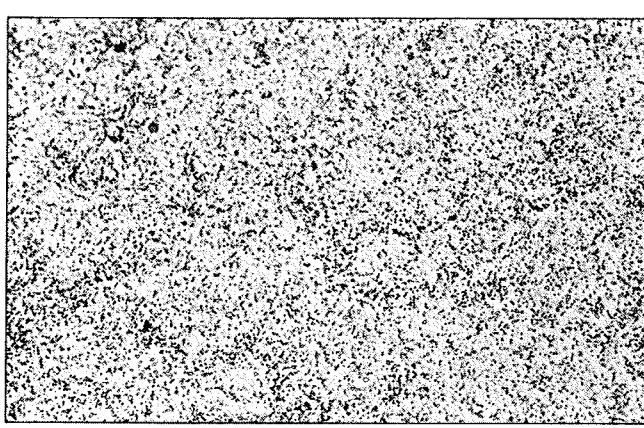
1, pri koercitivnosti pa tudi za že doseženimi. Zato smo preverili mikrostrukturo valjčkov, ki so bili uporabljeni za magnetne meritve.

Pokazalo se je, da je ob površini valjčkov pas močne oksidacije, zlitina ob njem je osiromašena s kromom in ima zato v mikrostrukturi tudi precej γ faze. Oboje je nastalo med žarjenjem za homogenizacijo pri 1250°C . Očitno bo potrebno v bodoče to žarjenje izvršiti v varovalni atmosferi, ali pa palice po žarjenju obrusiti.

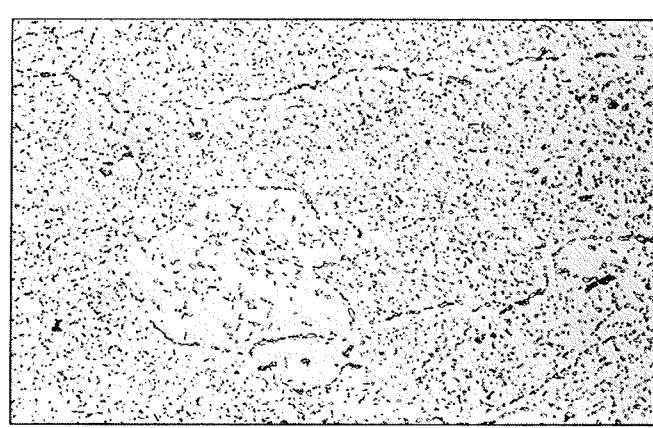
Tudi v notranjosti valjčkov mikrostruktura ni bila povsod monofazna, kot se je pričakovalo. Ponekod je bilo najti

le posamična zrna γ faze, v glavnem po mejah, ki ne bi mogla pomembno vplivati na magnetne lastnosti. Drugod so bila drobna zrna γ faze v notranjosti velikih poliedričnih zrn faze zelo številna (sl. 11 a), spet drugod pa se je našlo tudi nize zrn γ faze po mejah (sl. 11 b). Faza γ ni feromagnetna, zato je pričakovati, da v primeru količine in porazdelitve podobne tisti na sliki 11 a in 11 b, zlitina ne more doseči optimalnih magnetnih lastnosti.

Rezultati mikrostrukturne preiskave palic kažejo, da je pri uporabljeni sestavi temperaturno okno, ki zagotovi po žarjenju za homogenizacijo odsotnost γ faze, pre-



a



b

Slika 11: Pov 500x.

Mikrostruktura zlitine v dveh palicah, ki sta bili žarjeni 30 minut pri 1250°C , gašeni, deformirani 35% z vlečenjem in termično obdelani za spinodalno premeno.

preči pa tudi nastanek te faze med ohlajanjem, zelo ozko. V nadaljevanju dela bomo to pomankljivost odpravili s spremembijo sestave zlitine. Povečali bomo delež kroma v njej in vanjo v večji količini legirali titan. Ta element bo imel dva pozitivna učinka. Že v talini bo vezal ogljik in dušik, oba sta pospeševalca γ faze, v stabilne vključke, ki so netopni pri temperaturi homogenizacije, ker pa je depresor za γ fazo po svoji fizikalno metalurški naravi, bo tudi direktno stabiliziral α fazo pri žarjenju za homogenizacijo.

6. ZAKLJUČKI

1. Po več poizkusih je bila izdelana zlitina, ki je po termični obdelavi in hladni deformaciji dosegla cca. 60% optimalnih magnetnih lastnosti, ki jih literatura navaja za dosegljive za podobno osnovno sestavo;
2. Močan vpliv spinodalne premene med 600 in 610°C, ko se poveča energijski produkt od 8 na 26 kJ/m³ kaže, da je potrebno temperaturno področje prve stopnje termične obdelave, torej temperature spinodalne premene raziskati bolj sistematično;
3. V zlitini je preprečen nastanek σ faze pri temperaturah pomembnih za termično obdelavo. Interval obstojnosti γ faze pri segrevanju za homogenizacijo pa je preozek in ne garantira monofazne sestave pri žarjenju palic, ki se uporabljajo za preizkuse vlečenja. V industrijskih pogojih bi ta pomanjkljivost zlitine prišla še bolj do izraza;
4. Nadaljevanje raziskav te vrste zlitine je potrebno usmeriti v iskanje sestave, ki bo zagarantrirala 100% prisotnost feromagnetne α faze v širšem razponu temperature homogenizacije in hitrosti ohlajanja po homogenizaciji ter bo seveda odporna tudi proti nastanku σ faze.

7. LITERATURA

1. S. Jin in G.Y. Chin: IEEE Transactions on Magnetics, Mag. 23, 1987, 3187-3192
2. K. Chrost in J. Klodaš: J. Mag. Mag. Mat. 80, 1989, 359-366
3. F. Vodopivec, M. Pristavec, J. Žvokelj, D. Gnidovec in F. Grešovnik: Zeitschrift für Metallkunde 79, 1988, 648-653
4. F. Vodopivec, D. Gnidovec, B. Arzenšek, M. Torkar in B. Breskvar: J. Mag. Mag. Mat. 81, 1989, 369-373
5. F. Vodopivec, J. Žvokelj, D. Gnidovec, M. Pristavec in F. Grešovnik: Železarski zbornik 23, 1989, 65-71
6. F. Vodopivec, D. Gnidovec, B. Arzenšek, M. Torkar in B. Breskvar: Železarski zbornik 23, 1989, 73-78
7. F. Vodopivec, D. Gnidovec, D. Kmetič, A. Rodič in B. Breskvar: Železarski zbornik 24, 1990, 91-97
8. F. Vodopivec, D. Gnidovec, J. Žvokelj, D. Kmetič, A. Rodič: Zeitschrift für Metallkunde 81, 1990, 877-883
9. F. Vodopivec in D. Gnidovec: Poročilo MI Ljubljana 84-074, 1984
10. F. Vodopivec, D. Gnidovec, M. Torkar in B. Breskvar: Poročilo MI Ljubljana 88-001, 1988
11. F. Vodopivec, D. Gnidovec, B. Breskvar in M. Torkar: Poročilo MI Ljubljana 90-001, 1990

*Dr. F. Vodopivec, dipl. ing.
Mag. D. Gnidovec, dipl. ing.
Mag. M. Torkar, dipl. ing.
B. Breskvar, dipl. ing.
Inštitut za kovinske materiale in tehnologije
Lepi pot 11, Ljubljana*

Prispelo: 29. 03. 92

Sprejeto: 01. 06. 92

ELEKTROKEMIJSKI KONDENZATOR

D. Kek, J. Jamnik, S. Pejovnik

KLJUČNE BESEDE: elektrokemijski kondenzatorji, elektrolitski kondenzatorji, dvoplastni kondenzatorji, električna dvoplast, adsorpcija na fazni meji, impedančna spektroskopija, frekvenčni odziv, električne lastnosti, primerjava parametrov

POVZETEK: Podane so lastnosti in princip delovanja elektrokemijskega kondenzatorja. Delovanje tega elementa temelji na izkoriščanju nastanka električne dvoplasti na fazni meji elektroda-elektrolit. To predstavlja nov način tehnološkega izkoriščanja shranjevanja električne energije v obliki elektrostatskega polja znotraj dvosloja (dvoslojni kondenzator) ali pa v obliki sekundarnih kemijskih vezi med adsorbantom in polarizabilno elektrodo (superkondenzator).

V eksperimentalnem delu poročamo o primerjavi frekvenčnih odzivov elektrokemijskega kondenzatorja s frekvenčnimi odzivi klasičnega elektrolitskega kondenzatorja. Elektrokemijski kondenzator je praktično uporaben le pri frekvencah, nižjih od 0.1 Hz, elektrolitski kondenzator pa se lahko uporablja vse do frekvence 10000 Hz. V delu podajamo model, ki kvalitativno opisuje opažen pojav.

ELECTROCHEMICAL CAPACITOR

KEY WORDS: electrochemical capacitors, electrolytic capacitors, double-layer capacitors, electrical double-layer, adsorption at the electrode-electrolyte interface, impedance spectroscopy, frequency response, electrical properties, comparison of parameters

ABSTRACT: In this paper properties and operating principles of an electrochemical capacitor are presented. This recently developed storage element operates on the basis of the so-called electrical double-layer that is formed at an electrode-electrolyte interface. This is an essentially new way of technological utilization of electric energy stored in the form of electrostatic field inside the double-layer (double-layer capacitor) or in the form of secondary chemical bonds between an adsorbant and a polarisable electrode (supercapacitor).

In the experimental part it is reported on a comparison between the frequency responses of an electrochemical and a classical electrolytic capacitor. The former is only applicable at frequencies lower than 0.1Hz whereas the latter may be used even up to 10 000 Hz. At the end a model that qualitatively explains this phenomenon is presented.

1. UVOD

V elektrokemijskem kondenzatorju se shranjuje naboj v tako imenovani električni dvoplasti ob fazni meji elektroda - elektrolit. Dvoplast sestavljajo elektroni v polarizabilni elektrodi na eni strani in ioni iz raztopine, ki nevtralizirajo naboj elektrodne površine, na drugi strani. Napest na kondenzatorju je omejena z razkrojno napetostjo, ki ustreza izbranemu elektrolitu.

Površina fazne meje je v primeru elektrode, ki je sestavljena iz porozne keramike ali prevodnih saj, zelo velika, kar je eden od vzrokov za relativno visoke kapacitivnosti elektrokemijskega kondenzatorja.

Namen članka je predstaviti lastnosti in princip delovanja elektrokemijskega kondenzatorja. V prvem delu so predstavljene teoretične osnove elektrokemijskega kondenzatorja. V drugem delu so podani eksperimentalni rezultati merjenja impedančne elektrokemijskega kondenzatorja in njihovo ujemanje s teoretičnimi napovedmi. Vzporedno podajamo tudi rezultate impedančnih meritev klasičnega elektrolitskega kondenzatorja in primerjavo med obema tipoma kondenzatorjev.

2. TEORETIČNE OSNOVE

2.1 Fazna meja

Osnova elektrokemijskega kondenzatorja je dvofazni sistem elektroda - elektrolit in električni dvosloj na tej fazni meji.

Meja med dvema fazama je lahko povsem polarizabilna ali povsem nepolarizabilna.

Pri povsem nepolarizabilni (reverzibilni) meji lahko poteka elektrokemijska reakcija med elektrodo in prevodnim elektrolitom tako rekoč brez aktivacijske energije. Taka meja je idealna za galvanske člene in nima kapacitivnih lastnosti.

Drugo skrajnost predstavlja povsem polarizabilna meja, ki ne prevaja enosmernega električnega toka. Reakcija med t.i. polarizabilno elektrodo in elektrolitom ne poteka, če je napetost na elektrodi manjša kot razkrojna napetost, ki povzroča elektrolizo raztopine.

Prav zato, ker polarizabilna meja ne prevaja enosmernega električnega toka, jo lahko uporabimo kot kondenzator.

2.2 Električni dvosloj na fazni meji

Vsaka elektrodna površina, ki je v stiku z elektrolitom, se vsaj delno nabije. Na elektrodi je zato potencial drugačen kot v glavni masi elektrolita. Površina polarizabilne elektrode se lahko nabije zaradi:

- vsiljevanja potencialne razlike z zunanjim virom napetosti
- adsorpcije ionov na površino
- zaradi vzpostavitve termodinamskega ravnotežja

Pojave v dvosluju je razlagalo več avtorjev. Znani so trije modeli električnega dvosloja /2/. Helmholtzov in Guy-Chapmanov model sta pomankljiva, Sternov model pa dovolj dobro opisuje izmerjene lastnosti elektrokemijskega dvosloja. Predpostavlja, da je presežek elektronov na elektrodi nevtraliziran z ioni, ki so delno imobilizirani na površini elektrode, delno pa se razširijo v raztopino. Imobilizirani ioni tvorijo Helmholtz sloj. Difuzni sloj pa predstavljajo ostali ioni, ki so še potrebni za nevtralizacijo elektrodne površine in so zaradi termičnega gibanja razširjeni v raztopino.

Da bi opredelili lastnosti elektrokemijskega kondenzatorja moramo poznati kapacitivnost omenjenega kondenzatorja. Za določitev kapacitivnosti pa moramo vedeti, kako je ločitev naboja odvisna od spremembe električnega potenciala prek fazne meje.

Določitev kapacitivnosti dvosloja poteka tako, da najprej določimo kapacitivnost Helmholtzovega sloja in difuznega ter nato obe kapacitivnosti ustrezzo seštejemo. S tem dobimo izraz za kapacitivnost celotnega dvosloja (Sternov model).

Kapacitivnost Helmholtzovega sloja je enaka kot za ploščati kondenzator in je določena z enačbo:

$$C_H = \epsilon \epsilon_0 \frac{S}{l} \quad (1)$$

Kjer je ϵ relativna dielektričnost topila, ϵ_0 dielektrična konstanta vakuma, S površina elektrode ter l razdalja med središčem pozitivnega in negativnega naboja. Kapacitivnost difuznega sloja pa podaja enačba /2/:

$$C_D = \frac{dQ}{d\Phi_a} = \frac{\epsilon \epsilon_0}{x_A} \operatorname{ch} \left[\frac{F\Phi_a}{2RT} \right] \quad (2)$$

Kjer je Φ_a električni potencial na zunanji površini Helmholtzovega sloja, F Faradayeva konstanta, T temperatura, R splošna plinska konstanta, x_A pa Debyeva dolžina definirana kot

$$x_A = \left[\frac{\epsilon \epsilon_0 RT}{2F^2 l} \right]^{\frac{1}{2}}, \quad l = \frac{1}{2} \sum_i z_i^2 c_i \quad (3)$$

I običajno imenujemo ionska jakost. Tako kapacitivnost imenujemo diferencialna, ker je, za razliko od navadne kapacitivnosti, odvisna od potenciala.

Celotna recipročna kapacitivnost je vsota recipročnih vrednosti obeh kapacitivnosti:

$$C_t = \frac{C_H C_D}{C_H + C_D} \quad (4)$$

Kapacitivnosti dvoplasti so reda velikosti $5 - 20 \mu F/cm^2$.

Kadar so vrednosti za Helmholtzovo kapacitivnost (C_H) veliko večje od difuzne kapacitivnosti (C_D), lahko Helmholtzovo kapacitivnost zanemarimo in kot celotno kapacitivnost (C_t) vzamemo le kapacitivnost difuzne plasti ali obratno.

2.3 Adsorpcija na fazni meji

Če na fazni meji pride do adsorpcije ionov s sekundarnimi kemijskimi vezmi na površino polarizabilne elektrode, se kapacitivnost dvosloja poveča. Za določitev adsorpcijske kapacitivnosti potrebujemo zvezo med deležem Θ elektrodne površine, prekrite z adsorbiranimi ioni in potencialom Φ elektrode glede na izbrano referenčno točko, na primer glavno maso elektrolita. Najpreprostejšo zvezo dobimo tako, da v Langmuirjevi izotermi kemijski potencial zamenjamo z elektrokemijskim /3/:

$$\frac{\Theta}{1 - \Theta} = a \cdot \exp \left[- \frac{G}{RT} \right] \cdot \exp \left[- \frac{F\Phi}{RT} \right] \quad (5)$$

a je sorazmernostna konstanta. Izraz velja le, če je prosta energija adsorpcije G enaka na vsej površini in če ni interakcij med adsorbiranimi ioni.

Naboj je povezan z zasedenoščjo površine z enačbo:

$$Q = \Theta Q_0 \quad (6)$$

kjer je Q_0 naboj pri popolni zasedenoščji površine z eno plastjo ionov. Kapacitivnost adsorpcijske plasti dobimo po definiciji:

$$C = \frac{dQ}{d\Phi} = Q_0 \frac{zF}{RT} \Theta [1 - \Theta] \quad (7)$$

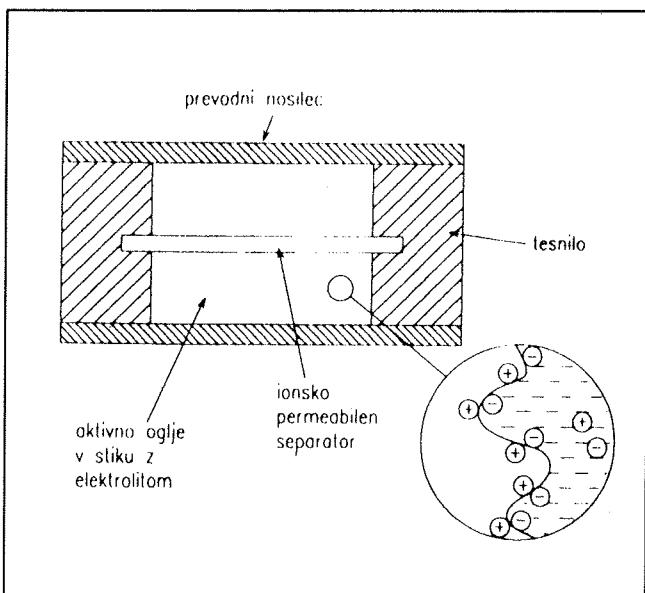
Velikostni red adsorpcijske kapacitivnosti je $100 \times C_{dl}$ oz. $500 - 2000 \mu F/cm^2$.

3. Delovanje in klasifikacija elektrokemijskega kondenzatorja

Mehanizem shranjevanja naboja v elektrokemijskem kondenzatorju še ni povsem pojasnjen, lahko pa ga opišemo s teorijo električne dvoplasti.

Sestavni deli elektrokemijskega kondenzatorja:

Slika 1 kaže notranje zgradbo celice, ki je sestavna enota elektrokemijskega kondenzatorja. Aktivni ogljik zapoljuje prostor med izolacijskima gumijastima tesniloma, ki zapirata obe strani prevodne elektrode. Celica je hermetično zaprta. Delovanje celice izboljšamo s



Slika 1: Shema celice, ki je sestavna enota elektrokemijskega kondenzatorja.

tanko, ionsko permeabilno membrano. V njej je ionski prevodnik, ki deluje kot sito za molekule in ione določene velikosti. Prepušča pozitivne vodikove ione, večje hidroksilne pa ne.

Kot ionski prevodnik lahko uporabljamo vodni ali pa organski elektrolit. Kondenzatorji z organskim elektrolitom imajo višjo prebojno napetost (elektroliza nastopi pri višjih napetostih kot elektroliza vode) in so uporabni v širšem temperaturnem območju.

3.1 Delovanje celice:

Ko pritisnemo na elektrodi določeno napetost, pozitivni ioni potujejo skozi membrano proti negativni elektrodi, negativni ioni pa proti pozitivni elektrodi. Pozitivno in negativno nabito polarizabilno elektrodo (saje) ločuje separator oz. membrana. Med polarizabilno elektrodo in elektrolitom nastane potencialna razlika, podobno kot med ploščama kondenzatorja.

Elektrostatična energija se shrani v kondenzatorju v obliki separiranega naboja in jo podaja enačba:

$$E = \frac{1}{2} C \Delta \Phi^2 \quad (8)$$

Kjer je $\Delta \Phi$ je potencialna razlika med obema fazama/1. Kapacitivnost celice je sorazmerna s površino elektrod in obratno sorazmerna z medelektrodno razdaljo. Zaradi velike poroznosti saj in majhne razdalje med težiščem pozitivnega in negativnega naboja (radij enega iona), je kapacitivnost elektrokemijskega kondenzatorja za 3 do 5 velikostnih redov večja od klasičnega elektrolitskega kondenzatorja.

Nazivna napetost, s katero polnimo kondenzator, ni omejena s prebitjem dielektrika, ampak z napetostjo, kjer se začne elektroliza raztopine. To napetost povečamo

z zaporedno vezavo sestavnih enot: $U_{\text{kon}} = U_n * \text{število celic}$. Kapacitivnost s številom celic pada, vendar po enačbi (8) energija narašča s kvadratom napetosti, torej hitreje kot s kapacitivnostjo. Ker potrošnika zanima predvsem to, koliko energije bo lahko shranil na čim manjši prostor, je povečanje števila sestavnih enot smiselno.

4. Eksperimentalno delo

Za merjenje električnih lastnosti kondenzatorjev smo uporabili impedančno spektroskopijo. To je metoda, s katero opisujemo elektrokemijske pojave v frekvenčnem prostoru. Temelji na principu merjenja tokovnega odziva sistema, ki smo ga vzbujali z izmenično sinusno napetostjo v linearinem območju. Razmerje med kompleksorjem napetosti in toka pri določeni frekvenci je impedanca.

Pri delu smo uporabili avtomatski merilni sistem proizvajalca Solartron. Aparaturo sestavlja analizator frekvenčnega odziva (1250 Frequency Response Analyzer), elektrokemijski vmesnik (1286 Electrochemical Interface) in mikroracunalnik HP 9816.

Meritve smo opravili na komercialnem elektrokemijskem kondenzatorju NEC X9 248 z nazivno napetostjo 5.5 V in nazivno kapacitivnostjo 0.22 F (dimenzijs 16 mm x 22 mm) ter na elektrolitskem kondenzatorju ISKRA ELKO z nazivno kapacitivnostjo 1 μ F in nazivno napetostjo 6V (5 mm x 8 mm).

5. Rezultati in diskusija

Impedanca kondenzatorja je določena z izrazom:

$$Z(\omega) = \frac{U(\omega)}{I(\omega)} = \frac{1}{j\omega C(\omega)} \quad (9)$$

kjer je $j = \sqrt{-1}$ in ω krožna frekvence.

Iz enačbe (9) vidimo, da je impedanca kondenzatorja z veliko kapacitivnostjo majhna in obratno. V primeru idealnega kondenzatorja C od frekvence ni odvisna in je realna količina enaka kapacitivnosti kondenzatorja. Če pa ima kondenzator izgube, je C po enačbi (9) kompleksna količina, odvisna od frekvence. Realni del kapacitivnosti C predstavlja dielektrične lastnosti kondenzatorja, imaginarni del pa njegove izgube.

Če izmerimo impedanco kondenzatorja v določenem frekvenčnem območju (od 1 mHz do 65 kHz), dobimo frekvenčni odziv kondenzatorja, kot kaže slika 2.

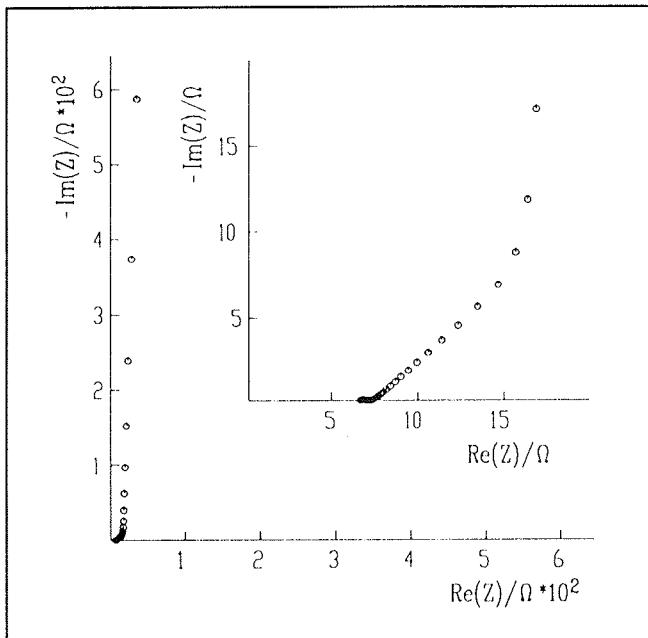
Pogosto opisujemo elektrokemijske sisteme z impedančno metodo tako, da za sistem predpostavimo model, s katerim približno opišemo procese (upornost, kapacitivnost), ki jih opazujemo in z merjenjem impedance sistema ugotavljamo pravilnost modela. Kapaci-

tivnosti, določene na tak način, v odvisnosti od velikosti enosmerne napetosti, ki smo jo dodajali na elektrokemijski kondenzator, prikazuje slika 3.

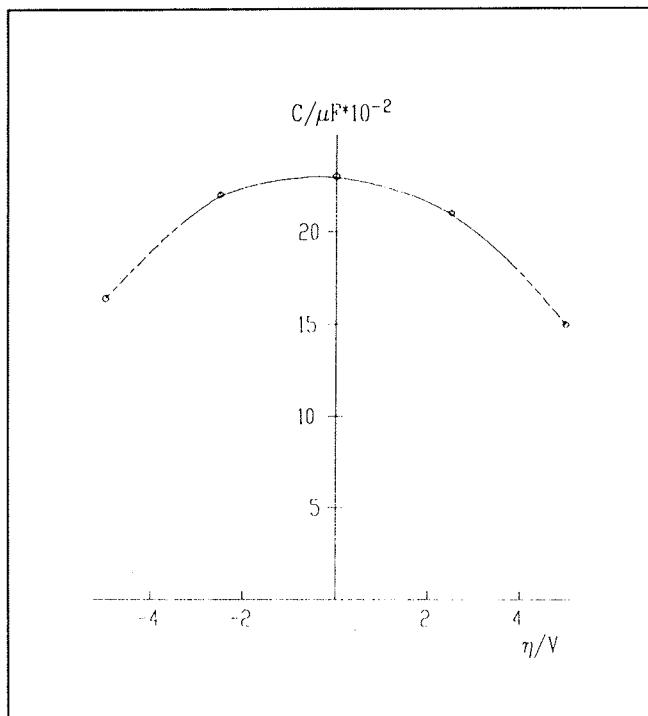
Vidimo, da dobimo pri prenapetosti nič maksimum. Ta pove, da je kapacitivnost posamezne fazne meje sicer odvisna od prenapetosti, vendar te odvisnosti za posamezno fazno mejo ne moremo določiti, saj bi za to potrebovali referenčno elektrodo, s katero lahko do-

ločimo kapacitivnost vsake fazne meje posebej. Njena vstavitev v kondenzator pa tehnično ni mogoča.

Dobljene vrednosti kapacitivnosti (slika 3) se relativno dobro ujemajo z nazivno kapacitivnostjo komercialnega elektrokemijskega kondenzatorja. Ker površine elektrod ne moremo določiti, ni mogoče iz velikostnega reda izračunanih kapacitivnosti ugotoviti ali gre za dvoslojni ali superkondenzator. Tudi iz frekvenčnega odziva ne moremo ugotoviti ali je adsorpcija prisotna ali ne.



Slika 2: Frekvenčni odziv komercialnega elektrokemijskega kondenzatorja.



Slika 3: Kapacitivnost komercialnega elektrokemijskega kondenzatorja v odvisnosti od prenapetosti, določena iz frekvenčnega odziva v območju 10^1 do 10^2 Hz.

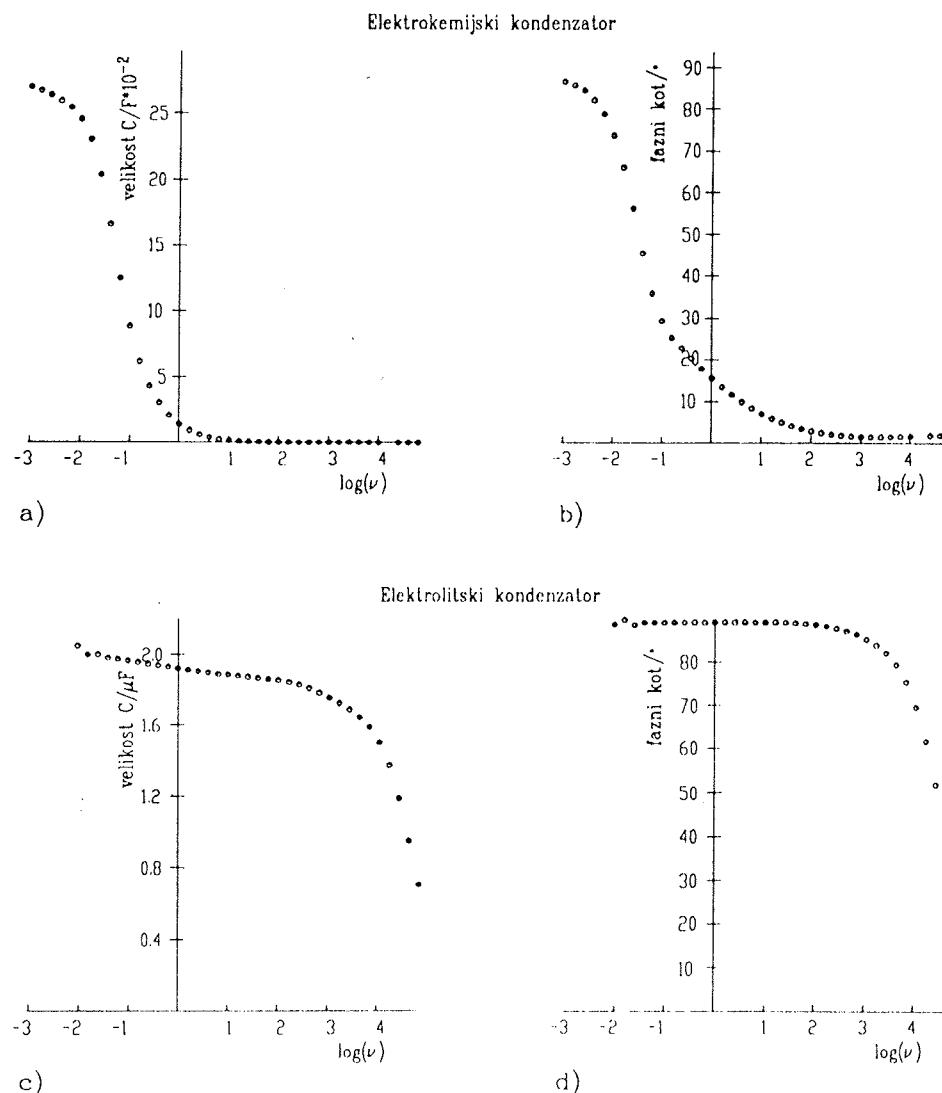
Zanimiva je primerjava kompleksne kapacitivnosti elektrokemijskega in navadnega elektrolitskega kondenzatorja.

Na sliki 4 je kompleksna kapacitivnost predstavljena s frekvenčno odvisnostjo velikosti in faznega kota kapacitivnosti $C(\omega)$ za obe vrsti komercialnih kondenzatorjev. Z grafov na sliki 4 lahko določimo frekvenčno območje uporabe obeh kondenzatorjev. Elektrokemijski kondenzator kaže kapacitivne lastnosti šele pri frekvenci, nižji od 0.1 Hz. Pri višjih frekvencah velikost kapacitivnosti znatno pada. Isto se zgodi s faznim kotom. Na podlagi grafov (slika 4a in 4b) sklepamo, da elektrokemijski kondenzator pri frekvencah višjih od 0.1 Hz ni uporaben kot kondenzator, saj je njegova kapacitivnost zelo majhna. Tam, kjer je kapacitivnost majhna, je majhen tudi fazni kot. Pri frekvenci 0.1 Hz je fazni kot 30° . Z drugimi besedami, v tistem frekvenčnem območju, kjer element suka fazo za 30° ali manj, ta element ni uporaben kot kondenzator. Če frekvenco znižujemo, fazni kot znatno narašča, dokler se pri frekvenci 1 mHz ne ustavi na 90° , kar je enako idealnemu kondenzatorju. To pomeni, da ga lahko uporabljamo le pri enosmernih tokovih, oz. tokovih z dolgo periodo. Na to opozarjajo tudi proizvajalci, ki navajajo, da elektrokemijskega kondenzatorja ne moremo uporabljati v filtrih, oz. oscilatorjih.

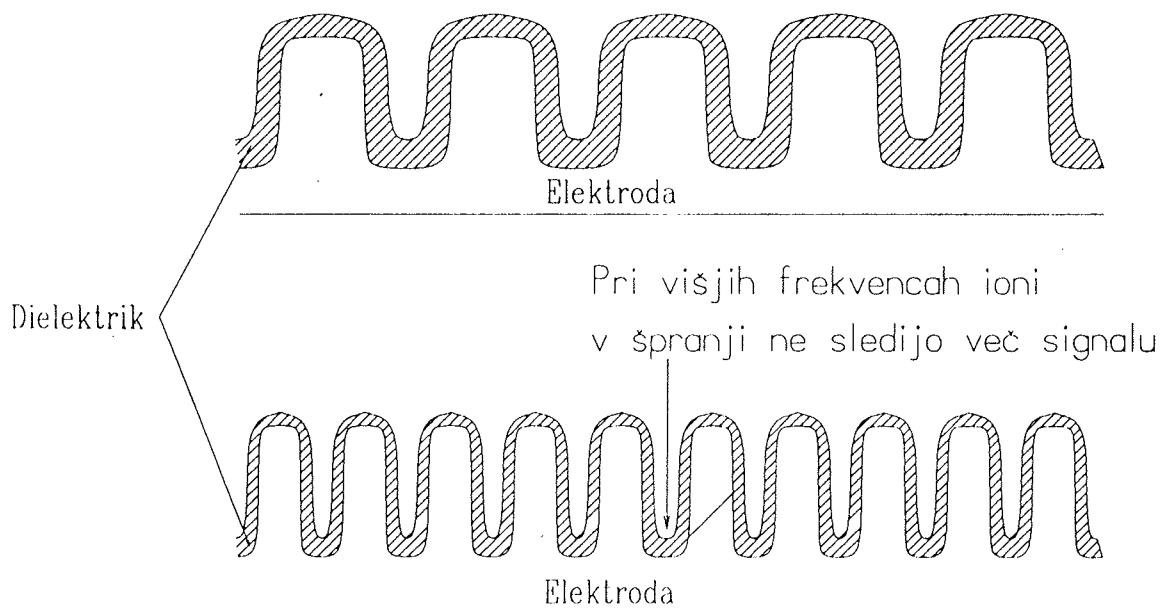
Nasprotno pa lahko uporabljamo elektrolitski kondenzator v izmeničnih tokovih do frekvence 10000 Hz (slika 4c in 4d). V tem frekvenčnem območju se izmerjena kapacitivnost ujema z nazivno kapacitivnostjo kondenzatorja ($1.8 - 2 \mu\text{F}$), fazni kot pa je blizu 90° , kar ustreza idealnemu kondenzatorju.

Slike 4 vidimo, da je pravzaprav frekvenčna odvisnost $C(\omega)$ za oba tipa kondenzatorjev presenetljivo podobna. Razlikuje se le v frekvenci, kjer pride do hitrega padca velikosti kapacitivnosti oz. faznega kota. Ta frekvenca tudi določa zgornjo mejo uporabe posameznega kondenzatorja. Eden od možnih razlogov take frekvenčne odvisnosti je, da se efektivna površina nad določeno frekvenco zelo zmanjša /8/. V tem pogledu, pa sta si oba tipa kondenzatorjev podobna, saj pri obeh površina elektrod ni gladka. Pri elektrokemijskem kondenzatorju je površina elektrode porozna, pri elektrolitskih pa je površina najedkana (slika 5).

Frekvenca, pri kateri kapacitivnost bistveno pada, je pri elektrokemijskem kondenzatorju za štiri velikostne rede nižja kot pri elektrolitskem kondenzatorju. "Debelina" dielektrika dvostrukoma je pri prvem kondenzatorju okrog



Slika 4: Kompleksna kapacitivnost elektrokemijskega in elektrolitskega kondenzatorja.



Sliak 5: Shema elektrode z veliko efektivno površino. Tanjši dielektrik omogoča višjo efektivno površino.

ene Debyeve dolžine (nekaj desetink nanometra), pri drugem pa debelina oksidnega sloja znaša nad 10 nanometrov. To pomeni, da je pri elektrokemijskem kondenzatorju efektivna površina lahko precej večja, s tem pa slabše vidna pri visokih frekvencah.

6. Zaključki

Za karakterizacijo elektrokemijskega kondenzatorja in elektrolitskega kondenzatorja smo uporabili impedančno spektroskopijo.

Ugotovili smo, da je kapacitivnost elektrokemijskega in elektrolitskega kodenzatorja frekvenčno odvisna količina. Eden od možnih razlogov za to je, da se efektivna površina nad določeno frekvenco močno zmanjša. Kapacitivnost in fazni kot znatno padeta pri frekvenci 0.1 Hz za elektrokemijski kondenzator. Ta frekvenca tudi določa zgornjo mejo uporabe teh kondenzatorjev.

Primerjava med elektrokemijskim in elektrolitskim kondenzatorjem je pokazala, da je frekvenčno območje uporabe elektrokemijskega kondenzatorja kar za štiri velikostne rедe pomaknjeno proti nižjim frekvencam (od 10000 Hz za elektrolitski kondenzator do 0.1 Hz za elektrokemijski kondenzator). Pri elektrokemijskem kondenzatorju je debelina "dielektrika" - fazne meje okrog ene Debyeve dolžine, pri elektrolitskem pa debelina oksidne plasti znaša nad 10 nanometrov. To pomeni, da je pri prvem kondenzatorju efektivna površina lahko precej večja, s tem pa slabše vidna pri visokih frekvencah.

Zahvala

Avtorji se iskreno zahvaljujemo Miranu Gaberščku za konstruktivne pripombe in branje rokopisa. Finančno je nalogo podprlo Ministrstvo za znanost in tehnologijo Republike Slovenije.

Literatura

- /1/ B. E. Conway, J. Electrochem. Soc. , 138 (1991) 1539-1547.
- /2/ P. H. Rieger: *Electrochemistry*, Prentice-Hall, Inc. , Englewood Cliffs, 1987, str. 69-81 in 104-106.
- /3/ I. D. Raistrick, J. R. Macdonald, D. R. Franceschetti: *Impedance Spectroscopy* (J. R. Macdonald, Ed.), J. Wiley & Sons, Inc. , New York, 1987, str. 58-70 in 114-126.
- /4/ M. C. H. McKubre, D. D. Macdonald, J. R. Macdonald: *Impedance Spectroscopy* (J. R. Macdonald, Ed.), J. Wiley & Sons, Inc. , New York, 1987, str. 148-152.
- /5/ J. R. Macdonald, W. B. Johnson: *Impedance Spectroscopy* (J. R. Macdonald, Ed.), J. Wiley & Sons, Inc., New York, 1987, str. 1-26.
- /6/ Elektor Electron. , 14 (1988) 63-65.
- /7/ G. L. Bullard, H. B. Sierra-Alcazar, H. L. Lee, J. L. Morris, IEEE Trans. Magn. , 25 (1989) 102-106.
- /8/ L. Pietronero, C. Evertsz, H. J. Wiesmann: *Fractals in Physics* (L. Pietronero, E. Tosatti, Ed.), Elsevier Science Publishers, Baden, 1986, str. 159 - 162.

*Darja Kek, dipl.ing
Kemijski inštitut "Boris Kidrič",
Hajdrihova 19, 61 115 Ljubljana
in Iskra-Elektroliti
Stari trg 36, 68 230 Mokronog*

*mag. Janko Jamnik, dipl.ing.
Kemijski inštitut "Boris Kidrič
Hajdrihova 19, 61 115 Ljubljana*

*prof.dr. Stane Pejovnik
Kemijski inštitut "Boris Kidrič"
Hajdrihova 19, 61 115 Ljubljana*

Prispelo: 23. 03. 92

Sprejeto: 23. 04. 92

UNITY POWER FACTOR CORRECTION CIRCUIT BASED ON BOOST-BUCK DC-TO-DC CONVERTER WITH COUPLED INDUCTANCE

**Miro Milanović, Franc Mihalič, Karel Jezernik, Danilo Zadravec,
Alenka Planinc, Uroš Milutinović**

KEYWORDS: power electronics, power factor correction, DC-TO-DC converters, coupled inductance, single phase circuits

ABSTRACT: The Unity power factor correction circuits are nowadays becoming one of the most important requirements for all power electronic rectifiers (equipment). The idea of using coupled inductance in a single phase diode rectifier power factor correction circuits and the influence of the coupling factor on the current ripple will be discussed in this paper.

VEZJE ZA KOREKCIJO FAKTORJA MOČI ZASNOVANO NA BOOST-BUCK ENOSMERNEM PRESMERNIKU S SKLOPLJENO INDUKTIVNOSTJO

KLJUČNE BESEDE: močnostna elektronika, korekcija faktorja moči, enosmerniki presmerniki, sklopljena induktivnost, enofazna vezja

POVZETEK: Vezje za korekcijo faktorja moči postajajo vse pomembnejši sestavni del vseh naprav močnostne elektronike. V članku bo obdelano vezje za korekcijo faktorja moči z uporabo sklopljenih induktivnosti, prav tako bo raziskan vpliv faktorja sklopljenosti na valovitost toka.

INTRODUCTION

Switch-mode power supplies, DC-AC converters for motor drive, (5, 8) require an AC-DC bridge rectifier, with a large filter capacitor. The capacitor is needed to give the specified output voltage ripple and to provide energy storage. Since the capacitor draws line current only when the output voltage is below the line voltage, the line current pulsates. This pulsating current causes a low power factor. Power supplies with such rectification have less than 0.65 power factor (Fig. 1).

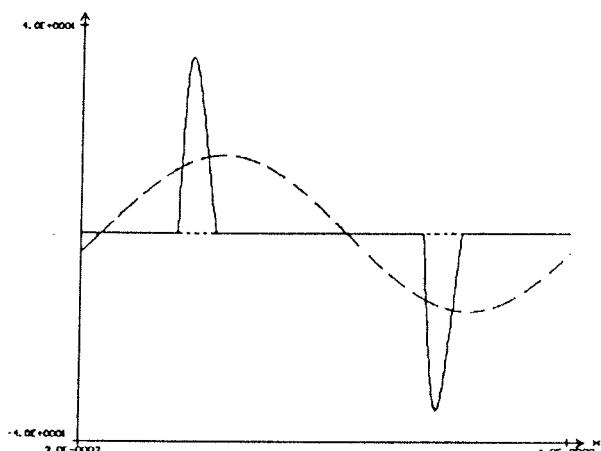


Fig. 1: Input current waveform

Using the Fourier analysis, the line current can be expressed in terms of its fundamental frequency component i_{s1} (shown by the dashed line in Fig. 1) plus the other harmonic components. If v_s is assumed to be purely sinusoidal, only i_{s1} contributes to the average power flow (2). In terms of the rms voltage V_s and the rms current I_{s1} of the fundamental frequency component of i_s , the average power P , flowing through the rectifier, is:

$$P = V_s I_{s1} \cos \Phi_1 \quad (1)$$

where Φ_1 is the phase shift between i_{s1} and V_s . The magnitude of the apparent power S is:

$$S = V_s I_s \quad (2)$$

and the power factor is defined as:

$$PF = \frac{P}{S} = \frac{I_{s1}}{I_s} \cos \Phi_1 \quad (3)$$

From eq. (3), it can be noted that a large distortion in the line current will result in a small value of the current ratio I_{s1}/I_s , and hence, a small value of PF, even if $\cos \Phi_1$ is close to unity.

The unity power factor, ie. the current ratio I_{s1}/I_s and $\cos \Phi_1$ are close to unity, can be achieved by the introduction of a high power factor correction circuits (HPFCC) (7).

The choice of power electronic converters is based on the following considerations:

- In general, for HPFC circuits, electrical isolation between the utility input and the output of the circuit is not strictly required
- In most applications, it is acceptable and in many cases desirable to stabilize the DC voltage V_d slightly higher than the maximum peak of the AC input voltage.
- Cost, power loss and size of the current shaping circuits should be as small as possible.

From the set of different available HPFC circuits for power factor correction, the boost-buck converter is chosen to be discussed.

THE PROPOSED CIRCUIT

The proposed circuit for current shaping shown in Fig. 2 consists of a boost converter connected to the line, and a buck converter connected to the output capacitor.

The boost part of the circuit, appropriately controlled, forces the input current to be sinusoidal and in phase with the input voltage (5). Relatively high amount of input current ripple is caused by the switching frequency and depends on the value of the used inductance. It will be shown that the current ripple can be significantly reduced using the effect of inductance coupling. Filtering of the input current ripple is accomplished by the buck part

of the circuit. The coupled inductance for zero current ripple in DC-DC converters was introduced by Ćuk and Middlebrook (3,4).

Before describing how the current ripple can be reduced by inductance coupling, the state space equations of cascade boost-buck converter will be reviewed.

For the two switch states (ON, OFF), the circuit operation shown in Fig. 11 can be described by a set of linear time-invariant differential equations:

$$\dot{x} = A_1 x + b_1 v_g \quad \text{during } dT_s \quad (4)$$

$$y_1 = C_1 x$$

and

$$\dot{x} = A_2 x + b_2 v_g \quad \text{during } (1-d)T_s \quad (5)$$

$$y_2 = C_2 x$$

where:

$$x = \begin{pmatrix} i_{L1} & i_{L2} & u_{C1} & u_{C2} \end{pmatrix}^T; \quad v_g = v_{in}$$

$$A_1 = \begin{pmatrix} 0 & 0 & -\frac{L_m}{L_1 L_2 - L_m^2} & \frac{L_m}{L_1 L_2 - L_m^2} \\ 0 & 0 & \frac{L_1}{L_1 L_2 - L_m^2} & -\frac{L_1}{L_1 L_2 - L_m^2} \\ \frac{1}{C_1} & -\frac{1}{C_2} & -\frac{1}{R_L C_1} & 0 \\ 0 & -\frac{1}{C_2} & 0 & 0 \end{pmatrix}$$

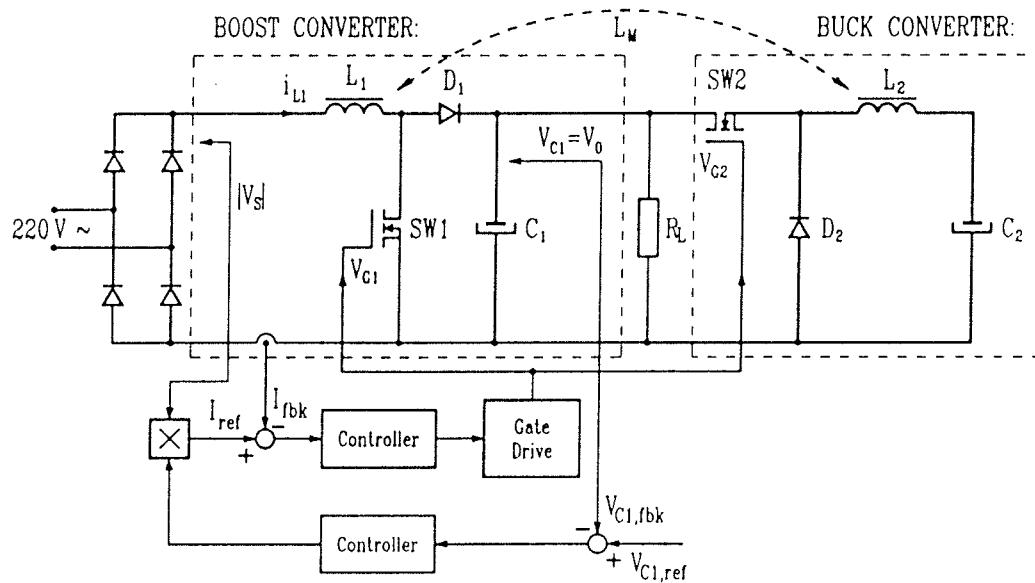


Fig.2: Boost-buck with coupled inductance

$$b_1 = b_2 = \begin{pmatrix} \frac{L_2}{L_1 L_2 - L_m^2} \\ -\frac{L_m}{L_1 L_2 - L_m^2} \\ 0 \\ 0 \end{pmatrix}$$

$$A_2 = \begin{pmatrix} 0 & 0 & -\frac{L_2}{L_1 L_2 - L_m^2} & \frac{L_m}{L_1 L_2 - L_m^2} \\ 0 & 0 & \frac{L_m}{L_1} & -\frac{L_1}{L_1 L_2 - L_m^2} \\ 1 & 0 & \frac{L_1 L_2 - L_m^2}{C_1} & 0 \\ 0 & \frac{1}{C_2} & -\frac{R_L C_1}{L_1 L_2 - L_m^2} & 0 \end{pmatrix}$$

The operation of the boost-buck converter with coupled inductance is based on a very simple principle. During the ON time input current flow only through the inductance L_1 (Fig. 3a).

The slope of the inductance current $\frac{di_{L1}}{dt}$ depends on the input line voltage. By introducing the opposite voltage source V_{OPP} (Fig. 3b), this slope can be reduced (Fig. 4).

Voltage V_{OPP} is due to the introduction of a buck converter and a coupled inductance between L_1 and L_2 (Fig. 5).

The slope of the inductance current can be determined from equation (4).

$$\left. \frac{di_{L1}}{dt} \right|_{ON} = \frac{L_m}{L_1 L_2 - L_m^2} (v_{C1} - v_{C2}) + \frac{L_m}{L_1 L_2 - L_m^2} v_{in} \quad (6)$$

After making the following substitutions:

$$L_m = K \sqrt{L_1 L_2}$$

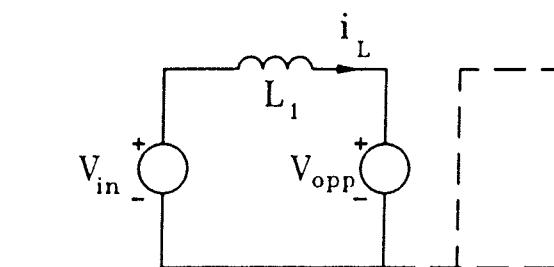
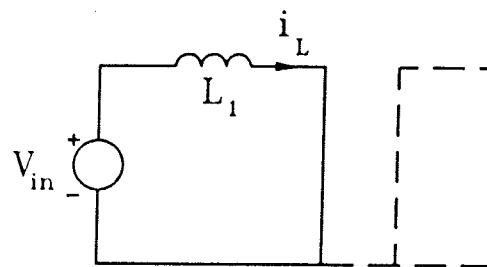


Fig. 3a,b

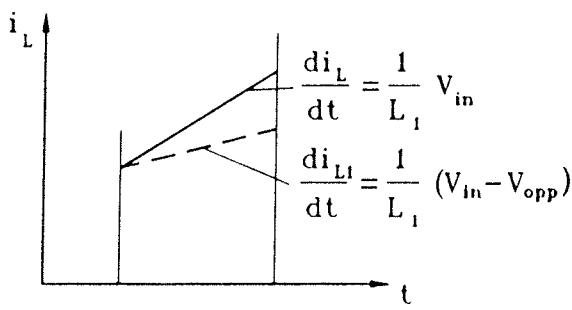


Fig. 4

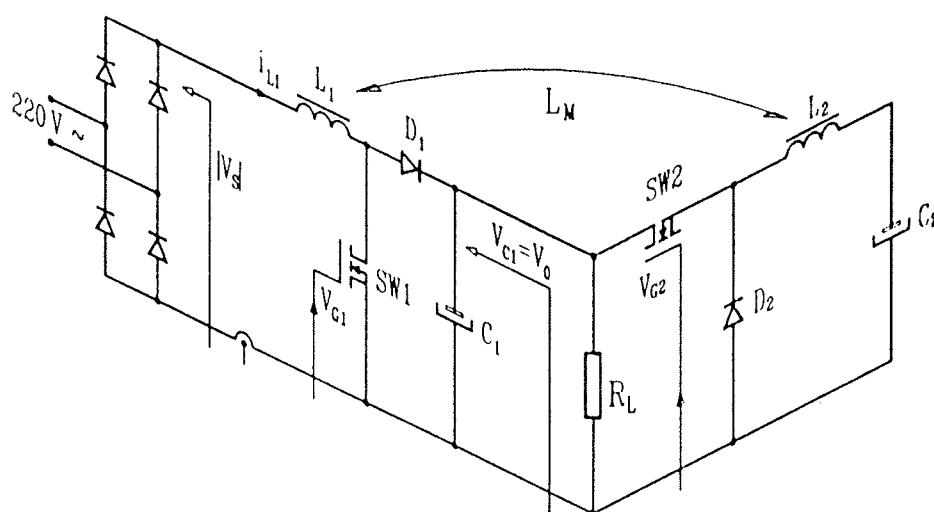


Fig. 5

$$L_1 = L_2$$

$$v_0 = v_{c1}$$

$$v_{c2} = d v_0 \quad (\text{buck-converter})$$

$$v_0 = \frac{1}{1-d} \bar{V}_{in} \quad (\text{boost-converter})$$

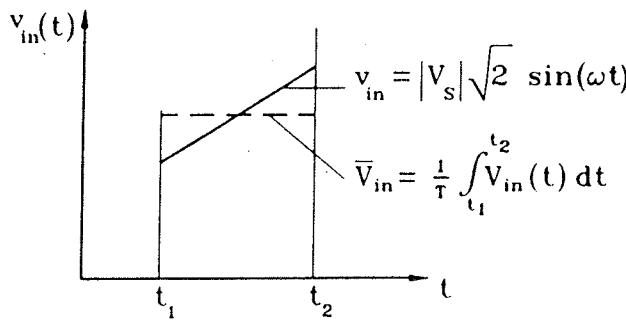


Fig. 6

and rearranging, the final equation is obtained:

$$\frac{di_{L1}}{dt} \Big|_{ON} = \frac{1}{L_1} \frac{v_{in} - k \bar{V}_{in}}{1 - k^2} \quad (7)$$

Generally, it is desired that the slope di_{L1}/dt decreases as the coupled factor k increases. By the well-known theorems of mathematical analysis, it will hold true when k satisfies the following inequality:

$$\frac{d}{dk} \left(\frac{di_{L1}}{dt} \Big|_{ON} \right) = -\frac{1}{L_1} \frac{k^2 \bar{V}_{in} - 2k v_{in} + \bar{V}_{in}}{(1 - k^2)^2} \leq 0 \quad (8)$$

Since the denominator of inequality (8) is always greater than 0, the inequality is equivalent to:

$$k^2 \bar{V}_{in} - 2k v_{in} + \bar{V}_{in} \leq 0 \quad (9)$$

The discriminant of the quadratic inequality (9) is equal to $4(v_{in}^2 - \bar{V}_{in}^2)$. Therefore, all values of k satisfy (9) if $v_{in} \leq \bar{V}_{in}$. If $v_{in} > \bar{V}_{in}$, the equality $k^2 \bar{V}_{in} - 2k v_{in} + \bar{V}_{in} = 0$ has two real solutions

$$k_{1,2} = \frac{v_{in}}{\bar{V}_{in}} \pm \sqrt{\left(\frac{v_{in}}{\bar{V}_{in}}\right)^2 - 1} \quad (10)$$

and since

$$0 < \frac{v_{in}}{\bar{V}_{in}} - \sqrt{\left(\frac{v_{in}}{\bar{V}_{in}}\right)^2 - 1} < 1 < \frac{v_{in}}{\bar{V}_{in}} + \sqrt{\left(\frac{v_{in}}{\bar{V}_{in}}\right)^2 - 1} \quad (11)$$

Inequality (9) is satisfied by all k in the range

$$\left[0, \frac{v_{in}}{\bar{V}_{in}} - \sqrt{\left(\frac{v_{in}}{\bar{V}_{in}}\right)^2 - 1} \right]$$

and is not satisfied by k in the range

$$\left(\frac{v_{in}}{\bar{V}_{in}} - \sqrt{\left(\frac{v_{in}}{\bar{V}_{in}}\right)^2 - 1}, 1 \right)$$

Using notation (12):

$$\lambda = \frac{V_{in}}{\bar{V}_{in}}, \quad k_{max} = \lambda - \sqrt{\lambda^2 - 1} \quad (12)$$

the range of solutions of (9) (0,1) is further restricted to $[0, k_{max}]$. If $k \notin [0, k_{max}]$, the theorem as well as the experiment show that the slope of the current increases uncontrollably.

SMALL SIGNAL ANALYSIS

In order to shape the input current of the boost-buck converter, it must operate under the current-mode control (Fig. 7).

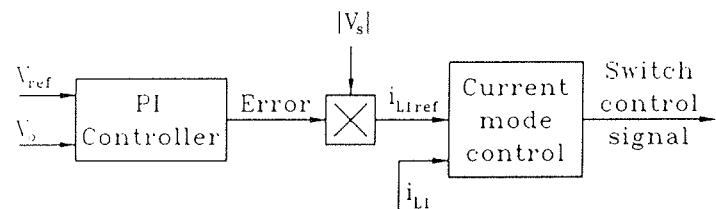


Fig. 7

Once i_{L1ref} and i_L are available, there are various methods to implement the current mode control of the boost-buck converter. In this section, the constant frequency control is described in details.

The transfer function i_L/d can be obtained by the following procedure (1.2). The description of the average state-space model is given below:

$$\frac{di_{L1}}{dt} \Big|_{ON} = \frac{L_2}{L_1 L_2 - L_m^2} v_{in} + \frac{L_m}{L_1 L_2 - L_m^2} v_{in} (v_{c2} - v_{c1}) \quad (13)$$

$$\frac{di_{L1}}{dt} \Big|_{OFF} = \frac{L_2}{L_1 L_2 - L_m^2} (v_{in} - v_{c1}) + \frac{L_m}{L_1 L_2 - L_m^2} v_{c2} \quad (14)$$

The average state-space model is obtained as the sum of equations (13) and (14), after they are multiplied by d and $(1-d)$ respectively.

$$\frac{di_{L1}}{dt} \Big|_{ON-OFF} = \frac{L_2}{L_1 L_2 - L_m^2} (v_{in} - v_{c1} + v_{c1}d) + \frac{L_m}{L_1 L_2 - L_m^2} (v_{c1}d + v_{c2}) \quad (15)$$

By introducing small signal perturbations in (15):

$$\begin{aligned} i_{L1} &= I_{L1} + \tilde{i}_{L1} \\ v_{in} &= V_{in} + \tilde{V}_{in} \\ v_{c1} &= V_{c1} + \tilde{V}_{c1} \\ v_{c2} &= V_{c2} + \tilde{V}_{c2} \\ d &= D + \tilde{d} \end{aligned} \quad (16)$$

and considering that $\tilde{V}_{in} = 0$, $\tilde{V}_{c1} = 0$ and $\tilde{V}_{c2} = 0$, AC and DC components of (15) can be separated as follows:

$$\frac{dI_{L1}}{dt} = \frac{L_2}{L_1 L_2 - L_m^2} (V_{in} - (1-d) V_{c1}) - \frac{L_m}{L_1 L_2 - L_m^2} (V_{c1} d - V_{c2}) \quad (17)$$

$$\frac{\tilde{dI}_{L1}}{dt} = \left(\frac{L_2}{L_1 L_2 - L_m^2} - \frac{L_m}{L_1 L_2 - L_m^2} \right) V_{c1} d \quad (18)$$

The transfer function \tilde{i}_{L1}/\tilde{d} can be obtained by applying Laplace Transformations on eq. (18) and considering $V_{c1} = V_0$.

$$\frac{\tilde{i}_{L1}(s)}{\tilde{d}(s)} = \frac{L_2 - L_m}{L_1 L_2 - L_m^2} \frac{1}{s} V_0 \quad (19)$$

After substituting $L_m = K\sqrt{L_1 L_2}$ and $n = \sqrt{L_1/L_2}$ in the upper equation, the transfer function becomes:

$$G_{id} = \frac{\tilde{i}_{L1}(s)}{\tilde{d}(s)} = \frac{V_0}{L_1} \frac{1 - kn}{1 - k^2} \frac{1}{s} \quad (20)$$

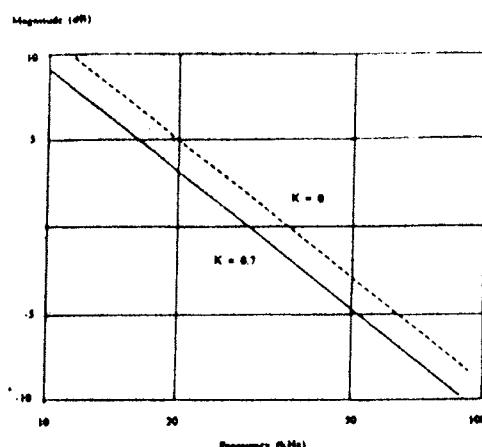


Fig. 8

Fig. 8 shows the Bode plots of the transfer function expressed by (20).

In order to obtain the voltage transfer function, the following procedure can be used: the inductance current flows through the 'rest' of the filter (Fig.9)

For the circuit shown in Fig.9 system of equations (21) can be obtained:

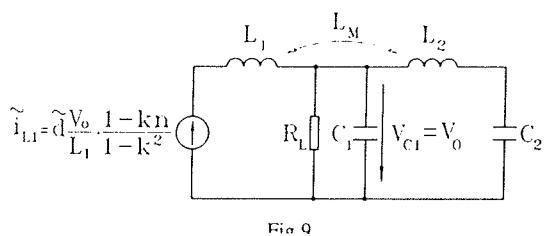


Fig. 9

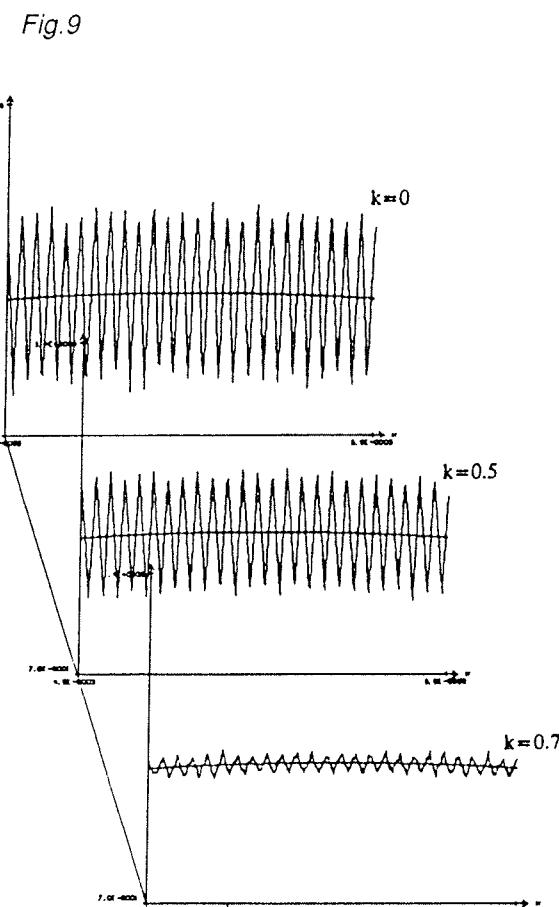


Fig. 10a, b, c, d

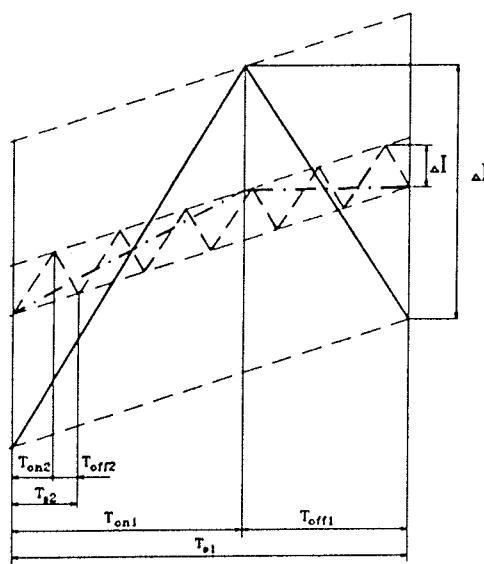


Fig. 11

$$\begin{aligned}\tilde{i}_{L1} &= C_1 \frac{d\tilde{v}_{C1}}{dt} + \frac{1}{R_L} \tilde{v}_{C1} + \tilde{i}_{L2} \\ \tilde{v}_{C1} &= L_2 \frac{d\tilde{i}_{L2}}{dt} + L_m \frac{d\tilde{i}_{L1}}{dt} + \tilde{v}_{C2} \\ \tilde{i}_{L2} &= C_2 \frac{d\tilde{v}_{C2}}{dt}\end{aligned}\quad (21)$$

The transfer function can be determined by using (21).

$$G_{Vi} = \frac{\tilde{v}_o(s)}{\tilde{i}_{L1}(s)} = \frac{R_1(s^2 L_2 C_2 + s L_m + 1)}{s^3 (R_1 C_1 L_2 C_2) + (L_2 C_2 s^2 + 1)} \quad (22)$$

The transfer function $v_o(s)/i_{ref}(s)$ is needed for the voltage control design.

$$G_V = \frac{\tilde{v}_o(s)}{i_{ref}(s)} = \frac{G_{Vi} G_{id}}{1 + G_{id}} \quad (23)$$

By dividing the control problem into two parts, it is possible to shape the inductance current (line current) and control the output voltage.

SIMULATION RESULTS

Fig. 10 a,b,c and d show the simulation results for half a line period (10ms) and a part of the line current. The current ripple is reduced by factor 7.5. It is very important to note that the sampling frequency is the same in all cases.

The same ripple can be achieved if the sampling frequency is increased by a factor equal to the reduction factor of the line current ripple (Fig. 11). With coupled inductance, the power loss increases by 2 folds while with the increase of sampling frequency, it increases by factor 7.5. The sensitivity of the system to the component value variations was checked by simulation. If the component value varies for 10%, the performance is quite satisfactory.

CONCLUSION

The goal of current ripple reduction with the coupled inductance lies behind reduction of power loss. In comparison with current ripple reduction by increasing the switching frequency (Fig. 2), the proposed circuit proves to be far superior. By using the Ćuk and Middlebrook optimal topology of DC-DC converter circuit for active waveshaping interface Š3Ć, even a better result can be achieved since only one switching element would be needed.

REFERENCES

- (1) N. Mohan et al, Sinusoidal Line Current Rectification with a 100 kHz B-sit Step up Converter. PESC 1984.
- (2) N. Mohan, T. Undeland W. Robins, Power Electronics Converters, Applications and Design; John Wiley & Sons, New York 1989.
- (3) S. Ćuk, Switching DC to DC Converter with zero input or output Current Ripple. Proceedings of IEEE Industry Applications Society Annual Meeting, October 1978, Toronto.
- (4) S. Ćuk, R.D. Middlebrook, Coupled Inductor and Other Extensions of a New Optimum Topology Switching DC to DC Converter, IEEE Industry Applications Society Annual Meeting 1977.
- (5.) C. Zhou, R.B. Ridley, F.C. Lee, Design and Analysis of an Active Unity Power Factor Correction Circuit, Proceedings VPEC, Blacksburg VA, 1988.
- (6) M. Kazerani et al, Programmable input power factor correction methods for single phase diode rectifier circuits APEC, LA 1990.
- (7) R. White, M. Sayani, High Power Factor AC-DC converters, Professional Education Seminars Workbook, APEC '90, L. A., CA, March 11-16, 1990, pp. 1-52.
- (8) F. Mihalič, M. Milanović and K. Jezernik, Unity Power Factor Rectification for an AC Motor Drive, IEEE Melecon '91, Ljubljana 1991, SLO, Proceedings Volume II, pp. 1421-1424.

Miro Milanović, Franc Mihalič, Karel Jezernik, Danilo Zadravec, Alenka Planinc, Uroš Milutinović*

University of Maribor Faculty of Technical Sciences
Smetanova 17
62000 Maribor, Slovenia

*Faculty of Education
Koroška cesta 160
62000 Maribor, Slovenia

INTEGRATED SCANNER SENSOR ARRAY ELECTRONICS

V. Kunc, J. Trontelj, L. Trontelj, G. Shenton

KEY WORDS: sensor array, analog signal processing, smart sensors, integrated circuits integrated analog computation

ABSTRACT: A universal approach to process an array of sensor signals by means of analog preprocessing techniques was developed. It contains analog to digital and digital to analog interfaces for further digital sensor signal processing. Analog preprocessing of sensor signals is preferred to digital in many cases. For instance, it is necessary to use analog techniques when the required dynamic range exceeds the A/D converter input voltage range and resolution or when fast operations on a large number of signals have to be performed. Analog processing is also cost and performance effective where fine step or even continuous regulatory loops are required.

INTEGRIRANI ELEKTRONSKI VEZJI ZA POLJE SENZORJEV ZA SKANERJE

KLJUČNE BESEDE: senzorska polja, analogno procesiranje signalov, pametni senzorji, integrirana vezja, integrirano analogno računanje

POVZETEK: Razvita je bila tehnika za analogno predprocesiranje signalov senzorskega polja. Vsebuje vmesnike med analognim in digitalnim okoljem, ki omogočajo nadaljnje procesiranje signala. Analogno predprocesiranje je pogosto ustreznje n.pr. v primeru, ko zahtevano dinamično območje presega območje in občutljivost A/D pretvornika ali pa kadar gre za hitro pretvorbo množice kanalov. Analogno procesiranje je tudi učinkovitejše pri razmerju med ceno in lastnostmi in kadar gre za zvezne ali diskretne regulacije s finim korakom.

INTRODUCTION

A standard analog cell approach (1,2,3,4) was extended to effectively design smart sensor electronics in an advanced analog CMOS process.

Several functional blocks were developed for smart sensor signal processing.

Optimal signal processing of an array of analog signals can be achieved by combination of analog and digital approaches. Digital signal processing offers better flexibility than analog; however, it is often not applicable or too expensive, due to final resolution of A/D converters and large amounts of parallel signal processing.

In the described approach, the benefits of digital signal processing are retained after applying analog preprocessing, and through digital control of the analog processing parameters. Figure 1 shows the block diagram of the smart sensor electronics.

It consists of the following building modules:

1. DC sensor level equalizing module.
2. Sensor sensitivity equalizing module.
3. Sensor sensitivity reference module.
4. Sensor trip-point positioning module.
5. A/D dynamic range expansion module.

6. A/D & D/A converters and digital signal processing module.

Modules 1 through 4 were integrated in a two chip system.

Block 1 performs the solution of n integral equations:

$$f_{out_i}(t) = f_{in_i}(t) - \frac{A}{T_a} \cdot \int_{-\infty}^t f_{out_i}(\tau) d\tau \quad (\#1)$$

where Ta is selected time constant and A is the amplification of variable gain.

Block 2 can be described with n equations:

$$f_{z_i}(t) = \frac{f_{out_i}(t) \cdot R(t)}{\int_{-\infty}^t |f_{out_i}(\tau)| e^{\gamma_{tb}} d\tau} \quad (\#2)$$

where Tb is a gain equalizing time constant and R(t) is a reference voltage computed in block 3. Block 3 solves equations 3 and 4:

$$R(t) = \frac{\int_{-\infty}^t \left| \frac{1}{n} \sum_{i=1}^n f_{in_i}(\tau) - \bar{v}(\tau) \right| e^{\gamma_{tb}} d\tau}{\int_{-\infty}^t e^{\gamma_{tb}} d\tau} \quad (\#3)$$

$$\bar{v}(t) = \frac{1}{n} \sum_{i=1}^n f_{in_i}(t) - \frac{K}{T_a} \int_{-\infty}^t \bar{v}(\tau) d\tau \quad (\#4)$$

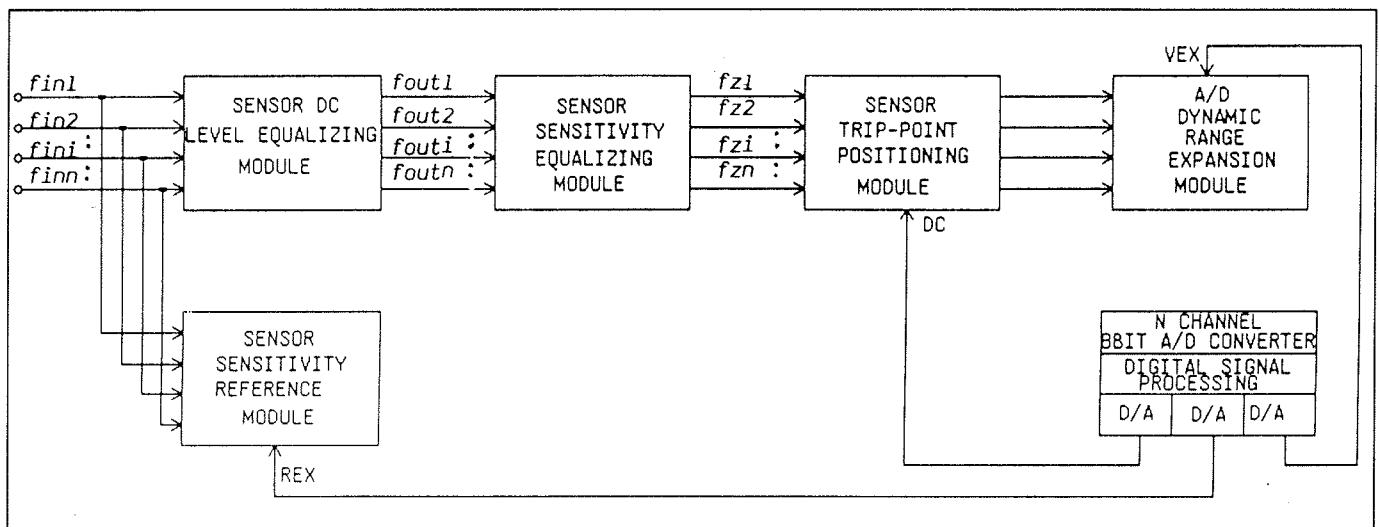


Figure 1: The block diagram of the smart sensor electronics

where K is the V_{ex} to V_{ref} ratio and is controlled externally through the variations of V_{ex} .

Modules 4 and 5 operate in two modes using non-linear elements. Their behaviour can be better understood by describing its actual electronic implementation rather than mathematical description.

FUNCTIONAL DESCRIPTION OF ANALOG SYSTEM

It is almost impossible to manufacture an array of sensors having the same physical properties. Therefore, it is necessary to adjust the DC level and transformation characteristics of individual sensors in an array to equalize their apparent characteristics. This analog signal processor performs transformations of the sensor output signals to equalize the long-term average output characteristics of all sensors in the array. The characteristics of importance are the long-term average and RMS output values. Sensor arrays are often employed when scanning techniques are not permitted. Such situations can exist when high frequency response or high resolution is determined from the measurement system. Mechanical, mechanical/optical, and optical scanners are not usable in many applications due to size and/or reliability considerations. The sensor array permits a lower cost, mechanically simpler, and smaller solution, without the inherent reliability problems found in a mechanical system.

Referencing figure 2, over the physical interval (X_2-X_1), the functional relationship between the physical quantity being measured and the output voltage of the sensors is approximately linear.

The sensors differ from one another in output offset voltage and sensor sensitivity as shown on the upper left graph in figure 2.

This graph represents the family of characteristics of n sensors. All analog processing on the represented family of sensor characteristics is grouped into two transformations. The first transformation performs equalization of all sensor sensitivities and DC voltage offsets. The second transformation expands the selected physical interval to the full range for the A/D converter used in the system. This step is represented by the lower left graph in figure 2.

CHIP DESCRIPTION

The described system has been implemented in two chips for an 8-channel array sensors.

Analog computation techniques were selected to design the described system. Standard analog cell design methodology (1,3) allowed IC design of both chips containing over 140 analog operators such as integrators, sumators, multipliers, and closed loop amplifiers, together with required digital logic.

The sensor equalization methodology is based on the assumption that information is contained only in the higher frequency components of the sensor signal (above 100 Hz), while lower frequency components are the same for all sensors. All sensors are equalized so that they have the same longterm RMS value, disregarding DC offsets.

CHIP A DESCRIPTION

Figure 3 shows a simplified block diagram of the circuit for performing the first transformation.

The upper block in Figure 3 performs computation of equations 3 and 4 to generate the reference voltage $R(t)$. This voltage can be described as the exponentially

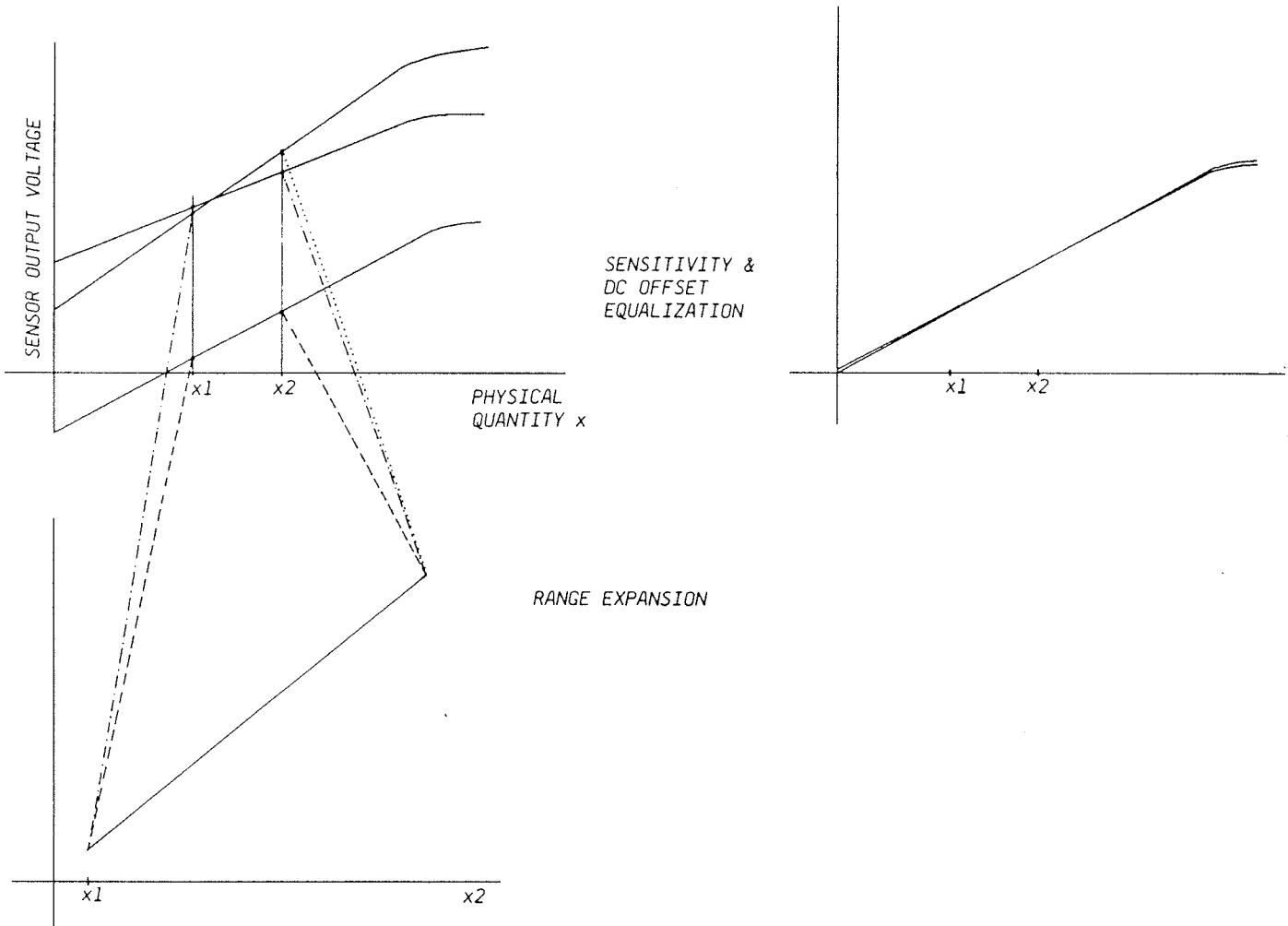


Fig.2 Family of characteristics of n sensors

weighted mean value of the rectified AC component of the sum of the n sensors and is used as a reference voltage in each of eight sensor channels. Using a reference which basically represents an average sensor ensures that gain control will not decrease sensor signal dynamic range. The simplified schematic of one sensor channel is shown in the lower portion of figure 3. This portion solves equation 1 and 2.

Every signal channel has a variable gain amplifier which is controlled by differential integrator 2. This integrator monitors the difference between the reference voltage and the rectified AC component of the channel, equalizing the signal levels for all channels. DC blocking is accomplished by integrator 3 in the feedback loop of the variable gain amplifier. Integrator 3 also reduces the error caused by the offset voltage in the amplification path.

Figure 4 shows the implementation of the variable gain block.

The variable amplification block consists of two inverting amplifiers. The first is used for summing the input signal and the signal from the DC blocking integrator (S3) ensuring that only the AC component is applied to the

second amplifier, which has variable gain. Both transistor pairs act as variable resistors to control voltage gain of the second operational amplifier. Non-linear behaviour of the MOS transistor used as variable resistor is minimized by using gate control voltages exceeding the power supply. Voltage level translation is performed with poly silicon resistors and external high voltage sources.

Harmonic distortion is reduced by the DC blocking of the first amplifier and through optimization of the ratio of N and P transistor sizes. This allowed the achievement of total harmonic distortion less than 0.4% within the 10 dB regulation range used for normal signal levels.

External capacitors are used for integrators, to ensure time constants large enough so that the regulatory loops do not affect the information carrying frequencies.

The stability of the regulation in this circuit is not critical, because of large integrator time constants and the separation of the two regulatory loops.

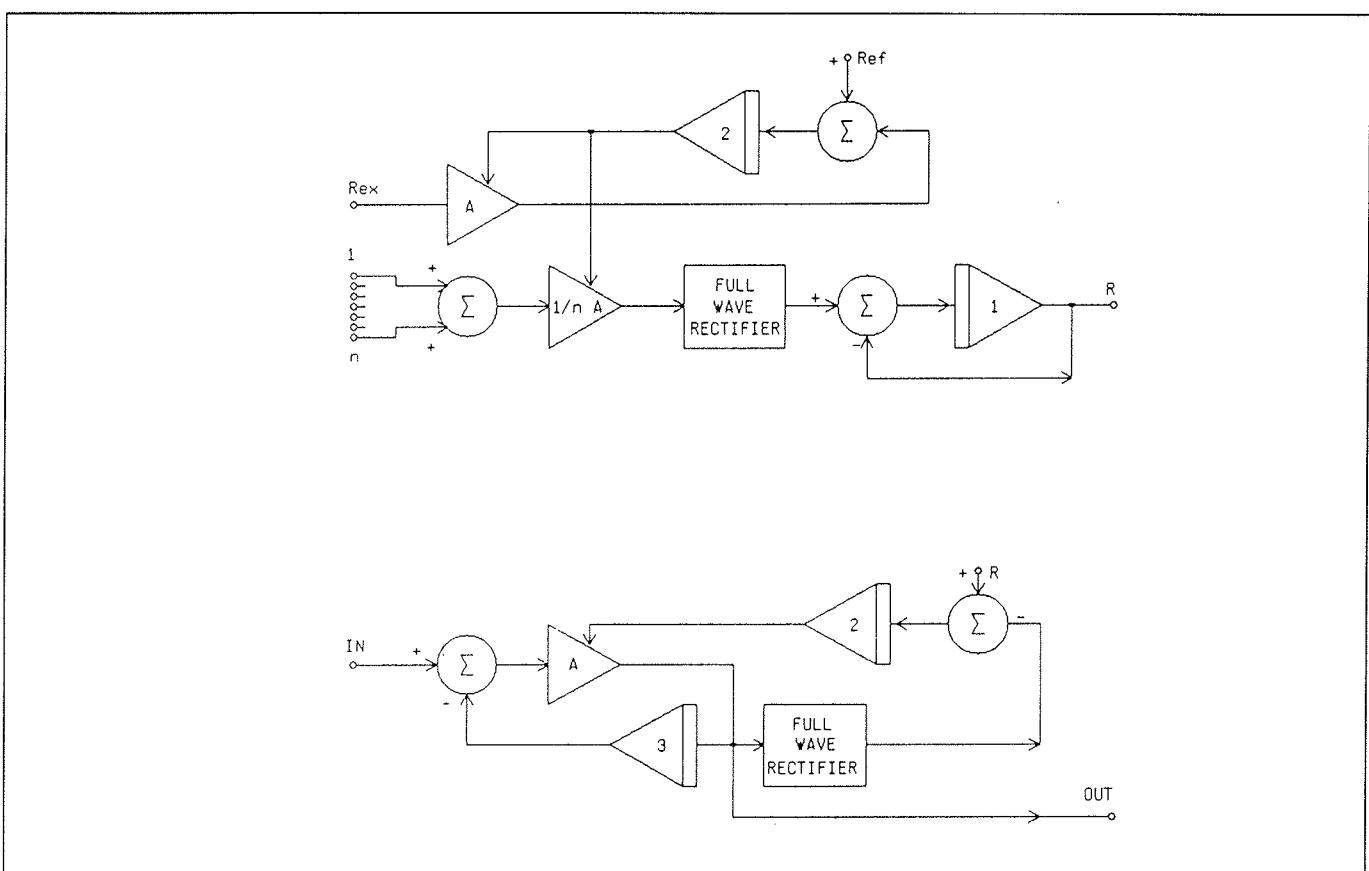


Fig.3: A simplified block diagram of the circuit for performing the first transformation.

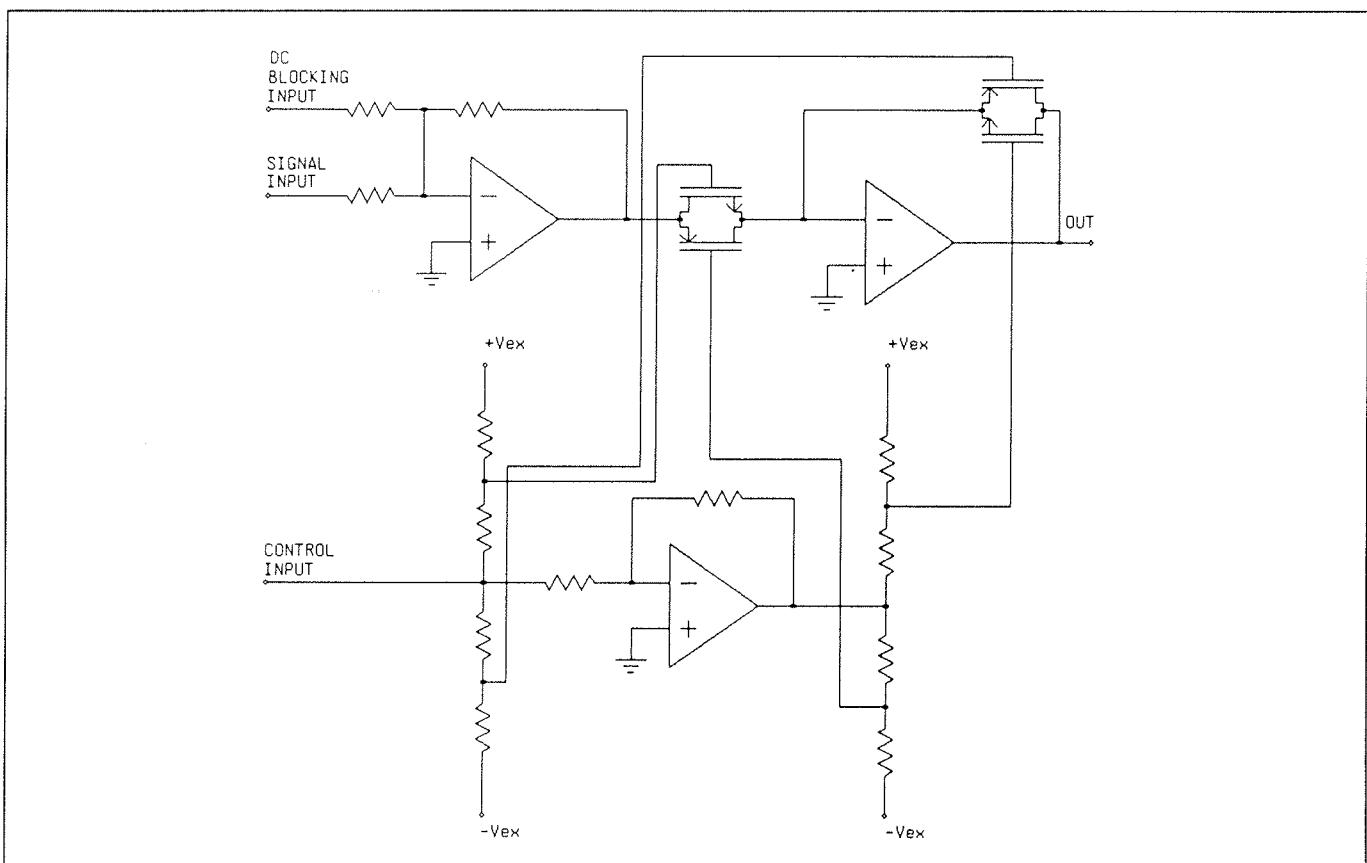


Fig.4: The implementation of the variable gain block.

CHIP B DESCRIPTION

The outputs of the described circuit, chip A, are the inputs to the circuit performing the second transformation, chip B. A block diagram of one channel of chip B is shown in figure 5. A DC voltage is added to the input signal to select the position of the voltage window corresponding to the physical interval of interest. It can be the same for all channels, or can be made different using channel select pins and an internal decoder. This feature offers the possibility of additional software correction of sensor mismatches. This voltage can be set once, or stepped through different values to provide coverage over a longer range of physical intervals, and allows a

wide range of control applications, from simple to sophisticated microprocessor control.

The amplification factor of the variable gain amplifier defines the window width. While the first circuit works continuously, the second one has two modes: operation, and adjustment. The adjustment mode has two phases. In the first phase, the DC value is set, and in the second phase, the gain value is set. In the first phase, all inputs are connected to ground, and integrator 1 forces the output of the amplification path to zero voltage. This reduces the error caused by the offset voltage in the amplification path to less than ± 5 mV. At the end of phase one, the input of integrator 1 is disconnected and

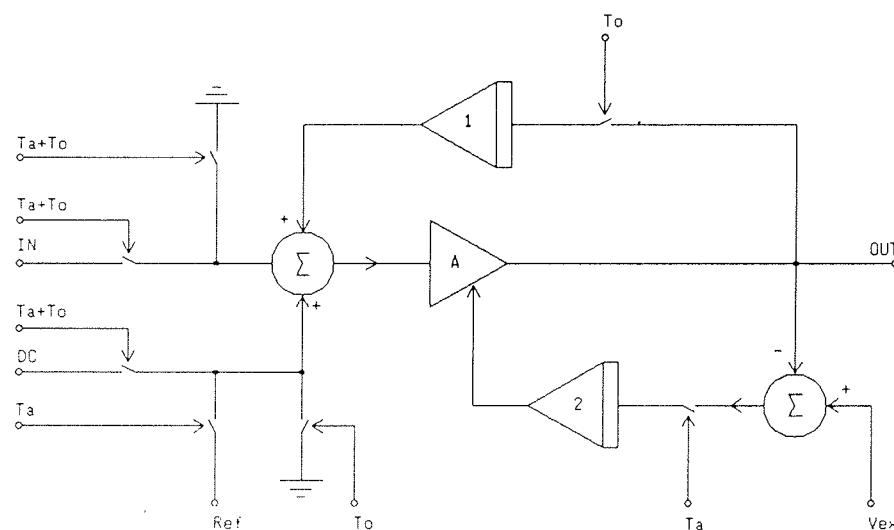


Fig.5: A block diagram of one channel of chip B

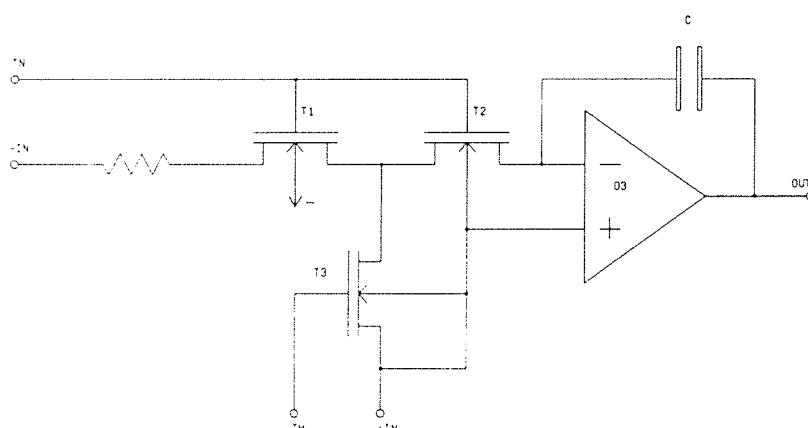


Fig.6: The "integrate and hold" circuitry

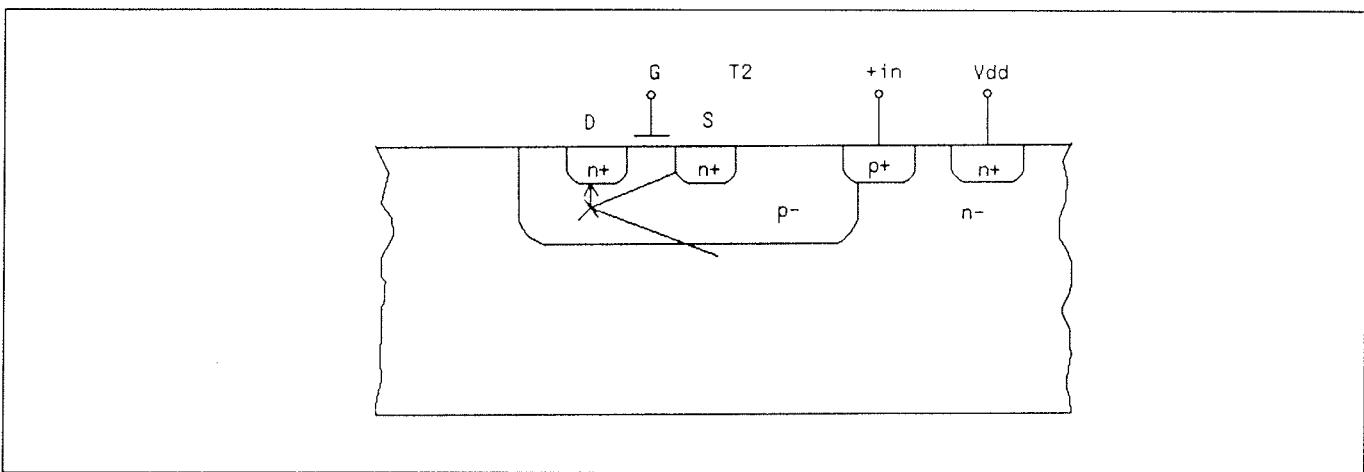


Fig.7: Parasitic bipolar transistor

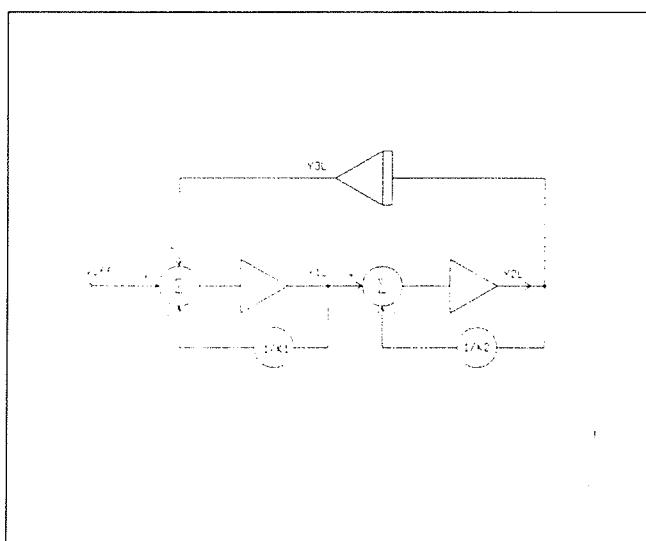


Fig.8: Regulatory loop

the integrator holds the output voltage. In the second phase, the input of the amplifier is switched to the reference voltage (V_{ref}) and its output is compared to the external control voltage (V_{ex}). Differential integrator 2 compares the output of the amplifier to the external control voltage and adjusts the gain until they match each other. At the end of phase two, the input of integrator 2 is disconnected, allowing the offset correction voltage and gain to remain constant during the operation mode. The switching between operation and adjustment modes is defined externally for the system application.

Several design refinements were employed to make this chip cost effective without sacrificing its performance and flexibility.

The "integrate and hold" circuitry shown in figure 6 was designed for minimum drift during the operation period. The main source of the integration drift is source to body leakage current of transistor T2. To minimize this current the body of transistor T2 is connected to the positive input of the integrator. During the operation mode the

regulation is in steady state, and source and bulk potential of transistor T2 are equalized. Switching transistors T2 and T3 were added to prevent the current flow caused by parasitic bipolar transistor shown in cross section on figure 7. All integrator elements were integrated. The selected integrator time constant T_c is only 10 microseconds to minimize silicon area. However, the experimental results indicate that the operation mode could be extended to several seconds with only a few millivolts of output drift, even at the highest operating temperatures.

Design for stability of both regulatory loops in chip B is critical and needs special attention, due to the fact that the integrator time constants are very short compared to the poles and zero of the operational amplifier used.

Additionally, the maximum gain of the signal path is over 45 dB, and is variable, aggravating the stability problem.

The behaviour of the regulatory loop shown in figure 8 is described as follows:

$$\frac{d^2y_1}{dt^2} + \frac{dy_1}{dt} (\omega_1 + \omega_2) + y_1\omega_1\omega_2 - A_0\omega_1\omega_2x_1 = 0 \quad (\#5)$$

$$x_1 = V_{off} - \frac{Y_{1L}}{K_1} Y_{3L} \quad (\#6)$$

$$x_2 = Y_{1L} - \frac{Y_{2L}}{K_2} \quad (\#7)$$

$$\frac{d^2y_2}{dt^2} + \frac{dy_2}{dt} (\omega_1 + \omega_2) + y_2\omega_1\omega_2 - A_0\omega_1\omega_2x_2 = 0 \quad (\#8)$$

$$x_3 = \frac{Y_{2L}}{T_c} \quad (\#9)$$

$$y_3 = \int x_3 dt \quad (\#10)$$

where K_1 and K_2 are selected amplification factors for the signal path; and Y_{1L} , Y_{2L} , and Y_{3L} are operational amplifier output signals with limited output voltage swing.

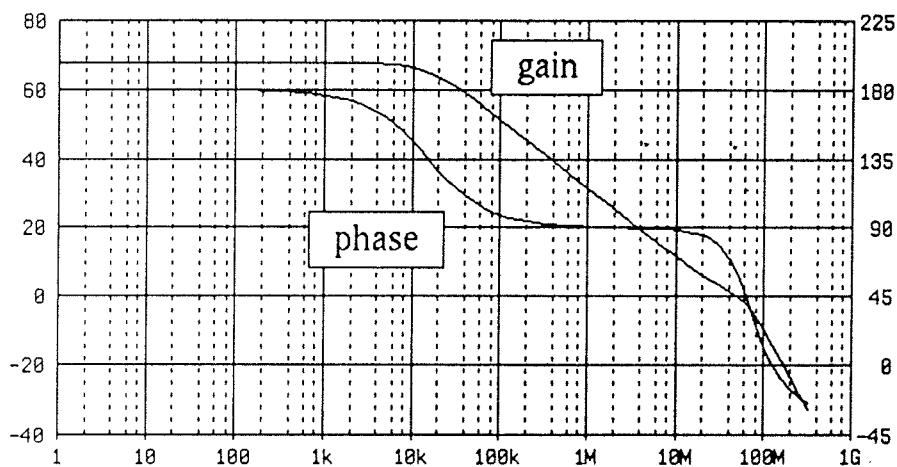


Fig.9: Operational amplifier parameters

Operational amplifier parameters were identified by worst case measurement of the transfer function of standard analog cell 03 as shown in figure 9. The stability analysis was performed by solving sets of differential equations using SIMCOS (5).

Some of the measured results on both chips are summarized in table A.

TABLE A

Specification Summary - chip A

CIRCUIT 1

Channel range:	8
Frequency span:	100 Hz - 1 MHz
Gain correction range:	± 10 dB
DC blocking range:	± 2 V
Nominal output level:	1.5 V pp
Maximum input voltage:	4 V pp
Output DC error:	<10 mV between any two channels
Output RMS mismatching:	<10 mV between any two channels
Total harmonic distortion:	<1% (signal 1.5 F pp)

Specification Summary - chip B

CIRCUIT 2

Channels:	8
Frequency span:	100 Hz - 1 MHz
Variable gain range:	17 - 45 dB
Nominal output level:	4 V pp
Total harmonic distortion:	<1%
Output DC error:	<10 mV between any two channels
Gain mismatch error:	<0.5%
Gain feedback control loop setting time:	<100 μ sec
Offset correction setting time:	<20 μ sec at 40 dB gain

Photomicrographs of chip A and chip B are shown in figure 10a and 10b.

CONCLUSION

Analog signal preprocessing for an array of 8 sensors was implemented in a two-chip set, using an advanced analog CMOS process. This technique is superior to digital approaches. It offers wider signal range and substantially improved resolution. To achieve similar resolution in a digital system would require 18 bit A/D

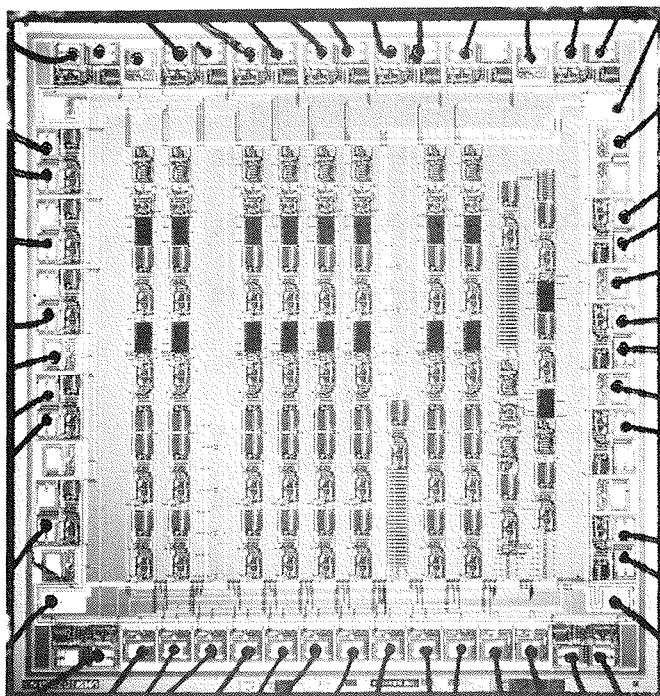


Fig. 10a: Chip A photomicrograph

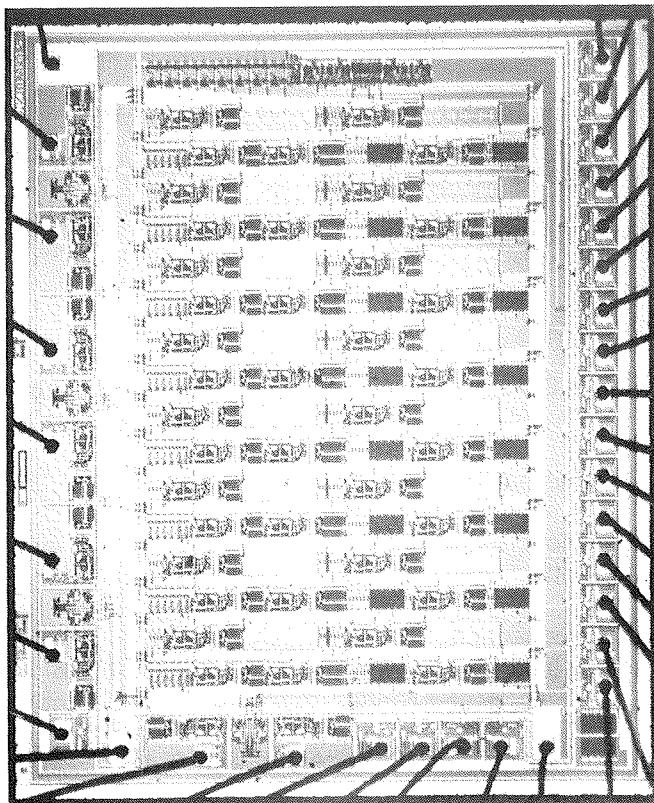


Fig. 10b: Chip B photomicrograph

conversion. A standard analog design approach was used to design this two-chip set. The set can be used in a wide variety of applications and is adaptable to many different sensors. The methodology described is expandable to large sensor arrays.

REFERENCES

1. G. Shenton, J. Trontelj, L. Trontelj, T. Slivnik Jr., "CAD for Analog VLSI Designs Using the Standard Cell Approach", Proceedings of the third Silicon Design Conference, Wembley, 1986, pp 239-244
2. G. Shenton, J. Trontelj, L. Trontelj, F. Levovnik, "Standard Analog Cell Design for Electrical Energy Management IC", Proceedings of the IEEE 1986 Custom Integrated Circuits Conference, Rochester, 1986, pp 386-390
3. T. Pieteršek, J. Trontelj, L. Trontelj, I. Jones, G. Shenton, Y. Sun, "Analog LSI Design with CMOS Standard Cells", Proceedings of the IEEE 1985 Custom Integrated Circuits Conference, Portland, Oregon, 1985, pp 479-483
4. T. Pieteršek, J. Trontelj, L. Trontelj, I. Jones, G. Shenton, "High-Performance Designes with CMOS Analog Standard Cells", IEEE Journal of Solid State Circuits, Vol. SC-21, 1986, pp 215-222
5. SIMCOS - Program for time domain differential equations solving. Control and System Laboratory Report, University of Ljubljana, 1986

V. Kunc, J. Trontelj, L. Trontelj
University of Ljubljana
61000 Ljubljana,
Tržaška 25,
Slovenia

Graham Shenton
VANTAGE
8 Lotmead Bussiness Village
Wanborough, Swindon, Wiltshire SN3 4AJ
England

Prispelo: 05. 03. 92

Sprejeto: 12. 04. 92

SENZOR VIŠINE GLADINE S PREPLETENIMA OPTIČNIMA VLAKNOMA

A. Suhadolnik, M. Črnigoj, J. Možina

KLJUČNE BESEDE: optična vlakna, optični senzor, senzorji nivoja tekočin, merjenje nivoja tekočin, merjenje lomnega količnika, tekočinski film, absorpcija, eksperimentalne raziskave

POVZETEK: Izdelali smo nov tip senzorja za zvezno merjenje višine gladine na osnovi prestopa svetlobe med dvema optičnima vlaknoma. Vlaknoma, ki sta medsebojno prepletena, je v senzorskem delu odstranjen plašč. V članku je opisana sestava senzorja, podani so rezultati merjenja višine gladine in lomnega količnika tekočin. Prikazani so vplivi absorpcije in omočenja senzorja z merjeno tekočino.

TWISTED OPTICAL FIBER LIQUID LEVEL SENSOR

KEY WORDS: optical fibers, optical sensors, liquid level sensors, liquid level measurement, refractive index measurement, liquid film, absorption, experimental research

ABSTRACT: A new type of the optical fiber continuous liquid level sensor was made. The basic principle is light transmission between input and output fiber, which are stripped and twisted together. In this contribution, sensor structure, liquid level measurements and refractive index measurements are described. The effect of wetting and the liquid absorption influence on the sensor response are also investigated.

1.UVOD

Določanje višine gladine kapljevin sodi med osnovne meritve v procesni tehniki. S to problematiko je povezanih več senzorjev, ki delujejo na različnih principih. Že v petdesetih letih so razvili točkovni senzor nivoja, ki je deloval na principu prehoda svetlobe skozi stekleno cev in totalnega odboja na prizmatično ošiljeni konici (1). Z razvojem tehnologije izdelave optičnih vlaken je prišlo do izboljšav tovrstnih senzorjev (2,3). Pozneje so uporabljali za določevanje nivoja gladine tudi senzor z zavitim vlaknom v obliki U-profilu (4). Našteti senzorji merijo nivo gladine le v eni točki. Merjenje zveznega nivoja gladine omogoča efekt slabljenja svetlobe v vlaknu pri zvijanju v kombinaciji s plovcem (5). Razvit je bil tudi radarski sistem detekcije višine gladine s pomočjo optičnih vlaken (6). Za zvezno določanje višine gladine tekočine je možno uporabiti pojав diferencialne absorpcije svetlobe dveh valovnih dolžin v absorpcijskem mediju (7,8). Isto omogoča tudi fluorescenčno vlakno, ki lovi sevano svetlobo iz svetilke izven posode z vodo (9). Digitalno določevanje višine gladine je izvedeno z dvema vlaknoma in zrcalnimi ploščicami med njima (10). Ena izmed možnosti za zvezno določanje višine gladine je senzor, ki deluje na osnovi prehoda svetlobe iz enega vlakna v drugo (11).

Večina senzorjev z optičnimi vlaknimi za merjenje višine gladine imajo to slabo lastnost, da je njihovo delovanje omejeno z vrsto medija, katerega merijo. Tako so absorpcijski senzorji odvisni od absorpcije tekočine v kateri se nahajajo. Senzorji na osnovi prehoda svetlobe iz

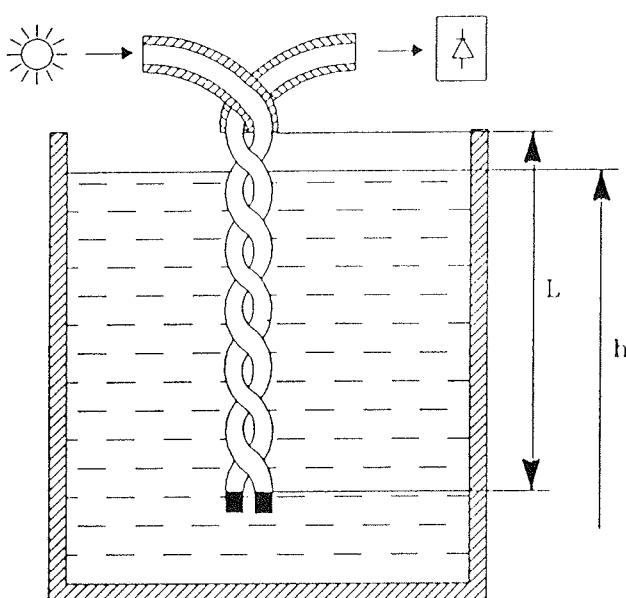
enega vlakna na drugo so omejeni z lomnim količnikom merjene snovi. Velik problem pri potopnih senzorjih je tudi njihova omočljivost in nečistost merjene snovi. Pomanjkljivost fluorescenčnih senzorjev je velik vpliv dodatne motilne zunanje svetlobe in nelinearen odziv senzorja.

V tem prispevku je opisan nov tip senzorja za zvezno meritev višine gladine na osnovi prestopa svetlobe med dvema vlaknoma, ki sta medsebojno prepleteni. V nadaljevanju so razloženi princip delovanja in rezultati eksperimentov z različnimi verzijami senzorja.

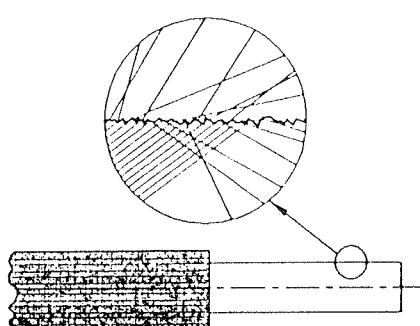
2. PRINCIP DELOVANJA

Senzor višine gladine je sestavljen iz dveh tesno prepletentih večrodnih vlaken s koračnim profilom lomnega količnika (slika 1). Premer jedra uporabljenega vlakna iz plastične mase (PMMA-poli metil meta akrilat) je 1 mm.

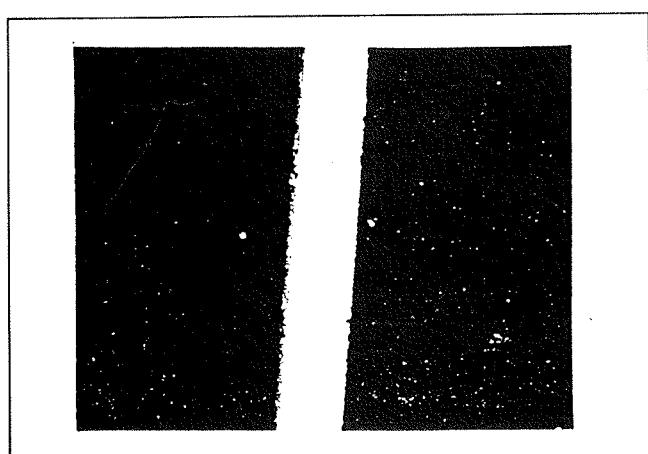
Vlaknoma v senzorski konici je odstranjen plašč tako, da lahko medij pride v neposredni kontakt s površino senzorja. Svetloba vstopa v prvo vlakno in potuje po oplaščenem delu vlakna do senzorske konice. Na prepletenu delu, kjer je plašč odstranjen, svetloba izstopa iz prvega vlakna in se delno ujame v drugo vlakno. Svetlobna moč, ki na enoto dolžine prehaja iz prvega v drugo vlakno, je odvisna od razmerja dolžin omočenega in neomočenega dela obeh vlaken. Zato je pojav prestopa svetlobe možno uporabiti kot osnovo za senzor višine gladine. Poskusi pa so pokazali, da je senzor, pri



Slika 1: Senzor za merjenje višine gladine



Slika 2: Lom svetlobe na poškodovani površini.



Slika 3a: Nepoškodovano optično vlako

katerem smo vstopnemu vlaknu zgolj odstranili plašč, dokaj neobčutljiv na spremembo višine gladine. Zaradi tega smo vstopnemu vlaknu namerno enakomerno poškodovali površino in s tem močno povečali izstop svetlobe po obodu. Slika 2 prikazuje lom svetlobe na poškodovani površini.

Povečana fotografija prečno presevanega vlakna pred poškodbo (slika 3a) in po poškodbi (slika 3b) nazorno prikaže povečanje sipanja presevane svetlobe.

Izdelali smo več senzorjev z različno stopnjo umetno povzročenih poškodb. Na ta način se je bistveno povečala občutljivost na spremembo višine gladine.

Prestop svetlobe na dolžinsko enoto iz prvega vlakna lahko opišemo z enačbo,

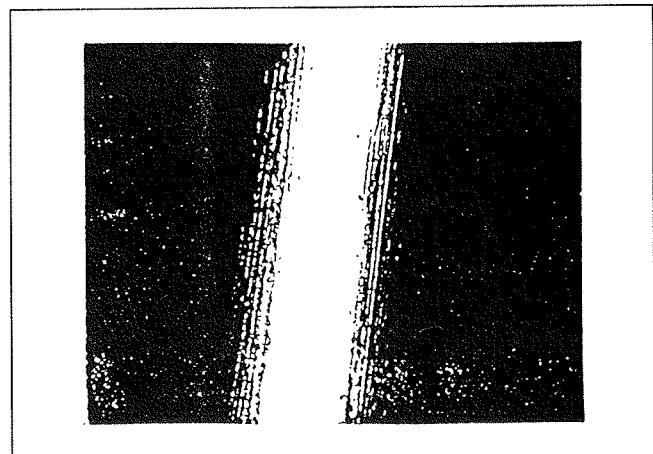
$$\frac{dP_1(z)}{dz} = P_{10}\beta(z)e^{-\beta(z)z} \quad (1)$$

kjer je P_{10} moč svetlobe v vlaku na vstopu v senzorski del, P_1 moč v prvem vlaknu, $\beta(z)$ koeficient slabljenja in z koordinata vzdolž osi vlakna. Celotna moč svetlobe, ki vstopa v drugo vlakno, je enaka:

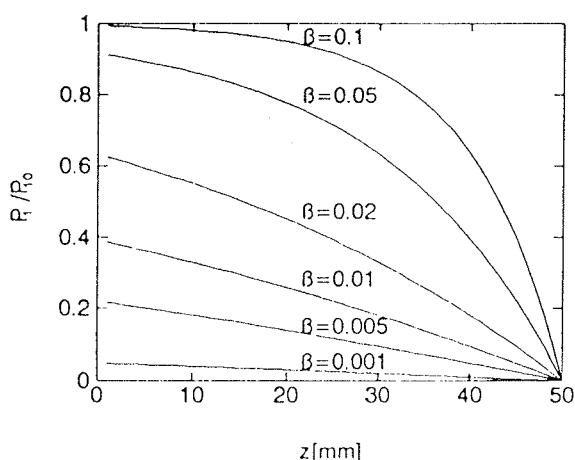
$$P_2 = \int_0^L \gamma(z) dP_1(z) \quad (2)$$

pri čemer je $\gamma(z)$ prestopnostni koeficient, L pa efektivna dolžina senzorja. Koeficient slabljenja $\beta(z)$ je odvisen od poškodb na izstopnem vlaknu, prestopnostni koeficient $\gamma(z)$ pa od absorpcije svetlobe v mediju, razdalje med vlakni, omočenja in lomnega količnika medija ter lomnega količnika vlakna. Z združitvijo obeh enačb in upoštevanjem različne prestopnosti med potopljenim in nepotopljenim delom vlakna, razpade integral (2) na dva dela:

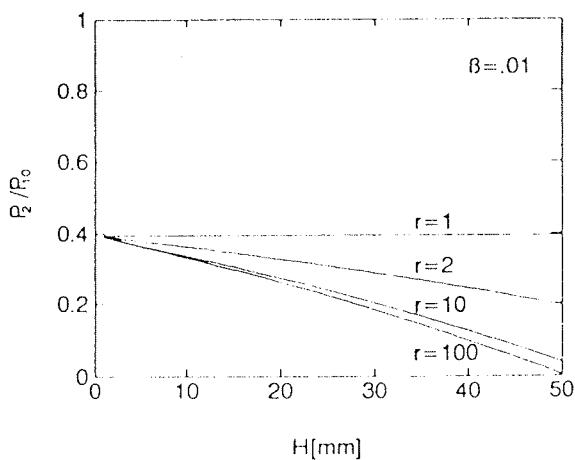
$$P_2(h) = \int_0^{L-h} \gamma_0(z) P_{10}\beta(z) e^{-\beta(z)z} dz + \int_{L-h}^L \gamma_1(z) P_{10}\beta(z) e^{-\beta(z)z} dz \quad (3)$$



Slika 3b: Poškodovano optično vlako



Slika 4: Teoretični odziv pri spremenjanju faktorja slabljenja β



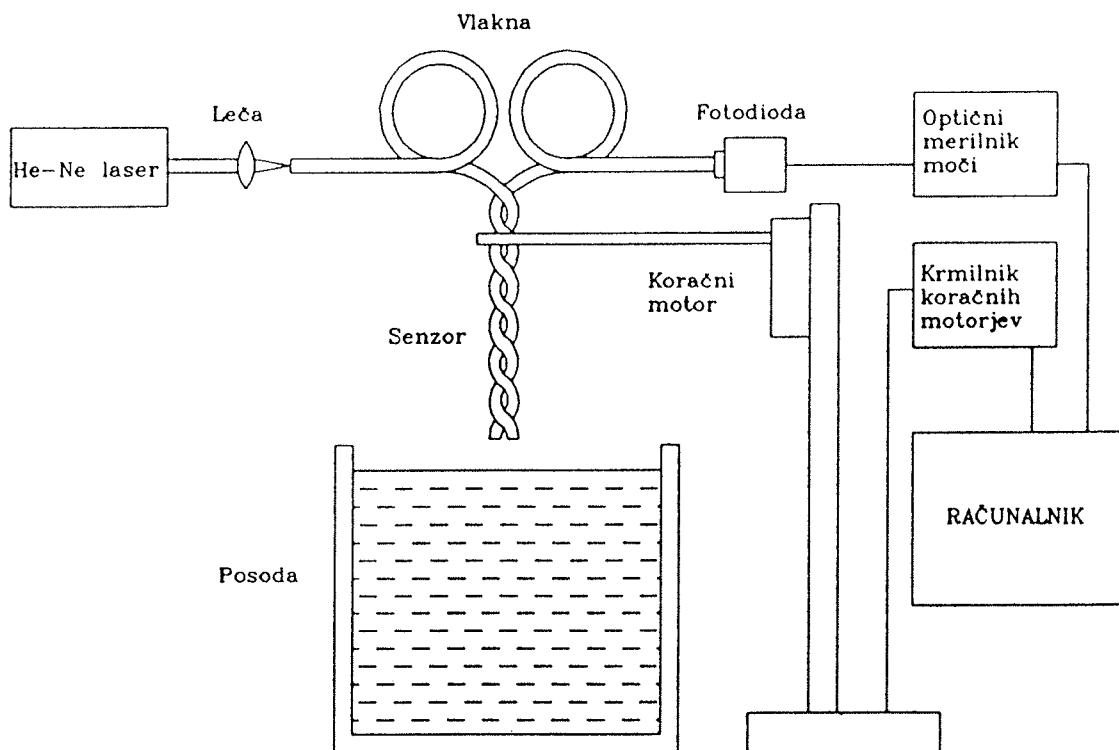
Slika 5: Teoretični odziv pri spremenjanju slabljenja razmerja faktorja prestopnosti r

kjer sta $\gamma_g(z)$ in $\gamma(z)$ prestopnostna koeficienta na nepotopljenem in potopljenem delu senzorja in h višina gladine. Koeficient slabljenja $\beta(z)$ in prestopnostna koeficienta $\gamma_g(z)$, $\gamma(z)$, lahko določimo eksperimentalno. V splošnem so koeficienti odvisni od spremenljivke z , v izračunih pa smo privzeli koeficiente kot konstante; $\beta(z) = \beta$, $\gamma_g(z) = \gamma_g$, $\gamma(z) = \gamma$. Slika 4 prikazuje izračun izstopne moči svetlobe iz prvega vlakna $P_1(z)$ pri spremnjanju koeficiente slabljenja β in slika 5 celotno moč $P_2(h)$ pri upoštevanju različne stopnje prestopnosti, kjer faktor r označuje razmerje $r = \gamma_g/\gamma$. V izračunu smo privzeli, da vsa svetloba izstopi iz prvega vlakna in prestopi v drugo. V realnih razmerah seva prvo vlakno le del svetlobe na vse strani, v drugo vlakno pa prestopi manjši del sevane svetlobe iz prvega vlakna. Dolžina senzorja v izračunu je $L = 50$ mm.

3. EKSPERIMENTALNI SISTEM

Dviganje nivoja tekočine smo simulirali z dviganjem in spuščanjem senzorja v posodo, napolnjeno s tekočino, kar prikazuje slika 6.

Za svetlobni izvor smo uporabili HeNe laser. Svetobo, ki prestopi na izstopno vlakno, smo detektirali s Si fotodiodo in optičnim merilnikom moči (Anritsu ML910B). Senzor je vertikalno pomikal koračni motor (ISEL), ki je bil prek krmilnika in RS232C vmesnika upravljen z računalnikom. Podatki so iz merilnika optične moči prihajali v računalnik prek IEEE488 vmesnika. Konce vlaken, katerim smo predhodno odstranili plašč, smo medsebojno prepletli in njihove konice prevlekli s črno plastiko kot zaščito proti nezaželenemu izstopu svetlobe na konicah vlaken, kar preprečuje ne-



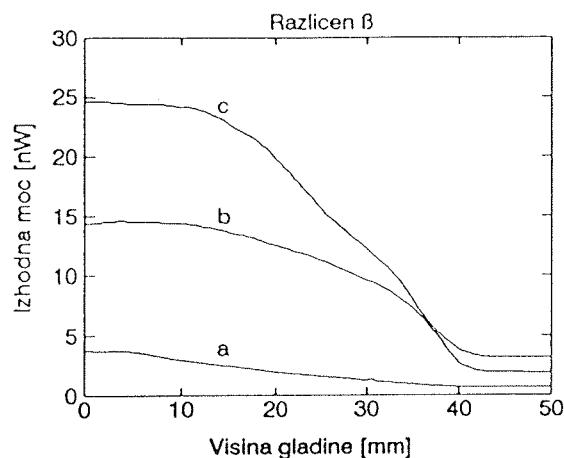
Slika 6: Eksperimentalni sistem

želene odboje svetlobe na dnu posode. Meritve smo izvajali v zatemnjenem prostoru, da zunanjega svetloba ni motila poteka meritov.

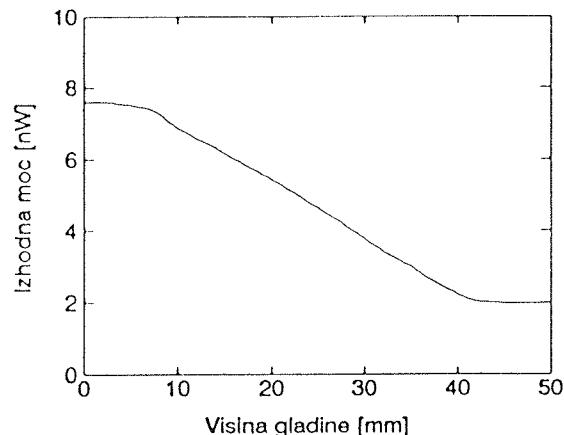
4. MERITVE

S prvimi meritvami smo ugotavljali občutljivost senzorja na različno stopnjo površinskih poškodb vstopnega vlakna. V ta namen smo postopno povečevali hrapavost na površini vstopnega vlakna. Pri izdelavi senzorja mora biti površina enakomerno poškodovana po vsej dolžini, ker posamezne globoke zareze v površini prinesajo močne nelinearnosti v odzivu. Slika 7 prikazuje tri meritve odziva senzorja z efektivno dolžino 35 mm pri povečevanju stopnje poškodb, oz. faktorja slabljenja. Krivulja a predstavlja vlakno z najmanjo stopnjo poškodbe, c pa z največjo. Na osnovi odzivov slike 7 smo izdelali senzor, ki je dal po vsej svoji dolžini linearen odziv (slika 8).

Pri potopnih senzorjih za merjenje višine gladine je potrebno posebno pozornost nameniti omočenju senzorja. Pri dvigovanju senzorja iz tekočine ostane na



Slika 7: Odziv senzorjev pri različni stopnji poškodb vstopnega vlakna

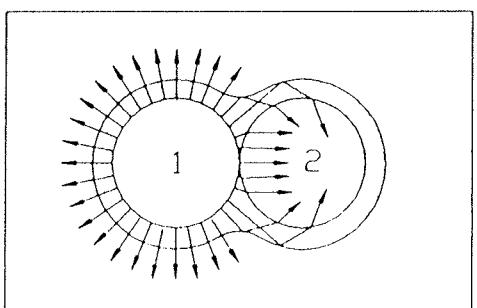
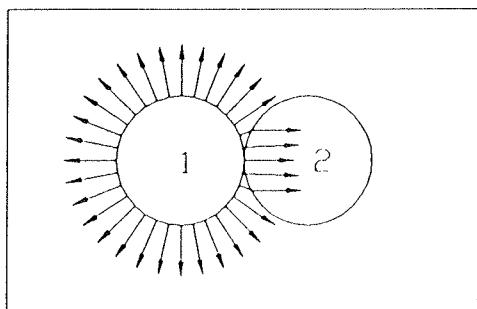


Slika 8: Odziv senzorja

površini senzorja tanka plast tekočine, ki deluje kot sekundarna obloga vlakna. Na meji med tekočinskim filmom in zunanjim medijem pride do totalnega odboja, ki žarke dodatno usmerja na drugo vlakno (slika 9).

Suh senzor ima bistveno nižji začetni prestop svetlobe iz vstopnega na izstopno vlakno kot omočen. Po omočenju se med ovoji obeh vlaken zadržuje vodna plast, ki poveča prestop svetlobe med vlaknoma. Z ustreznim izbirom ovojev postane vodna plast dokaj obstojna, kar je prikazano v nadaljevanju tega dela. Histerezni pojav je razviden iz slike 10, kjer smo uporabili senzor efektivne dolžine 50 mm. Krivulja a predstavlja meritve globine ob prvi potopitvi.

Dvig senzorja je prikazan s krivuljo b, krivulja c pa predstavlja ponovno potopitev senzorja. Pri nadaljnjem potapljanju in dvigovanju senzorja histerezni pojav ne vpliva bistveno na odziv senzorja, če časovna zakasnitev med potapljanjem in dvigovanjem ni predolga in ne prekratka. Časovno odvisnost histereze prikazuje slika 11.

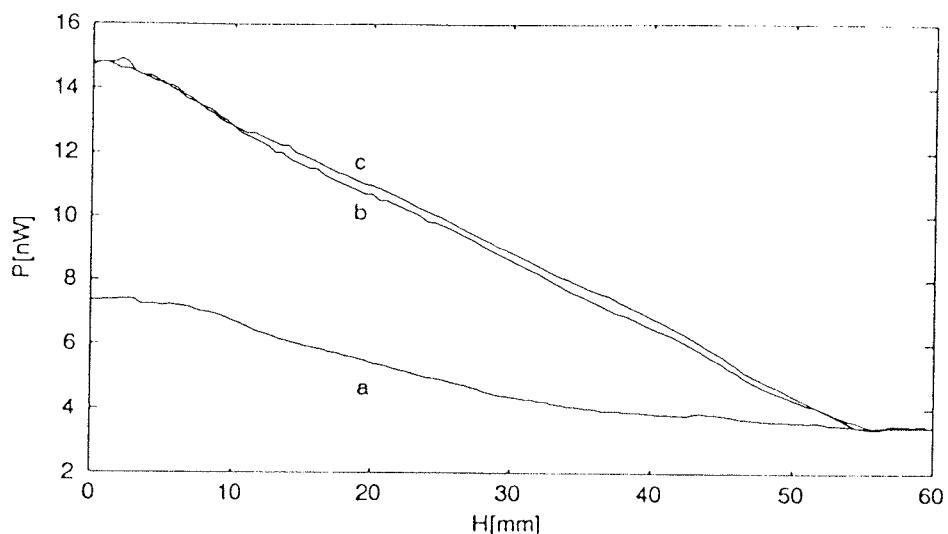


Slika 9: Vpliv tekočinskega filma na prestop svetlobe

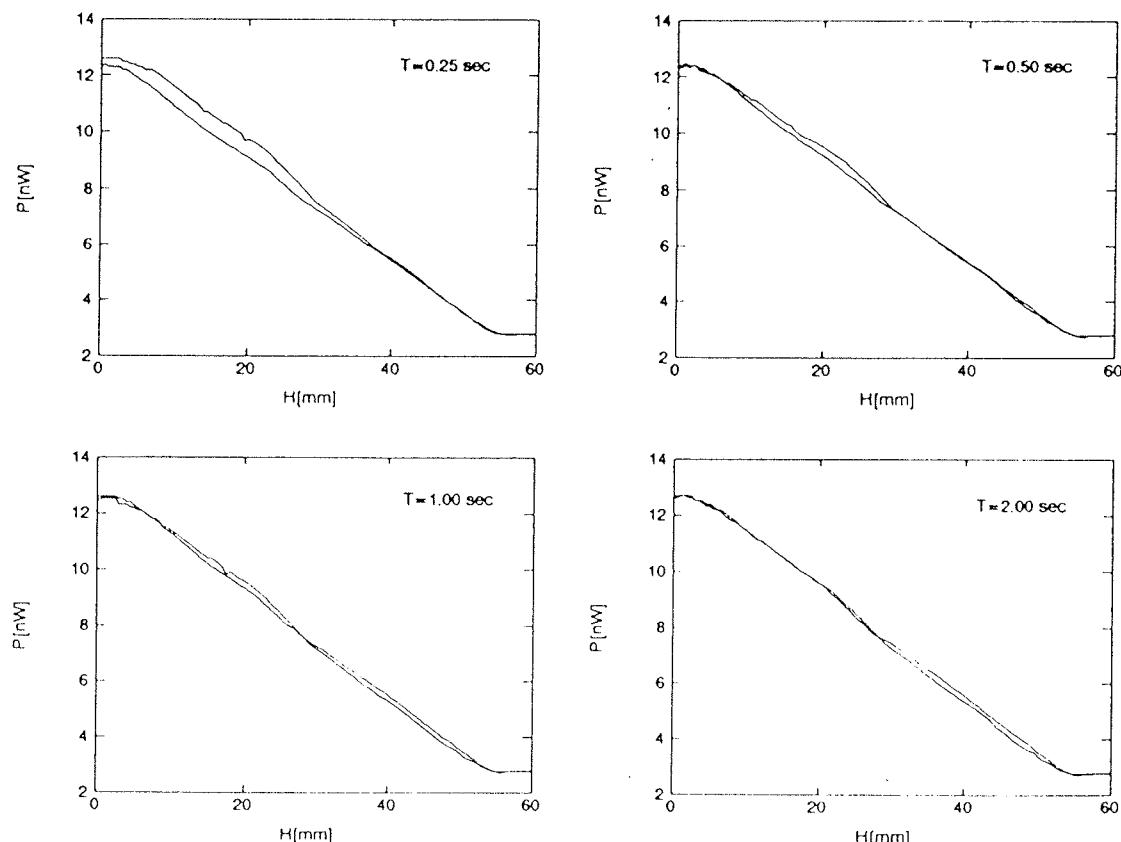
Spreminjali smo čas čakanja med posameznimi koraki koračnega motorja pri spuščanju in dvigovanju. Čas čakanja smo povečevali od 0.25 s do 2.0 s. Prizelo hitrih sprememb pride do pojava histereze, ker se sistem ne umiri dovolj. Po času, ki je večji od ene sekunde, pa deluje sistem zadovoljivo. Naslednji problem, ki lahko negativno vpliva na odziv senzorja, je dolgotrajno sušenje senzorja. S pravilno izbiro števila ovojev smo

dosegli časovno stabilnost senzorja po omočenju in kasnejši sušitvi na zraku (slika 12).

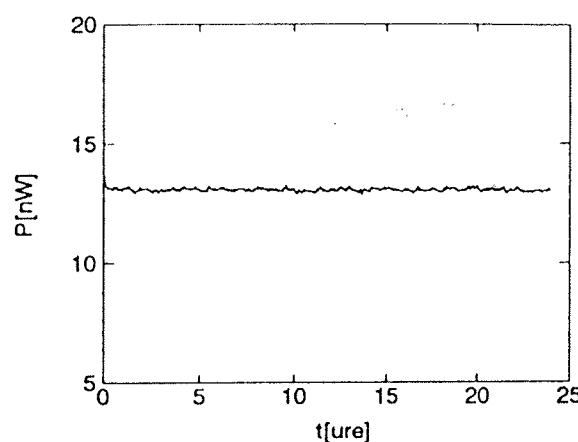
Vpliv števila ovojev na odziv prikazuje slika 13. Povečevanje števila ovojev ima podoben efekt kot stopnja poškodbe vlakna, saj se z naraščanjem ovojev zmanjšuje radij ukrivljenosti, kar povzroči močnejše sevanje svetlobe iz dovodnega vlakna, oz. večanje faktorja slabljenja β . Večje število ovojev zagotavlja boljši stik med



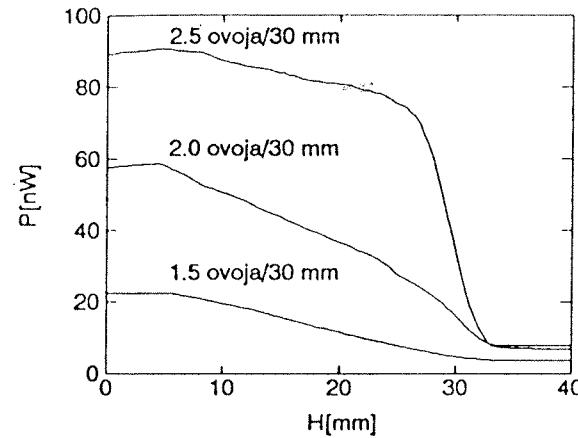
Slika 10: Histerezni pojav pri odzivu suhega (krivulja a) in omočenega senzorja (krivulja b, c)



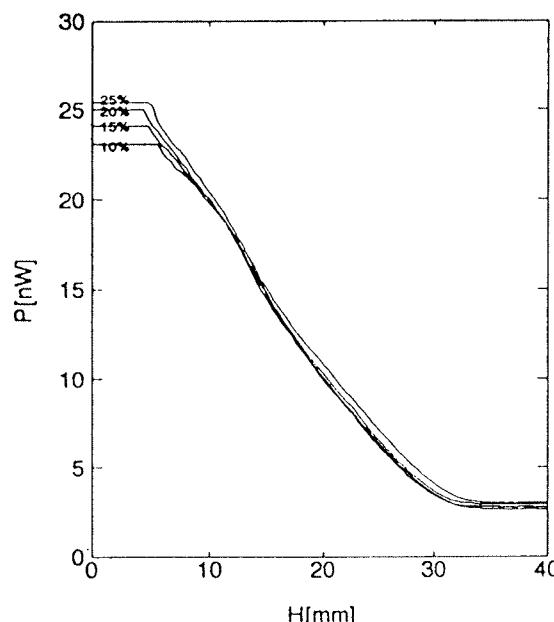
Slika 11: Spreminjanje histereze v odvisnosti od hitrosti spremembe višine gladine



Slika 12: Časovna stabilnost izhodne moči svetlobe pri sušenju omočenega senzorja



Slika 13: Vpliv števila ovojev na odziv senzorja



Slika 14: Odziv senzorja pri različnih koncentracijah raztopine NaCl v vodi (spremenjen lomni količnik)

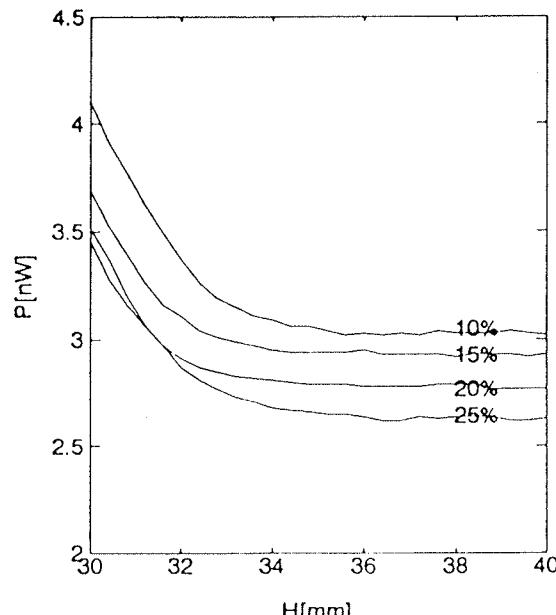
vlakni in hkrati večjo stabilnost vmesnega tekočinskega filma.

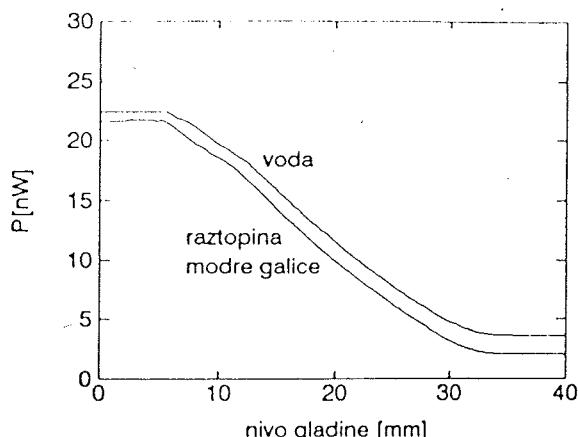
Poleg višine gladine je mogoče s tovrstnim senzorjem meriti tudi lomni količnik, oz. koncentracijo raztopin (12). V ta namen smo potopili senzor v različne vodne raztopine, ki smo jim predhodno izmerili lomne količnike z Abbejevim refraktometrom. Slika 14 prikazuje odzive pri dvigovanju senzorja iz raztopin, katerim smo spremenjali koncentracijo, oz. lomni količnik. Docela potopljen senzor ima pri večjem lomnem količniku manjši intenzitetni odziv, povsem izvlečen in omočen senzor pa ima pri večjem lomnem količniku višji odziv.

Torej se naklon krivulje z lomnim količnikom spreminja. Če vodi dodamo močno absorptivno sredstvo (modra galica), se zaradi absorpcije celotna krivulja premakne navzdol po vertikalni osi (slika 15). Povsem potopljen senzor v mediju lahko služi za merjenje lomnih količnikov tekočin, pri čemer moramo upoštevati absorpcijo. Slika 16 prikazuje odvisnost izstopne moči potopljenega senzorja od lomnega količnika sredstva. Med serijo meritev LiBr in NaCl je nastala razlika (dve premici), ki je lahko posledica onesnaženja površine senzorja, adsorpcije delcev na površino ali spremembe absorpcije svetlobe v mediju.

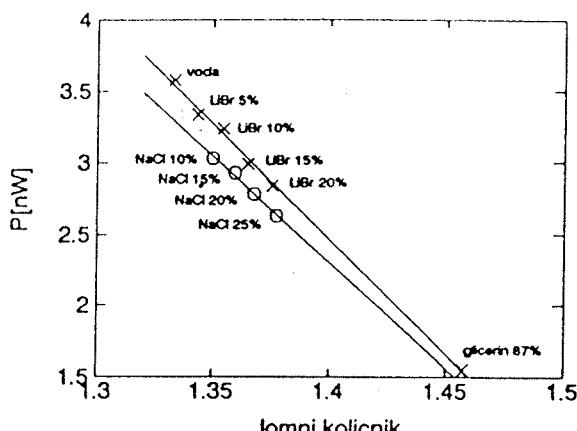
5. ZAKLJUČEK

V tem delu smo prikazali senzor za merjenje nivoja gladine tekočin s prepletenima vlaknoma. Z ustrezno obdelavo površine vlaken je mogoče izdelati senzor z veliko občutljivostjo in linearnim odzivom. Senzor je uporaben poleg merjenja nivoja gladine tudi za merjenje lomnih količnikov, oz. koncentracije različnih raztopin. Za vsako tekočino je potrebno senzor predhodno umeriti. Večji problem predstavlja omočenje senzorja, ki pa se





Slika 15: Odziv senzorja v absorpcijskem mediju



Slika 16: Merjenje lomnega količnika

zmanjša z ustrezeno izbiro števila ovojev obeh vlaken v senzorski glavi.

6. LITERATURA

1. J. E. Geake; Journal of Scientific Instruments, Vol. 31, p 260, 1954
2. R. Ulrich; Technische Messen, No. 9, p 313, 1986
3. J. Niewisch; Siemens Forsch.- u. Entwickl.-Ber. Bd. 15, Nr. 3, 1986
4. K. Spenner, M. D. Sight, H. Schulte, H. J. Boehnel; 1'st Conf. on Optical Fiber Sensors, London, IEE 221, p 96, 1983
5. K. Spenner; Technisches Messen, Vol. 51, No. 9, p-329, 84
6. D. A. Jackson; 1'st Conference on Optical Fiber Sensors, London, IEE 221, p 100, 1983
7. J. P. Dakin, M. G. Holliday; 1'st Conference on Optical Fiber Sensors, London, IEE 221, p 91, 1983
8. C. P. Yakymyshyn, C. R. Pollock; Journal of Lightwave Technology, Vol. LT-5, No. 7, p-941, 1987
9. A. T. Augousti, J. Mason, K. T. V. Grattan; Rev. Csi. Inst., Vol.61, No. 12, 1990

10. J. A. Morris, C. R. Pollock; Journal of Lightwave Technology, Vol. LT-5, No. 7, p-920, 1987

11. S. Ramakrishnan, R. T. Kersten; II'nd Conference on Optical Fiber Sensors, Stuttgart, VDE-Verlag Berlin, p 105, 1984

12. E. Smela, J. J. Santiago-Aviles; Sensors and Actuators, 13, p 117, 1988

as. mag. Alojz Suhadolnik
Univerza v Ljubljani Fakulteta za strojništvo
Murnikova 2
61000 Ljubljana

Marko Črnigoj, dipl.ing.
Fractal Ajdovščina
Tovarniška 7
65270 Ajdovščina

prof. dr. Janez Možina
Univerza v Ljubljani Fakulteta za strojništvo
Murnikova 2
61000 Ljubljana

Prispelo: 24. 02. 92

Sprejeto: 12. 04. 92

PRIMERJAVA FPGA ARHITEKTUR IN UNIVERZALNIH PROGRAMSKIH ORODIJ

R. Sernek

KLJUČN BESEDE: FPGA, PAL, EPROM, EEPROM, SRAM, makro celice, antifuse, programska orodja, pogramabilna vezja, primerjava parametrov

POVZETEK: Članek je razdeljen na dva dela. V prvem so predstavljena Field Programmable Gate Array (FPGA) vezja in njihove prednosti pred mrežami vrat. Opisane so štiri arhitekture: XC4000, ACT2, MAX7000, MACH1/2, ki jih primerjamo glede na več parametrov. Drugi del opisuje univerzalna programska orodja, ki niso vezana na določeno arhitekturo. Opisane so glavne karakteristike takih orodij in vprašanja, na katera je treba odgovoriti pred njihovim nakupom. Kratko so opisana naslednja orodja Abe-FPGA, CUPL, PGADesigner, FPG Foundry.

COMPARISON OF FPGA ARCHITECTURE AND DEVICE INDEPENDENT SOFTWARE DESIGN TOOLS

KEY WORDS: FPGA, PAL, EPROM, EEPROM, SRAM, macrocells, antifuse, software design tools, programmable circuits, comparison of parameters

ABSTRACT: The article is divided into two sections. In the first, introduction to FPGAs is made with their inherent benefits to gate arrays presented. Four architectures are described: XC4000, ACT2, MAX7000, MACH1/2 and compared according to various parameters. Second deals with device independent software design tools. Important issues are described which have to be considered when selecting among myriad of SW design tools. Abel-FPGA, CUPL, PGADesigner, FPG Foundry SW tools are shortly described.

1.0 INTRODUCTION

Over the years the only system designer's choice besides standard logic ICs, were custom designed ICs, gate arrays or ASICs all coupled with high non-recurring engineering (NRE) charges and as such applicable only to high volumes. First steps toward cheaper, lower volume designs were made with the introduction of PALs and their derivatives in mid seventies. But those suffered from a serious drawback: lack of integration. How to

combine programmability, reusability, high integration and no NRE charges with low prices at low volumes was the main problem, first solved by Xilinx in 1985 with their unique field programmable gate array (FPGA) architecture.

The situation on the semiconductor market can be seen by looking at Fig.1 and gives the answer why are so many companies involved in this business today^{1/}.

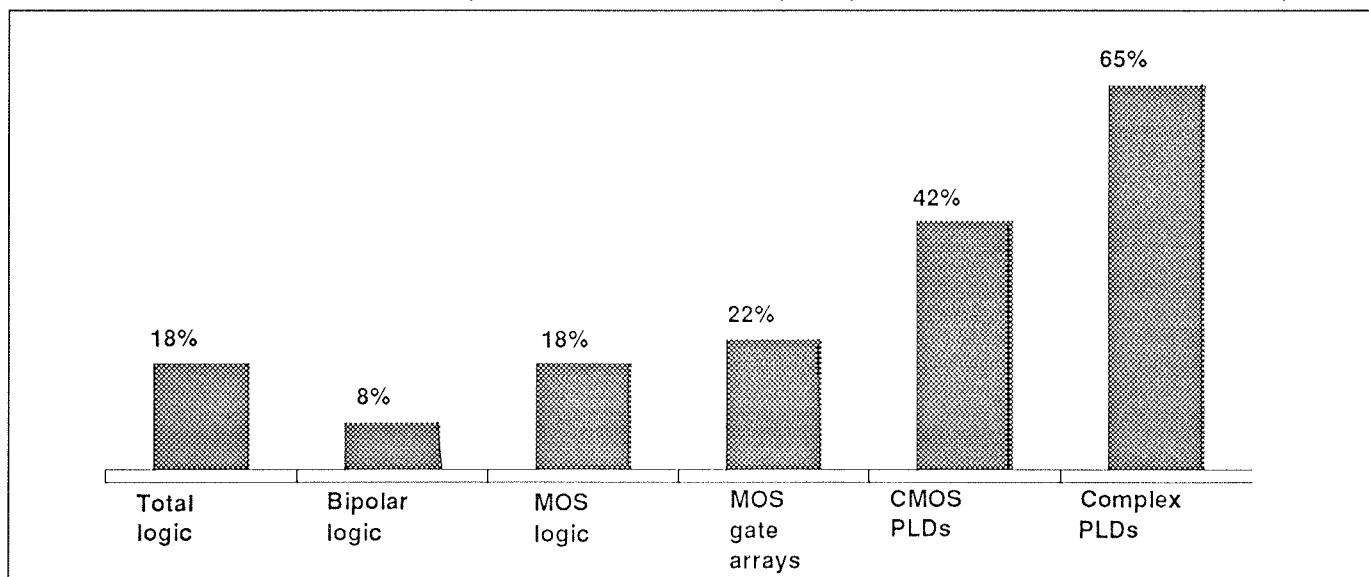


Fig. 1: Logic market growth rate

Source: Dataquest

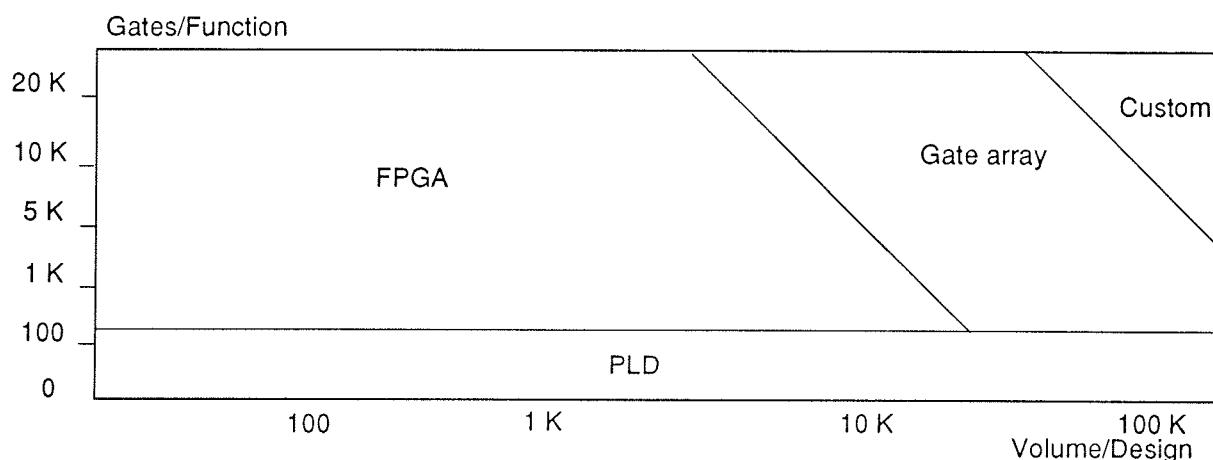


Fig. 2: *FPGA market niche*

1.1 FPGA WHY AND WHEN?^{2/}

Comparing FPGAs to gate arrays reveals the following benefits:

- user programmable
- no NRE
- fast time to market
- standar product
- 100% factory tested
- applicable to lower volumes
- can be used for system prototyping

Although one can argue that generally they are slower and less integrated than today's gate arrays. According to some studies 80% of all gate array designs fall into 2000-10000 gates/chip category and that is where FPGAs play their major role. Cost analysis shows that production costs for gate arrays are 0.15-0.2 cents/gate vs. 0.5-0.6 cents/gate for FPGAs (10000-30000 unit volumes). Because of high NRE, simulation costs and possible late time to market and according to that profit loss, a break-even point exists below which FPGAs have clear advantage. It is estimated to be between 15000 and 70000 units/design depending on design density, as shown in Fig.2.

1.2 VENDORS AND THEIR ARCHITECTURES

There are many vendors manufacturing different architectures and implementations of FPGAs today, as can be seen from Fig. 3. All different PAL, PLD and FPGA architectures are presented here as one large family.

2.0 REVIEW OF THE FOUR ARCHITECTURES

The four architectures reviewed in this article are implemented with different techniques. XC4000 and ACT2 are designed as configurable logic blocks connected by channels of programmable interconnects, whereas MAX7000 and MACH can be thought of as PLA blocks interconnected by a switch matrix. All are manufactured in 0.8 µm CMOS technology (except ACT2 in 1.2 µm). They offer gate densities from 900^{3/} to 40000^{4/} available gates and up to 20000 usable gates^{13/}. Each architecture employs different mechanisms for desired function implementation: SRAM, antifuse, EPROM, EEPROM.

Xilinx's older families are XC2000 and XC3000 series for designs of up to 9000 gates/chip, but also slightly faster (XC3000), than the XC4000.

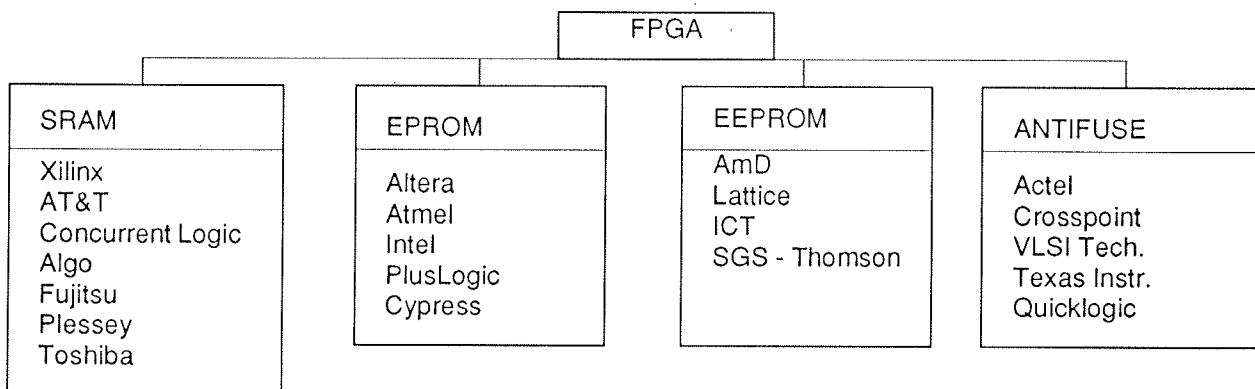


Fig. 3: *FPGA vendors according to implementation*

Altera's previous family includes MAX5000, slower and with just a quarter of density attainable by the new family.

Actel is also producing older slower and less integrated ACT1 series.

The design of a certain circuit and porting it to selected FPGA is done by special vendor supplied or third party designed tools. They enable designer not to worry about the internal structure of FPGAs and everything from schematic capture to final device specification can be done automatically.

2.1 Xilinx XC 4000 family^{/5/}

Family consists of 10 devices with densities from 2000 - 20000 gates/chip and 64 - 240 I/O pins. The highest density part available today is XC4008 with 8000 gates and 144 user I/O pins. All devices are reprogrammable on every power-up, so the functional description of the device must be stored in a nonvolatile memory. The chip is comprised of configurable logic blocks (CLB), I/O blocks (IOB) and inter connections.

All user defined functions are performed by CLBs, which can perform any logic function of up to nine variables in various forms. It contains two D-type flip-flops, positive or negative edge triggered with two registered and two combinatorial outputs as depicted in Fig.4.

Logic functions are implemented using look-up tables stored in each CLB, as such each CLB contains 32 bits of SRAM. This gives it a unique ability to use that RAM storage, instead of implementing logic functions. Maximum RAM bits available are 2048 - 28800 depending on the device and can be used as FIFOs, register files, etc. Each CLB has two important features: When combinatorial output drives a flip-flop the propagation delay

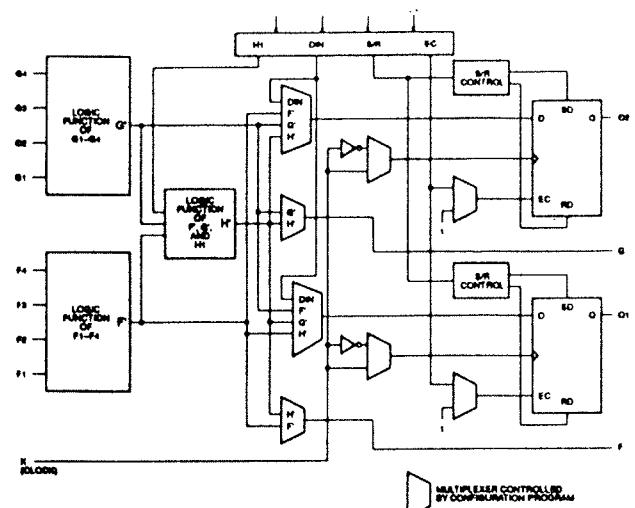


Fig. 4: Configurable logic block

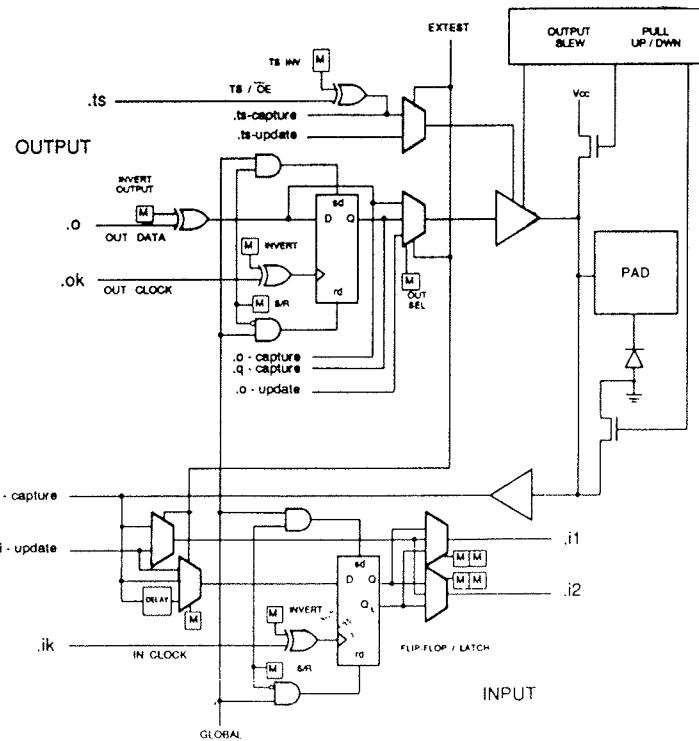


Fig. 5: Input/Output block

through function generator is completely overlapped with the set-up time of the flip-flop, which results in higher speeds. Secondly, there is a dedicated carry circuitry for efficiently speeding up adder designs of up to 32 bits in length; upwards other methods must be used (carry propagate/generate). On each chip edge there are four decoders, each with up to 40 inputs wide.

Each IOB has two registers that can be used as a rising/falling edge triggered D-type flip-flop with separate connection to input or output register, or as a level sensitive transparent latch allowing registered I/Os, bi-directional or three-state outputs. It is shown in Fig.5.

Input data to the register can be delayed by several ns to compensate for the clock delay eliminating the hold time. Each output can sink up to 12 mA and any two can be connected together for 24 mA sink. Special logic in each IOB enables boundary scan testing conforming to IEEE Standard 1149.1 (JTAG).

The chip function is programmed by loading RAM bits in each CLB either through parallel 8-bit or serial interface. The preprogrammed values can be stored in proper EPROMs. The chip alone takes care of all sequencing operations needed for loading. In cases when more than one device is needed, all can be connected in a serial fashion and configured from a single EPROM.

2.2 Actel ACT2 family^{/6/}

Gate densities offered are in range of 2500 - 8000 gates/chip and 82 - 140 I/O in three devices. They are

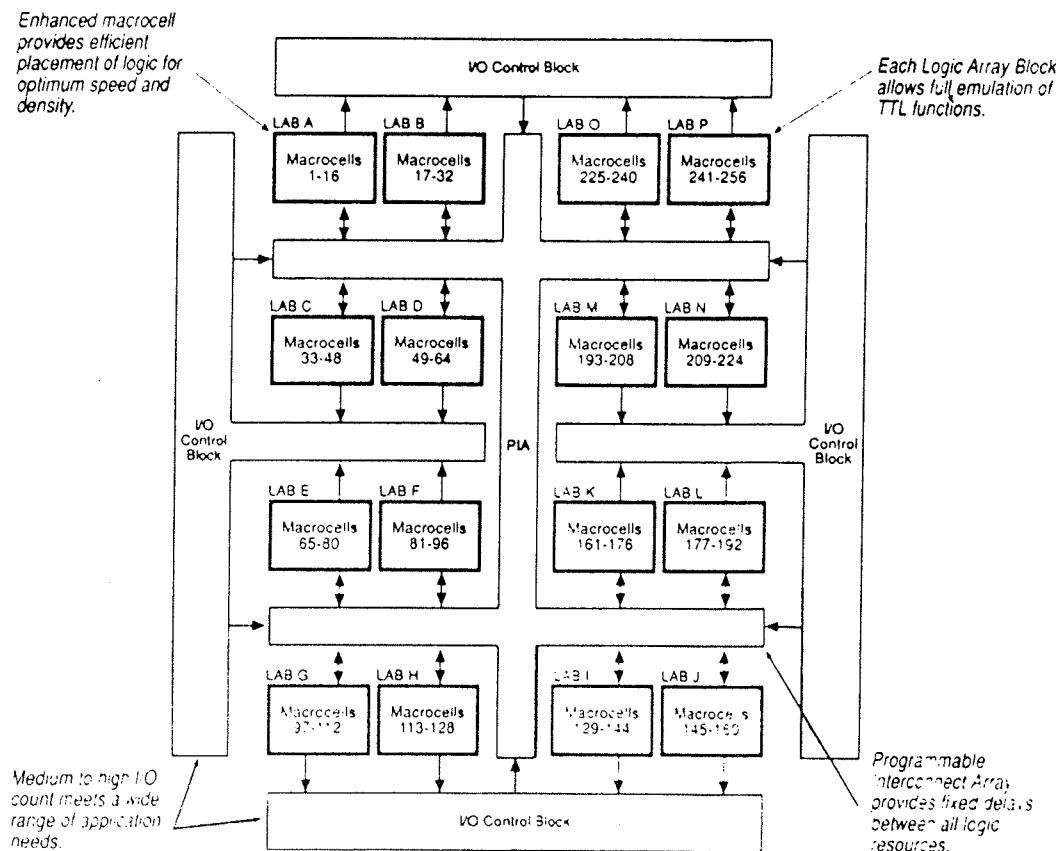


Fig. 6: MAX EPM7256 architecture

based on antifuse nonvolatile one-time programmable technology and can be programmed with common PAL programmers. I/Os are TTL or CMOS compatible. Available are two diagnostic pins which, with proper software enable observation of any internal signal. They also contain a security fuse to disable unauthorised copying of the design.

Logic modules (LM) perform the programmed function, which can have a maximum of eight input variables and one output. It can also be configured as a transparent latch, D-type, JK-type or T-type flip-flop, each positive or negative edge triggered. Each LM can be configured as either combinatorial or registered, but not simultaneously.

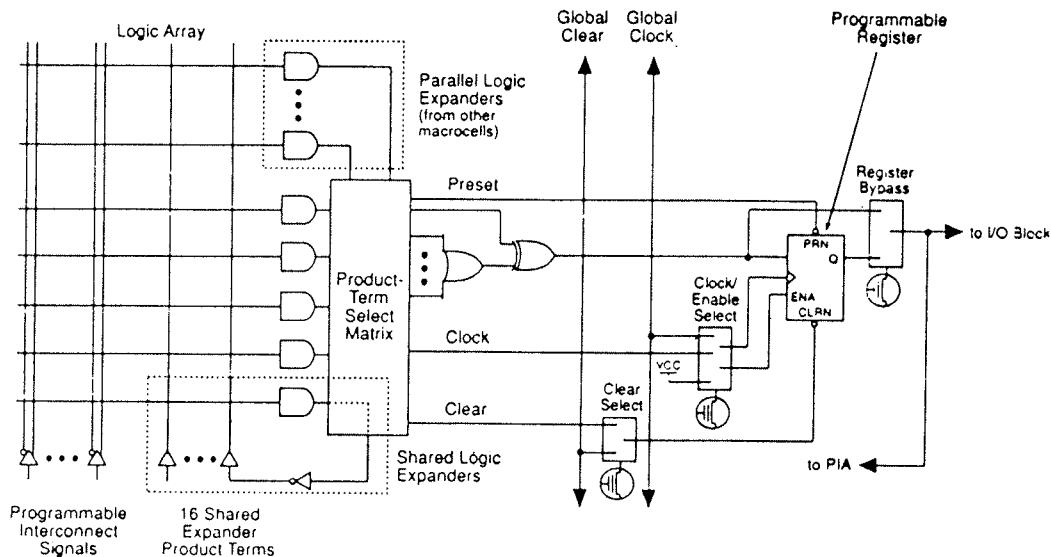


Fig. 7: Macrocell

Every I/O pin has an I/O module (IOM) which can be configured as I/O, bidirectional, three state or with transparent latch for both input and output. One can sink 8mA at TTL levels or 6mA with HCT. Slew rate is user programmable to limit switching noise.

2.3 Altera MAX7000 family^{7/7}

It was introduced less than a year ago with nine devices planned and with integration 4000 - 40000 gates/chip. The largest device available today is EPM7256 with 5000 gates and up to 164 input or 160 output pins. Its architecture resembles those of PALs and is reprogrammable, because fuses are implemented as EPROM cells and programmed in standard PAL programmers. Erasing is done under the UV light. Programmable security bit controls access to programmed data and prevents unauthorised copying of designs. The MAX architecture is depicted in Fig.6.

It consists of logic array blocks (LAB) connected by programmable interconnect array (PIA). Individual LABs can operate at full speed or with half power consumption and 8ns speed penalty added to calculated timings. Each LAB has two tasks: to implement logic functions and to drive I/O pins. Each LAB contains up to 16 macrocells (MC). Logic functions are implemented within those MCs which supports functions of up to 5 product terms. If larger functions are needed each MC can obtain additional product terms in two ways: either by shared logic expanders, which constitute a pool of 16 uncommitted single product terms in the LAB, or by parallel logic expanders, which can allocate up to 20 unused product terms in the LAB to a single MC. In both cases a delay of 8ns and 3ns respectively is incurred, when using one

of these options. Block diagram of the MC is show in Fig.7.

Registers can be of any type, even RS-type flip-flop positive or negative edge triggered. Each can be clocked either from product term array or from a dedicated external CLK pin which is connected to all LABs. In the first case any input may be used as a clock to particular LAB.

I/O block is shown in Fig.8 and as can be seen has the capability to be used as I/O, bidirectional or its output can be three stated. Buffer is controlled by two dedicated global OE signals. When control is gated to Gnd, buffer is three-stated and I/O pin is used as an input and MC logic can provide an input register. Each output can sink up to 8 mA.

The PIA features constant propagation delay of 3ns independent of connection length between LABs or I/Os. This means predictable performance even before simulation, which is unlike in first two architectures described. It also ensures 100% routability between all LABs and I/O pins. Although all signals from each MC are fed to

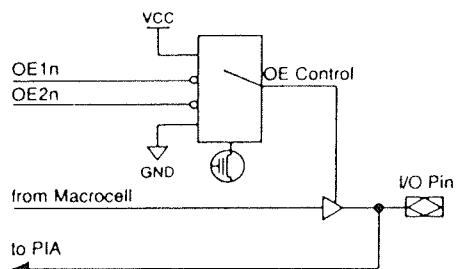


Fig. 8: Input/Output block

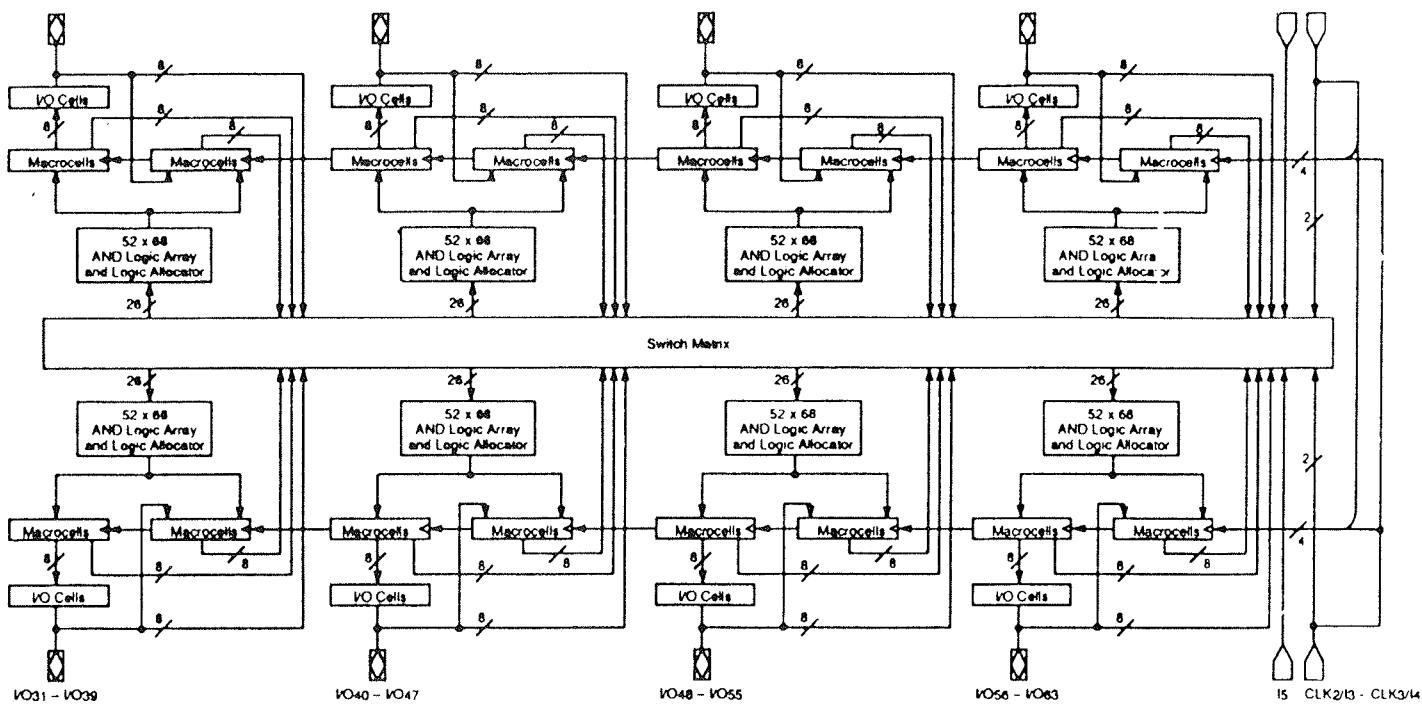


Fig. 9: MACH230 architecture

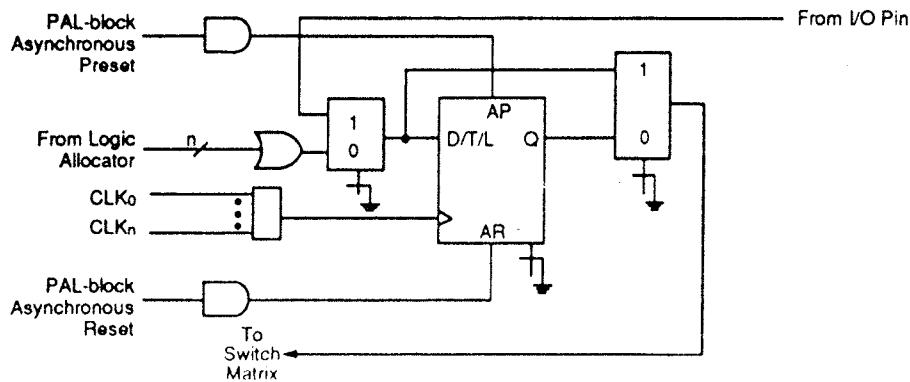
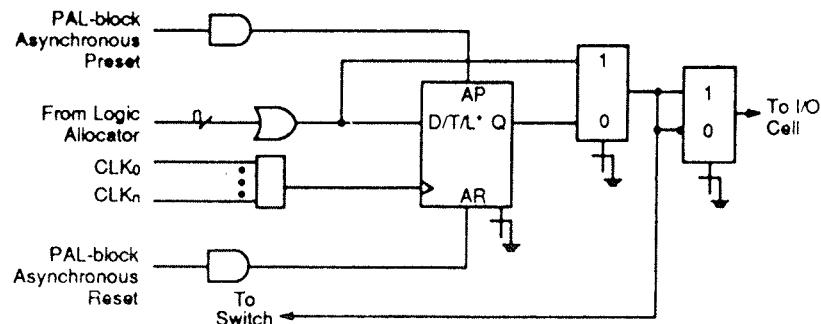


Fig. 10: Output macrocell



* Latch option available on MACH 2 devices only.

Fig. 11: Buried macrocell

PIA, only the required ones are routed. Four global input pins (clock, clear, two output enables) are available and are routed to all LABs.

2.4 AmD MACH family^{/3/}

It has two subfamilies: MACH1 and MACH2, each with three members with integrations ranging 900 - 1800 gates/chip for the first and 1800 - 3600 gates/chip for the second subfamily. Essentially they are the same except that MACH2 contains buried macrocells which enable registered inputs and allows output latch. It also resembles PAL architecture with fuses implemented as EEPROM cells. As a consequence it can be programmed and erased on standard PAL programmers. Each device consists of PAL blocks, which contain buried and output macrocells, interconnected by a switch matrix as shown in Fig.9.

A security bit is available in all devices. The desired function is implemented within product-term array connected to logic allocators which allocates appropriate product-terms to output macrocells (OM). Functions of maximum 12 (MACH1) or 16 (MACH2) product-terms can be realised, either registered or combinatorial.

Fig.10 represents OM within which register can be set as a D-type or T-type positive edge triggered flip-flop or

as a transparent latch. Two (MACH1) or four (MACH2) independent clock inputs are available for multiple clock circuits. Buried macrocell can be seen in Fig.11.

Switch matrix interconnects all PAL blocks together with a constant propagation delay of 15ns regardless of signal routing length. Again this means predictable performance.

3.0 ARCHITECTURAL COMPARISON

All features mentioned above are summarised below in Table 1 to enable a quick architectural comparison and are made for the highest density part available now. Timings in Electrical specification section are best-case achievable. Exact performance figures for various sequential and logic circuits were omitted here, because they can be estimated only through simulation, specifically for XC4000 and ACT2 families.

Tabl 1 Architectura comparison

GENERAL SPECS				
Manufacturer	Xilinx	Actel	Altera	AmD
Famil name	XC4000	ACT2	MAX7000	MACH1/2
Technology	CMOS	CMOS	CMOS	CMOS
Implementation	SRAM	Fuse	EPROM	EEPROM
Programming	power-up	permanent	reprog.	reprog.
Observability	JTAG	Yes ¹	N/A	N/A
Securit bit	No	Yes	Yes	Yes
Device in family	10	3	9	6
Devic name	XC4008	A1280	EPM7256	MACH230
Max. gates	8K	8K	5K	3.6K
Max. fli-flops	936	998	256	128
Use l/ pins	144	140	164/160	70/64
Func. siz l/P	9 l	8 l	5(+30) PT	16 PT
Function outputs	4	2	1	1
Registe types	D	D, JK, T, L	D, JK, T, RS	D, T, L
Triggering	P/N	P/N	P/N	P
Clock inputs	numerous	numerous	numerous	4
Packaq pins/type	176/PGA	176/PGA	192/PGA	84/PLCC
ELECTRICAL SPECS				
Logic block				
t _{pd} /ns	7	5.5	9	15
t _{clkmin} /ns	8	10	14	15
f _{max} /MHz	125	100	71.4	66.7
t _{su} /ns	8	1	8	10
t _h /ns	0	0	8	0
t _{co} /ns	5	5.5	13	10
l/ block				
t _{pid} /ns	3	6.2	6	15 ²
t _{pli} /ns	9	11.7	6	17 ³
t _{op} /ns	7	7.1	5	15 ⁴
t _{cp} /ns	8	10.8	N/A	17 ⁵

Legend:

I/PT	Inputs/Product-terms
P/N	Positive/Negative edge
t _{pd}	combinatorial propagation delay
t _{clkmin}	minimum clock period
f _{max}	maximum toggle frequency
t _{su}	Set-up time
t _h	hold time
t _{co}	clock to output
t _{pid}	input pad to logic block delay

t _{pli}	input pad via transparent latch to logic block delay
t _{top}	logic block output to pa delay
t _{cp}	latch enable to output delay
1.	2 diagnostic pins
2.	input via logic to combinatorial output
3.	input latch via logic to combinatorial output
4.	input via logic to combinatorial output
5.	input via logic to output latch
6.	two diagnostic pins
7.	not applicable

User's final choice depends on a number of parameters, specific application and its constraints.

3.1 DEVICE PORTING

Porting existing design to a cheaper gate array may be an important issue in cases where higher volumes are needed. FPGAs can also be used in early prototype and initial production stage to lower the design risks in possible repeating gate array runs and as a consequence achieve faster time to market and lower design cost and then transferred to gate arrays.

Xilinx is offering such services only on XC3000 family. NRE charges are minimal. Company replaces SRAM cells with hardwired logic which results in smaller die and faster circuit. Simulation with timing verification must be done again, otherwise nothing changes.

Altera let designers put multiple MAX5000 chips into one mask programmed device^{/9/}. Designers using Max+Plus II development software can exploit multi-part partitioning feature to automatically partition large logic designs into multiple MAX devices (up to 40). A reverse route is also possible to combine devices of up to 50K gate complexity into one part and process it as a masked device. Very important feature is timing compatibility between multiple and single device designs. Design conversion costs are US\$20000 - US\$60000 and chip costs cca. 6 cents/macrocell. Single device solution offers large price reduction, smaller power consumption and higher reliability.

AmD is offering a derivative family called MASC with the same part designations as in MACH family. EEPROM cells are replaced with metal masks. No additional NRE costs are required and all timings are the same without any redesign.

4.0 SOFTWARE DESIGN TOOLS

Proper device programming must be done with the right software design tools. Each FPGA vendor supplies vendor/device specific SW tools optimised for target archi-

ture. These are capable of exploiting salient devices' features. But the question arises what to do when devices from other vendors must be used? Purchasing another set of device specific SW tools, taking precious time to learn them...?

Luckily there are companies specializing in producing vendor/device independent SW design tools. Choosing another vendor means only purchasing new device specific SW fitter at most, which converts design description of any type to specific logic elements available in target architecture - transparent to the designer. Thus designer need not to worry about internal device architecture, but rather concentrates on design itself. Doing designs from top to bottom and implementing final designs in the right device as late as possible in the design cycle or even implementing designs in devices from different vendors and comparing them according to predefined objectives and then choosing the right device are features that give device independent design tools competitive edge. Most of third party SW vendors have technical agreements with device vendors that enable them to fully exploit devices' features, so the end result will be as optimal as done with proprietary SW tools. A vast majority of SW tools run on PC 386/486 and UNIX machines.

This part of the paper deals with questions how to choose the right SW device independent design tool and what capabilities are preferable for a good SW tool.

4.1 IMPORTANT ISSUES^{/1/,/8/}

List of supported vendors and their devices is probably the most important issue in making the first decisions. So called fitters make possible implementing logic designs in a specific architecture. They can be purchased separately as designer's needs grow and enable re-targeting existing design to new devices as they become available.

Form of design description and input is crucial and may include schematic capture from popular design tools, waveform, Boolean equations, state machine, truth table or some hardware description language such as VHDL or Verilog.

Logic reduction and use of don't care conditions help eliminate all the unnecessary logic elements and make designs more efficient.

Ease of use can speed-up the whole design, if based on menu-driven interfaces and on-line help as well as supported with high quality manual.

Graphical editor for complex FPGAs is almost inevitable and should be helpful in preplacing and routing of time-critical nets or those that autorouter can't handle.

To accurately predict device's timing, behaviour and verify the design before committing it to target device, precludes the use of a digital simulator. Simulating individual modules, integrating them into final design and simulating it as a whole is the added benefit of a good simulator.

Inevitable are automatic placer and router of logic blocks with possible 100% completion and optimum shortest

path chosen for best performance figures. Besides raw logic block speed one must take into account routing path delays for final design speed and this is where a good placer/route can save precious nanoseconds.

With new FPGAs ranging in complexity to several thousand available gate design capacity of SW tool must not be overlooked.

Helpful feature is automatic multiple device partitioning. Designs exceeding the target device complexity must be partitioned to several devices without designer's intervention which can be done by the aforementioned feature.

Automatic device selection helps designer to select the best suitable device to particular design.

Report generator informs designer of any problems implementing logical to physical translation, timing inconsistencies and similar information.

Connecting SW tool to other design tools is helpful when already designing with standard schematic capture, simulation or ASIC design tools.

All features available should be implemented with fastest algorithms possible for fast design compilation, automated capabilities user controlled and directed and where necessary designs done manually.

4.2 PROMINENT SW DESIGN TOOLS

Almost two dozens device independent design tools are currently on the market, some of them are briefly reviewed here. All of them run under DOS or UNIX operating systems.

Abel design tools from Data I/O Corp. have been on the market since PLAs' introduction. **Abel-FPGA** is specifically suited for designing with all kinds of FPGA architectures. It is bundled with Abel hardware description language (Abel-HDL) to ease the design of complex functions. All other means of design entry mentioned are supported with the ability to accept netlist input from popular schematic capture packages like Future Net, OrCad... Device fitters are available for the following architectures: Xilinx, Actel, Altera, AmD, Atmel, Cypress, ICT, National Semiconductor, Plus Logic, Texas Instruments and can be purchased separately. It lets specify placement and route constraints to partition the same design among multiple FPGA architectures from different vendors. Automatic device selection which best fits the design, multiple device partitioning and logic optimisation with functional simulation make this tool very powerful. Output can be netlist or JEDEC format file. Its price starts at US\$4995.

CUPL design tools^{/11/} from Logical Devices were also one of the earliest available. New version supports MACH architecture. Also added is a new easy to use menu-driven interface. Users are allowed to create common logic blocks (adders, counters...) and define them as macros, which can be stored in a separate file and called into subsequent designs. A big time-saver feature is conditional compilation of only redesigned portions of designs. Simulator is a very powerful one and

handles asynchronous circuits, too. It accepts schematic netlists from other packages and has the ability to automatically partition larger designs to multiple devices. Designs can be described in a custom C-like language. Basic package can be purchased for US\$495.

Minc Inc. is selling **PGADesigner**^{12/}. Design entry can be specified in a proprietary Pascal-like design synthesis language, EDIF 2.0.0. schematic netlist format as well as by any other mean. If design is specified with a waveform describing synchronous circuits, it will automatically synthesize the required logic. Besides already mentioned capabilities it also enables designers to put multiple-device PLD designs into any FPGA architecture supported. A special expert system will find the device best suitable for desired design according to various constraints specified by the designer (manufacturer, number of devices, power consumption, logic family, propagation delays...). It outputs a list of ten most appropriate devices for a certain design. Supported FPGA families are those described here, plus 3200 PLD devices from 18 vendors. Synthesis, functional and system simulation, design rule checking and vendor specific netlist generation are done with this tool. Placement and routing for XC4000, ACT2 and device programming information for MAX7000 must be done with vendor specific tools, which are bundled as separate modules. According to the company's sources has the capacity of 27500 gates. Price ranges from US\$2500 upwards.

Newest entry in the field is **FPGA Foundry** from Neo-CAD Inc.^{10/} It includes device fitters, circuit optimiser, automatic place and route capability, timing estimator, back annotation, report file generation and graphical editor. It lets designers specify nets with critical path delay which are processed by knowledge-based timing estimator that provides required information to the fitters and place and route module. Critical nets can also be routed interactively with menu driven graphical editor. It accepts files in EDIF 2.0.0., Library of parametrised modules (LPM) standards and also vendor specific formats XNF (Xilinx), ADL (Actel). Initially the tool supports Xilinx and Actel devices and starts at US\$18000.

5. SUMMARY

After answering question why and when using FPGAs the paper reviewed four different architectures from Xilinx, Actel, Altera, AMD. As seen in the architectural comparison each one is trying to target a specific niche on the market corresponding to its capabilities. On the fly reconfiguration of SRAM based XC4000 is perfectly suited to prototyping and debug stage where instant changes are required. ACT2 with antifuse technology will find implementing itself after design has been fully debugged and thoroughly tested with no changes required. Still more flexible is MACH family due to EEPROM technology with erasing done in standard programmers, although it tackles lower density market niche. Changes can be made to Altera family too, but this is cumbersome, because of EPROM technology used. By all

means it places itself in high density, high speed designs.

All but Actel provide the means to transfer existing designs to some kind of cheaper, higher volume technology. This feature is perhaps best exploited by Altera which lets designers put multiple MAX5000 devices on a single mask programmed highly integrated chip.

Every vendor supplies users with software tools needed, but third party SW tools let designers use devices from multiple vendors without needing to know all the details of the target family, yet still utilizing it fully. Brief review of four such packages reveals, that they are very sophisticated providing all the necessary help and ease of use to today's designers.

ACKNOWLEDGEMENTS

Many thanks to Z. Bele, B.Sc., I. Šorli, B.Sc., R. Ročak, Ph.D. from Mikroiks d.o.o. for their support and to P. Koselj for his invaluable comments in preparing this article.

LITERATURE

- /1/ Designers' guide to PLD/FPGA design tools, Electroni Design, Nov. 7 7-82; 1991
- /2/ Programmable gate array data book, Xilinx; 1991
- /3/ MACH Family data book; 1991
- /4/ Second-generation MAX family boosts density fivefold, Electronic Design, May 9, 145; 1991
- /5/ XC4000 Logic cell array family, Xilinx; 1990
- /6/ ACT1, ACT2 Field programmable gate arrays, Actel, 1991
- /7/ EPM7256 EPLD Data Sheet, Altera, 1991
- /8/ Programmable logic, Electronic World News, Nov. 18, Special report; 1991
- /9/ Compcon 91, Electronic World News, Nov. 4, C5, 1991
- /10/ One toolset creates FPGAs in any technology, Electronic Design, Dec. 5, 12-130; 1990
- /11/ PAI Device data book, Amd, 1990
- /12/ PGADesigner Solves the FPGA puzzle, Minc Inc.; 1991
- /13/ Enhanced EPLDs tackle 70MHz systems, Electroni Design, Jan. 23, 12-123; 1992

Radovan Sernek,
4th year undergraduate student of Electrical
Engineering, Process Automation;
Faculty of Electrical Engineering and Computer Science,
Ljubljana Slovenia

Prispelo: 01. 03. 92

Sprejeto: 24. 03. 92

PRIKAZI DOGODKOV, DEJAVNOSTI ČLANOV MDEM IN DRUGIH INSTITUCIJ

RAZISKOVALNA POLJA V SLOVENIJI (Povzeto po MZT NOVICE, 7.2.92)

Ministrstvo za znanost in tehnologijo je na podlagi predlogov raziskovalne sfere določilo raziskovalna polja, nacionalne koordinatorje in njihove namestnike.

Prvi zbor koordinatorjev je potekal 22.1.1992. Zbor je dopolnil okvirna pravila o delovanju polj. S tem polja začenjajo delovati.

SEZNAM RAZISKOVALNIH POLJ, NACIONALNIH KOORDINATORJEV IN NAMESTNIKOV

RAZISKOVALNO POLJE	KOORDINATOR IN NAMESTNIK	POLITIČNE VEDE	
ZGODOVINOPISJE	Peter Vodopivec Franc Rozman	politologija komunikologija mednarodni odnosi obramboslovje	Marjan Svetličič Slavko Splichal
HUMANISTIKA	Mitja Guštin Nace Šumi Janez Dular Stane Južnič Slavko Kremenšek Janez Orešnik Drago Rotar Aleksander Skaza	NARODNO VPRAŠANJE	Dušan Nečak Miran Komac
ARHEOLOGIJA ANTROPOLOGIJA ETNOLOGIJA JEZIKOSLOVJE KULTUROLOGIJA LITERARNE VEDE MUZIKOLOGIJA UMETNOSTNA ZGODOVINA	Danilo Pokoren Milče Komelj	PROSTOR	Peter Habič Vladimir Mušič
FILOZOFIJA	Slavoj Žižek Rado Riha	GRADBENIŠTVO	Janez Duhovnik Peter Fajtar
VZGOJA, IZOBRAŽEVANJE, ŠPORT	Miran Čuk Zdenko Medvešček	gradbeni materiali geodezija geotehnika konstrukcije potresno inženirstvo gradbena fizika računalniško integrirana graditev objektov	Lidija Andolšek, Jože Trontelj
EKONOMIJA	Maks Tajnikar Davorin Kračun	MEDICINA	Miha Likar
makroekonomija mikroekonomija podjetništvo trženje	Janek Musek Vojko Antončič	MIKROBIOLOGIJA IN IMUNOLOGIJA	Vito Vrbič Dušan Sket Zvone Rudolf Marjan Pajtar
SOCIOLOGIJA IN PSIHOLOGIJA	Bogdan Kavčič	STOMATOLOGIJA NEVROBIOLOGIJA ONKOLOGIJA REPRODUKCIJA ČLOVEKA SRCE IN OŽILJE METABOLNE IN HOR-MONSKE MOTNJE	Matija Horvat Andreja Kocjančič
metode za analizo podatkov socialno delo demografija	Jože Gričar	JAVNO ZDRAVSTVO Varstvo pri delu	Marjan Premik
UPRAVNE IN ORGANIZACIJSKE VEDE	Alenka Šelih Janez Pečar	MATEMATIKA	Josip Globenvik Jože Vrabec
javna uprava javne službe managemem logistika		analiza topologija numerična in računalniška matematika algebra	
PRAVO IN KRIMINOLOGIJA			

FIZIKA	teorija grafov verjetnostni račun in statistika fizika kondenzirane materije teoretična fizika astronomija meteorologija fizika srednjih in nižjih energij eksperimentalna fizika osnovnih delcev biofizika	Boštjan Žekš Gabrijel Kernel	polimeri MEHANIKA teoretska mehanika tehnička mehanika SISTEMI IN KIBERNETIKA upravljanje avtomatika biomedicinska tehnika procesiranje signalov RAČUNALNIŠTVO IN INFORMATIKA računalniška programska oprema inteligentni sistemi računalniške arhitekture vzporedno računanje knjižnično informacijski sistem	Igor Emri Miran Saje Stanko Strmčnik Tadej Bajd Ivan Bratko Jernej Virant
BIOLOGIJA	zoologija in zoofiziologija botanika ekosistemi rastlinska fiziologija	Matija Gogala Tine Valentincič		
KEMIJA	fizikalna kemija strukturalna kemija anorganska kemija organska kemija analizna kemija geokemija	Ljubo Golič Igor Kregar	TELEKOMUNIKACIJE ELEKTRONIKA komponente mikroelektronika optoelektronika vakuumske tehnologije	Marko Jagodič Jure Tasič Rudi Ročak Alenka Rožaj Brvar
BIOKEMIJA IN MOLEKULARNA BIOLOGIJA		Franc Gubenšek Katja Breskvar	PROIZVODNE TEHNOLOGIJE IN SISTEMI proizvodna kibernetika izdelovalna tehnologija avtomatizacija robotika industrijski inženiring	Maksimiljan Gerkesh
TEHNIŠKA KEMIJA	procesna sistemská technika separacijski procesi reaktorsko inženirstvo reaktivni polimeri elastomerne kompozitne	Janez Levec Valter Doleček	KONSTRUIRANJE tribologija strojni elementi transportne naprave fluidna tehnika mehatronika	Jože Vižintin Martin Prašnički
FARMACIJA	kemija zdravil	Franc Kozjek Miha Japelj	ELEKTRIČNE NAPRAVE elektromagnetni pretvorniki pretvorniki močnostne elektronike integrirani pogonski sistemi stikalne naprave	Božo Hribenik Peter Jereb
GEOLOGIJA IN RUDARSTVO	paleontologija petrografia mineralografija sedimentologija hidrotehnika geotehnologija geotehnika naravni viri rudarstvo	Miran Veselič Uroš Bajželj	PROCESNO STROJNITVO večfazni sistemi transmisjski sistemi industrijski hazard prenosnost v trdinah in tekočinah zgorevanje kriogenika	Iztok Žun Radislav Pavletič
ENERGETIKA	smotrna raba energije goriva in tehnologija za konverzijo obnovljivi viri in tehnologije energetski postroji sistemska energetika	Ferdo Gubina Peter Novak	TEKSTILSTVO IN USNjarstvo tekstilna in tehnična vlakna tekstilna kemija tekstilno-mehanski procesi konfekcioniranje tekstilij	Slava Jeler Tone Gantar
MATERIALI	anorganski materiali kovinski materiali	Drago Kolar Vasilij Prešeren		

usnje			
GOZDARSTVO, LESARSTVO IN PAPIRNIŠTVO	Niko Torelli	pravo okolja družbeno odločanje in okolje	
gozd les vlaknine papirništvo grafika	Vlado Barbič	RAČUNSKO INTENZIVNE METODE IN APLIKACIJE algoritmi optimizacije simulacije	Bojan Orel Vladimir Alkalaj
ŽIVILSKA PRODUKCIJA IN PREDELAVA	Jurij Pohar	Opombi:	
genetika in selekcija prehrana živali etologija in tehnologija v živinoreji predelava animalnih surrovin	Božidar Žlender	<ul style="list-style-type: none"> – RP "Prostor" je še predmet pogovorov – Pri RP " Računsko intenzivne metode in aplikacije" je predviden strokovni svet uporabnikov. 	
RASTLINSKA PRODUKCIJA IN PREDELAVA	Julija Smole	Ministrstvo je skladno s točko 5 pravil delovanja raziskovalnih polj že imenovalo nekaj strokovnjakov v personalna jedra raziskovalnih polj (personalna jedra si polja praviloma oblikujejo samostojno):	
kmetijske rastline tla kmetijski prostor, voda naravovarstveno kmetijstvo kmetijsko podjetništvo tehnologija živil rastlinskega izvora	Janez Hribar	<ul style="list-style-type: none"> – RP "Biologija" - Andrej Čokl, Narcis Mršič – RP "Varnost okolja" - Jože Pezdič – RP "Filozofija" - Andrej Ule 	
VETERINA	Leon Šenk	Razvrstitev strokovnih delavcev ministrstva na posamezna raziskovalna polja	
fiziologija morfologija reprodukcijska živali zdravstveno varstvo in neoporečnost živali in živil	Srdjan Bavdek	<p><i>Ciril Baškovič: Filozofija, Narodno vprašanje</i></p> <p><i>Brane Semolič: Upravne in organizacijske vede</i></p> <p><i>Miloš Komac: Elektronika</i></p> <p><i>Jože Lojk: Politične vede</i></p> <p><i>Matej Penca: Računsko intenzivne metode in aplikacije</i></p>	
BIOTEHNOLOGIJA	Radovan Komel	<p><i>Stojan Pečlin: Mehanika, Konstruiranje</i></p> <p><i>Iztok Tvrdy: telekomunikacije</i></p> <p><i>Vojka Vidovič: Pravo in kriminologija</i></p> <p><i>Zvonka Pere: Matematika, fizika, kemija, blokemija in molekularna biologija, biologija, farmacija</i></p>	
metaboliti gliv genetsko modificiranje mikrobnih celic inženirski parametri animalna biotehnologija mlekarska biotehnologija	Ivan Kret	<p><i>Aljana Vošnjak: Živalska produkcija in predelava, rastlinska produkcija in predelava, Biotehnologija, Veterinarstvo</i></p>	
naravovarstvena biotehnologija živilstvo		<p><i>Ivo Berčič: Varstvo okolja, Prostor</i></p> <p><i>Zoran Svetlik: Metrologija</i></p>	
METROLOGIJA	Anton Jeglič	<p><i>Marjeta Šenk: Energetika, Gradbeništvo, Gozdarsvo, lesarstvo in papirništvo</i></p>	
senzorji in zajemanje podatkov signali in prenos procesiranje in vrednotenje metrologije področij	Adolf Šoster		
VARSTVO OKLJA	Vida Hudnik	<p><i>Marko Belavič: Medicina, Humanistika, Zgodovino-pisje</i></p> <p><i>Marijana Nedovič: Tehniška kemija, Tekstilstvo in usnjarstvo, Materiali, Geologija</i></p>	
vode, morje, tla, zrak posebni odpadki komunalni odpadki ionizirajoča sevanja neionizirajoče sevanje hrup okolju prijazne tehnologije reciklaža monitoring in informatika prosvetljevanje in vzgoja ekonomika okolja	Miran Medved	<p><i>Radovan Križman: Proizvodne tehnologije in sistemi, Električne naprave, Procesno strojništvo, Sistemi in kibernetika, Računalništvo in Informatika</i></p> <p><i>Jože Lojk: Ekonomija, Sociologija in psihologija, Vzgoja in izobraževanje</i></p>	

KONFERENCE, POSVETOVARJA, SEMINARJI, POROČILA

ELEMENTI IN SKLOPI ZA ELEKTRONIKO, PRIPADAJOČE TEHNOLOGIJE, MATERIALI IN OPREMA

Pod pokroviteljstvom Ministrstva za znanost in tehnologijo Republike Slovenije in v organizaciji Iskra - Razvojno raziskovalni institut IEZE d.o.o. je bila decembra 1991 opravljena predstavitev projektnega sklopa "Elementi in sklopi za elektroniko, pripadajoče tehnologije, materiali in oprema".

V skrajšani obliki predstavljamo nekatere odlomke iz zbornika referatov, ki je izšel ob tej priložnosti. Vsi zainteresirani lahko kompletno gradivo dobijo pri

Ervin Pirtovšek
Iskra - Razvojno raziskovalni institut IEZE d.o.o.
Stegne 27, Ljubljana

RAZISKAVE IN RAZVOJ V PODJETJIH ELEMENTOV ZA ELEKTRONIKO

Dilema ali naj bo raziskovalna in razvojna dejavnost v proizvodnih podjetjih ali samo v okviru raziskovalnih institutov, ločenih od industrije, zato pa bliže univerzi, je še vedno aktualna. V posameznih podjetjih pogosto zastopajo pragmatično stališče, da bi financirali le tiste raziskave, ki prinašajo neposredno in takojšnjo korist pa še pri tem nastopajo težave pri izpolnjevanju teh obveznosti. V kriznih obdobjih se dileme še bolj zaostrujejo, češ da je treba bolnika vsaj obdržati pri življenju, ne pa skrbeti za kondicijske treninge z aerobiko, ki ga lahko samo pokoplejo. Takšne dileme se postavlja od časa do časa tudi pri posameznikih pri naših podjetjih ob kriznih obdobjih, vendarle le prevladuje spoznanje, da le razvojno raziskovalna dejavnost omogoča nadaljnji obstoj in razvoj podjetja, saj imamo z raziskovalnimi skupinami na IJS, IEVT, KIBK, FER, FNT z Univeze v Ljubljani in VTŠ z Univeze v Mariboru sklenjeno dolgoročno sodelovanje - z Odsekom za keramiko na IJS že več kot petindvajset let uspešnega sodelovanja - z vzponi in spusti. Vemo, da bo le skupno razvojno in raziskovalno delo z določenimi cilji omogočilo preživetje enim in drugim.

Ob reorganizaciji DO ISKRA ELEMENTI v samostojna podjetja v letu 90, ki se povezujejo še v okviru ISKRA IEZE HOLDING so podjetja članice "ISKRA ELEMENTI" ustanovila v juniju letos v skladu z novim zakonom o raziskovalni dejavnosti iz RAZISKOVALNE ENOTE IEZE - RAZVOJNO RAZISKOVALNI INSTITUT IEZE, d.o.o. kot razvojno raziskovalno organizacijo, z namenom zagotovitve optimalnih pogojev projektnega dela razvojnih oddelkov, da tako zagotovijo najboljši uspeh razvojno raziskovalnega dela v povezavi z zunanjimi raziskovalnimi organizacijami na skupnih projektih.

Razvojno raziskovalni inštitut IEZE, d.o.o. združuje in je sestavljen iz razvojnih oddelkov podjetij ustanoviteljev, ki opravljajo razvojno raziskovalno delo za ta podjetja in tudi povezuje razvojno raziskovalno delo z vsemi zunan-

jimi raziskovalnimi organizacijami in ustanovami (IJS, Fakulteto za elektrotehniko in računalništvo, Strojno fakulteto, IEVT, Metalurškim institutom, FNT, Kemijskim institutom "Boris Kidrič", Univerzo v Mariboru).

Tako Razvojno raziskovalni institut IEZE obsega naslednje razvojne oddelke:

- RO ELEKTROLITI, Tržaška cesta 2, Ljubljana (ISKRA ELEKTROLITI, Mokronog)
Raziskuje in razvija vse vrste elektrolitskih kondenzatorjev, sestavnih delov in podsestavov;
- RO FERITI, Stegne 29, Ljubljana (ISKRA FERITI, Ljubljana)
Raziskuje in razvija široko potrošne in profesionalne mehkomagnetne feritne in karbonilne materiale ter feritne magnete, termistorje, navite komponente in sklope iz teh materialov;
- RO HIBRIDNA VEZJA, Institut Jožef Stefan, Jamova 39, Ljubljana (ISKRA HIPOT, Šentjernej)
Raziskuje in razvija vse vrste debeloplastnih hibridnih vezij s pripadajočimi substrati ter razvija tehnološke postopke in inkapsulacijo za omenjene izdelke;
- RO PRIKAZALNIKI, Šentjernej in IJS Ljubljana (ISKRA HIPOT, Šentjernej)
Raziskuje in razvija prikazalnike s tekočimi kristali različnih dimenziij in pripadajoče tehnološke postopke;
- RO ELEKTRONIKA, Šentjernej (ISKRA HIPOT, Šentjernej)
raziskuje in razvija elektronske merilne naprave za podjetje HIPOT, Upore in Industrijsko elektroniko;
- RO POTENCIOMETRI, Šentjernej (ISKRA HIPOT, Šentjernej)
Raziskuje in razvija vse vrste potenciometrov, sestavnih delov, materialov, opreme in tehnološke postopke za proizvodnjo potenciometrov;

- RO INDEL, Kostanjevica na Krki
(ISKRA INDUSTRJSKA ELEKTRONIKA, Kostanjevica na Krki)
Raziskuje in razvija žične upore, napetostne regulatorje, SMT, projektira elektronske in električne pods-klope in sestave;
- RO VARISTOR, Stegne 35, Ljubljana
(ISKRA VARISTOR, Ljubljana)
Raziskuje in razvija vse vrste keramičnih materialov za elektroniko in keramičnih izdelkov za elektroniko;
- RO KONDENZATORJI, Semič
(ISKRA KONDENZATORJI, Semič)
Raziskuje in razvija vse vrste folijskih kondenzatorjev za elektroniko in energetiko, filtre za odpravo RFM, razvija tehnološke procese in opremo zanke;
- RO MAGNETI, Stegne 37, Ljubljana
(ISKRA MAGNETI, Ljubljana)
Razvija in raziskuje vse vrste kovinskih magnetov, sintranih magnetov in magnetov iz redkih zemelj;
- RO SEM, Tržaška cesta 2, Ljubljana
(ISKRA SEM, Ljubljana)
Raziskuje in razvija specialne folijske kondenzatorje, tračna jedra, RFM filtre, navite komponente, preklopnike, specialne prevornike in napajalnike, anorganske in organske zaščite elektronskih podsestavov in sestavov in vakuumsko inkapsulacijo;
- RO RELEJI, Savska c. 3, Ljubljana
(ISKRA RELEJI, Makole)
Raziskuje in razvija miniaturne releje
- RO TELA, Savska c. 3, Ljubljana
(ISKRA TELA, Ljubljana)
Raziskuje in razvija vse vrste relejev, merilnih letev in inkrementalnih letev;
- RO STIKALNI IN ZAŠČITNI ELEMENTI, Savska c. 3, Ljubljana in Predstruge 29, Videm - Dobrepolje
(ISKRA STIKALNI IN ZAŠČITNI ELEMENTI, Predstruge, Videm - Dobrepolje)
Raziskuje in razvija vse vrste močnostnih in zaščitnih relejev;
- RO BATERIJE IN SVETILA, Stegne 31, Ljubljana
(ISKRA BATERIJE ZMAJ, Ljubljana)
Raziskuje in razvija vse vrste MnZn baterij, alkalnih in litijevih baterij, nizko napetostne svetilke ter tehnološke procese za proizvodnjo baterij;
- RO ZAŠČITE, Stegne 35, Ljubljana
(ISKRA ZAŠČITE, Ljubljana)
Raziskuje in razvija elektronske elemente za prenapetostne zaščite in RFM;
- RO DOMEX, Zg. Pirniče 45 c, Medvode
(DOMEX, d.o.o., Medvode)
Razvija elemente in naprave ter sisteme, oz. področja alarmnih naprav in infrardečih detektorjev;
- RO RAPS, Pod Gonjami 117, Prevalje
(RAPS, d.o.o., Prevalje)
Razvija in raziskuje avtomatizacijo in robotizacijo proizvodnih sistemov.

Izhod iz sedanjega položaja in izboljšanje vidimo le v temeljiti analizi sedanjih programov, tako z vidika trga, znanja, kvalitete opreme in proizvodnje, kakor tudi s ponovnim preverjanjem strateških ciljev, ki naj bi jih z združenimi močmi strokovnjakov iz raziskovalne sfere na univerzah in institutih, lastnega razvoja in tržnikov ocenili in s projektnim pristopom čim hitreje plasirali proizvode na tuje trge, ker smo za domači trg že vrsto let preveliki. Pri tem seveda ne smemo pozabiti na imperativ svetovnega trga - zagotavljanje kakovosti izdelkov z ničelnim "škartom".

Ervin Pirtovšek

RAZISKOVALNO-RAZVOJNA POLITIKA MZT ZA OPTIMALNI IZKORISTEK RR DOSEŽKOV V NAŠI INDUSTRIJI IN EVROPI

Obstaja splošen konsenz o tem, da država igra in bi morala igrati pomembno vlogo pri spodbujanju aktivnosti na področju znanosti in tehnologije (ZT) kot enem bistvenih področij raziskovanja in razvoja (RR). Tudi s povsem pragmatičnega vidka posameznih podjetij je jasno, da se nacionalnega razvoja ZT ne da prepustiti samo firmam, saj korist za narodno gospodarstvo daleč prekaša korist posameznih firm. To še zlasti velja za temeljno raziskovanje in področja ZT, povezana s številnimi industrijskimi panogami kot npr. materiali, informacijske tehnologije, fleksibilna avtomatizacija, zdravstvo, okolje, energetika itd.

Sloviti Michael E. Porter, pronicljivi in temeljni ameriški raziskovalec konkurenčne prednosti narodov in njihovih ekonomij, med drugimi navaja naslednje točke **državne raziskovalne in tehnološke politike**:

- obstajati mora zveza med raziskovalno in tehnološko politiko ter strukturo konkurenčne prednosti nacionalnih podjetij;
- osredotočenje na tehnologije, ki so relevantne za industrijo;
- močne zveze med raziskovalnimi inštituti in industrijo;
- podpora raziskovalni dejavnosti v firmah;
- bolj pospeševati stopnjo inovacijskosti kot pa zavirati razširjanje in uporabo obstoječega domačega tehničnega znanja.

Tudi pri nas se (skoraj) vsi strinjamо o veljavnosti takega razmišljanja, težave se pa, kot vedno, začno v podrobnostih in konkretnostih, npr. delež državnega proračuna v ta namen in njegov razrez. Vse bivše socialistične države srednje in vzhodne Evrope se v obupni dirki s

časom preusmerjajo h kratkoročnim preživetvenim ukrepom, ki seveda ne morejo biti naklonjeni niti srednjeročnim, kaj šele dolgoročnim RR prizadevanjem. Nič ne pomagajo opozorila, npr. ameriškega Nacionalnega raziskovalnega sveta, da te države "najemajo nevarno oz. kar neodplačljivo hipoteko na svoje razpadajoče hiše". Iz teh držav se začenja masoven odtok možgakov, kijih razviti Zahod potrebuje in sprenevedavo spodbuja - gl. npr. nove avstrijske priselitvene zakone.

Ko si skušamo predočiti trenutno stanje v našem **gospodarstvu**, nujno naletimo tudi na naslednja dejstva:

- 56% bruto nacionalnega proizvoda prispeva industrija, torej so zmanj pričakovanja za hiter premik k drugim generatorjem blaginje (turizem, gostinstvo, bančništvo, promet, usluge itd.);
- velik izpad trgovanja in industrijskega sodelovanja s preostankom bivše Jugoslavije;
- rastota zahtevnost trgov v bivših socialističnih državah, kamor pospešeno prodirajo zahodne firme;
- preslabe zmožnosti naše industrije za kvalitetom, torej dobro plačan, izvozni prodor na zahodne trge, saj je za tako enakopravno tekmovanje po dr. L. Sočanu sposobno le okoli 30% našega blaga, izdelkov, uslug, komponent; sicer daleč največ od bivših socialističnih držav, vendar pre malo v trenutni gospodarski in politični situaciji;
- pomanjkanje surovin in ne preveč številna delovna sila;
- nizka inovacijska in tehnološka kultura v industriji, oz. gospodarstvu;
- v kratkoročni optiki preživetja podjetja občutijo RR dejavnosti kot nadležen strošek, ki ga bodisi črtajo oz. te nujno potrebne dejavnosti ne kreirajo, oz. povečujejo;
- relativno dobro razvita temeljna znanost in navajenost raziskovalne sfere na sodelovanje z naročniki iz gospodarstva;
- relativno preveč, glede na stanje, oz. dejanske potrebe v gospodarstvu, za RR sposobnega kadra in drugih potencialov v akademskem svetu (na inštitutih in fakultetah).

Navedenih problemov ni mogoče rešiti z množičnim razvojnimi intervencijom, za katerega nimamo niti denarja, niti izkušenj. To pa ne sme pomeniti le ukvarjanja s tekočo ekonomsko politiko in sicer nujno stabilizacijo, ampak enako ali bolj intenzivno tudi z **aktivnimi politikami državnega spodbujanja tehnološkega in drugega razvoja**. Tudi s stališča kratkoročnega preživetja je torej očitno, da mora Slovenija za izhod iz krize nujno izboljšati svojo industrijsko in drugo ponudbo, kar lahko stori le z večjo uporabo znanja, ki je na "razpolago" zunaj gospodarstva, ki pa glede na navedeno za njegovo angažiranje nujno potrebuje državna sredstva in spodbude.

Hkrati moramo ugotoviti, da dejavnosti na področju ZT ni mogoče držati v "hladilniku", t.j. na spodnjem robu

preživetja v čakanju na boljši jutri, kot je to mogoče storiti drugod. Zato moramo poiskati pravilno shemo za organizacijo trikotnika **Akademija** (inštituti, fakultete) - **Industrija - Vlada**, ki ga v taki ali drugačni obliki organizira in spodbuja ves razviti svet in tisti, ki bi to rad postal.

V Ministrstvu za znanost in tehnologijo smo v letu in pol naredili številne premike na poti k širšemu spoznanju in udejanjanju načela, da je **osnovni namen ZT prispeti blaginji naše družbe**. Našeje mojih le nekaj:

- celovita strategija "Znanstveno-raziskovalna in tehnološko-razvojna politika Slovenije", sprejeta v Skupščini Republike Slovenije, katere osnova je model t.i. "koncentričnih krogov" povezav med različnimi akterji na področju ZT, oz. prenosov znanja do končnega uporabnika;
- Zakon o raziskovalni dejavnosti, ki omogoča formalno in vsebinsko prestrukturiranje raziskovalne sfere;
- bistven premik k aplikativni usmeritvi od države (so)finansiranih dejavnosti. Od večletnih izhodiščnih 8% našega proračuna smo v predlogu letošnjega razreza prišli do 20% za RR projekte spodbujanja tehnološkega (in drugega) razvoja (ob 30% za temeljne raziskave, 30% za nove raziskovalce in 20% za infrastrukturo). Če upoštevamo, da je okoli 60% mladih raziskovalcev namenjenih za "pretok" v gospodarstvo in v druge sektorje družbe ter da dobršen del infrastrukture neposredno služi tudi gospodarstvu, lahko prepričano zatrdimo, da je že doseženo pravo razmerje med osnovnimi in aplikativnimi raziskavami ter razvojem;
- izostritev ter zaostritev metodologije in kriterijev izbora RR projektov (narodno-gospodarski, tehnično-tehnološki, kadrovski, ekonomsko-marketinški, podjetniški);
- projektno vodenje (planiranje in spremljanje) vseh RR projektov (namenski in objektni cilji, aktivnosti, faze, mejnik);
- razširjena "ponudba" RR možnosti (naloge, oz. projekti, večji nacionalni projekti, infrastrukturni centri, tehnološko-razvojni centri, začetek vzpostavljanja tehnoloških parkov, spodbujanje tehnološko zahtevnega podjetništva).

Presenečeni in zadovoljni smo nad **izjemnim odzivom gospodarstva in drugih družbenih sektorjev na ponujene možnosti**, saj v trenutni situaciji zahtevano 50%-no sofinanciranje s strani prijavitelja (naročnika, oz. uporabnika) predstavlja najbolj prepričljiv dokaz motiviranosti, oz. zainteresiranosti: v letu 1991 smo od približno 900 prijavljenih RR projektov začeli sofinancirati približno 350 najbolj kvalitetnih; za leto 1992 je prijavljenih več kot 400 novih zelo kvalitetnih projektov v skupnem obsegu okoli 1.000 FTE, katerih zaradi finančnih danosti ne bo mogoče vseh realizirati.

Če k vsemu navedenemu dodamo še dodatno posebnost naše skupnosti, oz. prostora, t.j. majhnost in s tem krhkost zapletenih družbenih podsistemov - tudi intelektualnega ZT in RR potenciala, je jasno, da bo **odnos**

družbe, oz. države do pod sistema ZT, oz. RR v veliki meri že danes skoraj irreverzibilno določil možne smeri razvoja naše družbe.

Peter Tancig

**ISKRA ELEMENTI
RAZVOJNO RAZISKOVALNI INŠITUT IEZE
RO ELEKTROLITI Mokronog
Ljubljana, Tržaška 2**

Tovarna Elektroliti Mokronog ima svoj razvojni oddelki že prek 17 let. Vsi novi izdelki, ki smo jih v teh letih uvajali v proizvodnjo in potem proizvajali, so plod domačega znanja.

Pri našem razvojnem delu sodelujejo v glavnem dve vrsti strokovnjakov in sicer iz elektro stroke in iz kemijske stroke. Glede na to, da sestava delovnega elektrolita, v katerega je impregniran kondenzatorski zvitek, v največji meri določa karakteristike elektrolitskega kondenzatorja (ELKO), je v našem razvojnem oddelku glavni poudarek na kemijskem delu razvijanja ELKO.

Elektronika je panoga, ki doživlja v svetu najhitrejši razvoj. Iz katalogov proizvajalcev ELKO je razvidno, da gre razvoj v smeri širitev temperaturnega območja delovanja ELKO, širitev napetostnega assortimenta ELKO, zmanjševanja dimenzijskih ELKO, izboljševanja karakteristik ELKO in podaljševanja življenjske dobe ELKO.

Pred 17 leti je naša tovarna proizvajala le sorazmerno velike ELKO za temperaturno območje od -25°C do +70°C. Leta 1976 smo razvili in začeli proizvajati nizkovoltne ELKO za temp. območje od -25°C do +85°C in življenjsko dobo 2000 ur. Že čez 2 leti smo razširili temperaturno območje delovanja nizkovoltnih ELKO na -40°C do +85°C, vendar karakteristike teh ELKO pri hitrem razvoju elektronike v svetu niso bile zadovoljive. Po nadaljnjem intenzivnem razvojnem delu nam je leta 1981 uspelo dati v proizvodnjo izboljšane nizkovoltne ELKO za temperaturno območje delovanja od -40°C do +85°C, katerih življenjska doba je 2000 do 10000 ur. S temi kondenzatorji smo postali konkurenčni tujim ELKO. Tako po osvojitvi teh izdelkov smo začeli razvijati nizkovoltne ELKO za temperaturno območje delovanja od -40°C do +105°C in pa visokovoltne (350V) ELKO za temperaturno območje delovanja od -40°C do +85°C. V letu 1990 smo izvedli poskusno proizvodnjo nizkovoltnih ELKO na temperaturnem območju od -40°C do +105°C in poskusno proizvodnjo 350V s temperaturnim območjem delovanja od -40°C do +85°C. Po uspešno končanih testiranjih smo te ELKO v letošnjem letu začeli proizvajati.

Raziskovalne in razvojne naloge in iz njih izvirajoči razvojni dosežki zadnjih let:

1. Razvoj nizkoomskega delovnega elektrolita, 1. faza, 1978

2. Razvoj nizkoomskega delovnega elektrolita, 2. faza, 1981
3. Raziskava visokovoltne ELKO, 1. faza, 1984
4. Raziskava visokovoltne ELKO, 2. faza, 1985
5. Nizkovoltni ELKO za temperaturno območje obratovanja od -40°C do +105°C, 1. faza, 1986
6. Nizkovoltni ELKO za temperaturno območje obratovanja od -40°C do +105°C, 2. faza, 1987
7. Nizkovoltni ELKO za temperaturno območje obratovanja od -40°C do +105°C, 3. faza, 1989

Prve 4 naloge je sofinancirala RRS, ostale 3 pa  Skoda.

ZADNJI RAZVOJNI DOSEŽKI:

1. Nizkovoltni ELKO za temperaturno območje obratovanja od -40°C do +105°C:

Izvedba: RT (radialni), AT (aksialni)

Nazivne napetosti: 10V do 100V

Kapacitivnosti: RT: 1µF do 3300µF

AT: 10µF do 6800µF

Življenjska doba: ELKO dolžine 7mm: 1000 ur
ostali ELKO: 2000 ur do 8000 ur pri +105°C in 200000 do 800000 ur pri 40°C.

ELKO ustreza standardu IEC 384 in našemu interemu podrobnnemu standardu 13.06.

Poleg dobrih karakteristik se ti ELKO odlikujejo tudi po tem, da omogočajo tako tehnologijo, da je delo z njimi zdravju neškodljivo, in da dodatno ne onesnažujejo okolja. To je bil eden glavnih ciljev pri razvoju teh ELKO.

2. 350V ELKO za temperaturno območje obratovanja od -40°C do +85°C:

Izvedba: RN (radialni) in AN (aksialni)

Nazivna napetost: 350V

Kapacitivnosti: RN: 2,2µF do 33µF

AN: 3,3µF do 68µF

Življenjska doba: 2000 ur

Ti ELKO se odlikujejo po zelo dobrih začetnih parametrih in po stabilnih parametrih med življenjsko dobo. Tudi ta tehnologija je taka, da ne obremenjuje okolja.

Načrti za naprej:

V naslednjem letu bomo intenzivno razvijali visokovoltne aluminijaste elektrolitske kondenzatorje. Cilj projekta je, da izdelamo zahodni konkurenčni primerljiv 385V ELKO za temperaturno območje delovanja od -40°C do +85°C. Povpraševanje po ELKO z nazivno napetostjo 385V se je v zadnjih dveh letih močno povečalo, v zadnjem letu

pa so v nekaterih napravah že začeli zamenjavati 350V ELKO s 385V ELKO. Zato je hitra osvojitev teh ELKO za nas nujna, če hočemo ostati konkurenčni tudi na področju visokovoltnih ELKO.

Sofinanciranje tega projekta s strani Ministrstva za znanost in tehnologijo bi nam omogočilo uspešno izvedbo projekta v načrtovanem času.

**ISKRA FERITI, d.o.o.
Industrija elementov za elektroniko
61000 Ljubljana, Stegne 29**

Začetki razvoja feritnih materialov ali tako imenovane črne keramike segajo v leto 1952, ko je bila v okviru Inštituta za elektrozveze v Ljubljani organizirana prva razvojno raziskovalna skupina, v okviru takratnega kemičnega laboratorija. V letu 1957 je razvojna enota prerasla v proizvodno enoto - obrat Feriti v okrožju Inštituta za elektrozveze in obrata Telekomunikacije. Po priključitvi k ISKRI Kranj v letu 1961 in reorganizaciji ISKRE v letu 1962 je obrat Feriti začel delovati v okviru delovne organizacije Tovarne elementov za elektroniko. Po postavitev novih proizvodnih obratov na lokaciji Stegne v letu 1966 ter z reorganizacijo ISKRE v letu 1973, ko je bila ustanovljena DO ISKRA - Industrija elementov za elektroniko (IEZE), se obrat Feriti preoblikuje v Temeljno organizacijo združenega dela - Tovarna feritnih materialov ter razširi svojo dejavnost na področje navitih komponent z ustanovitvijo dislociranega oddelka v Ljubnem ob Savinji in pozneje tudi v Solčavi.

V letu 1976 je bila izvedena rekonstrukcija tovarne v smislu modernizacije in povečanja kapacitet. Velik poudarek pa je bil predvsem na izboljšanju kvalitete ter izpopolnitvi assortimenta feritov in navitih komponent za profesionalni trg. Zaradi vse večjih zahtev in potreb trga po novih, bolj kvalitetnih materialih, širšega assortimenta in kapacitet, izvedena rekonstrukcija ni več omogočala pokrivanja vseh potreb trga. Zato smo v letih 1981, 1985 in 1990 zaradi istih vzrokov uspešno izvedli investicije v povečanje in modernizacijo proizvodnje, kar nam omogoča večji prodor na zahtevna zahodna tržišča, to pa je in tudi ostaja naša dolgoročna usmeritev.

Zavedamo se, da brez sledenja in prilagajanja hitrim tehnološkim dosežkom, ki jih vsak dan doživljamo na področju široke potrošnje in profesionalne elektronike, ni mogoče dolgo ostati na trgih razvitega sveta. Zaprtost in skope informacije na področju proizvodnje elementov za elektroniko, nas silijo, da veliko pozornost posvečamo lastni razvojno raziskovalni dejavnosti, ker proizvajalci, ki že izdelujejo materiale visoke kvalitete, licenc in znanja ne odstopajo ali pa so cene zelo visoke. Zaradi večje učinkovitosti in hitrejše realizacije postavljenih nalog se tesno povezujemo z zunanjimi znanstveno raziskovalnimi inštitucijami. Tako na področju novih feritnih materialov že vrsto let uspešno deluje mešani tim, sestavljen iz strokovnjakov RO Iskra Feriti in IJS - Odseka za keramiko K-5, ki ga vodi prof.dr. Drago Kolar,

na področju navitih komponent pa smo tesno povezani s strokovnjaki z Elektro fakultete. Seveda pa vseh zastavljenih nalog ne bi mogli tako hitro realizirati brez podpore širše družbene sfere, zlasti Ministrstva za znanost. Tako smo v preteklih letih v okviru projektnih nalog, ki so bile delno financirane tudi s strani omenjenega ministrstva (Razvojno raziskovalne skupnosti), realizirali več nalog, ki že dajejo tržne rezultate, tako na domačem trgu, kot na zahtevnih zahodnih trgih.

**ISKRA RAZVOJNO RAZISKOVALNI INŠTITUT
IEZE, d.o.o.
RO RELEJI
RO STIREL
RO TELA**

Releje izdelujejo v Iskrinih podjetjih že vsaj 30 let. V tem času je ta dejavnost doživelja že veliko sprememb predvsem po organizacijski zgradbi in lokacijski pripadnosti, vendar so ves čas izdelovali pretežno releje. Program relejev sega od velikih industrijskih relejev prek relejev srednjih moči pa vse do miniaturnih relejev majhnih moči. V ta program so sodili še avtoreleji, signalni releji, bimetalni releji in tudi časovni releji.

Sedaj izdelujejo releje na treh lokacijah: v podjetju STIREL - Dobrepolje izdelujejo industrijske releje večjih in srednjih moči, v podjetju TELA - Ljubljana izdelujejo releje srednjih in manjših moči ter časovne releje, v podjetju RELEJI - Makole pa izdelujejo miniaturne releje. V zadnjih letih si v vseh teh podjetjih prizadevajo za posodobitev proizvodnega programa in predvsem za posodobitev tehnološkega procesa proizvodnje. Posodobitev proizvodnega programa pomeni osvajanje novih relejev z majhno porabo vzbujanja, manjših volumnov, večjih stikalnih zmogljivosti in večje neobčutljivosti glede klimatskih in vgradnih pogojev. Posodobitev tehnološkega proizvodnega procesa pomeni uvedbo novih tehnologij, ki bodo omogočale polautomatizirano, ponovljivo in ekonomsko ugodnejšo izdelavo relejev.

Posebno v zadnjih petih letih je bil storjen korak naprej pri osvajanju novih, predvsem miniaturnih relejev, vendar pa v smislu tehnološke posodobitve zelo počasi napredujemo zaradi znanih težav na finančnem področju.

**ISKRA HIPOT ŠENTJERNEJ
INSTITUT JOŽEF STEFAN LJUBLJANA**

Povzetek RR dela za obdobje 1986-1991 na področju debeloplastne tehnologije

Razvoj mikroelektronike in z njo povezan trend k vedno večji miniaturizaciji elektronskih naprav in sistemov, prehod iz analognih k digitalnim sistemom telekomunikacij in osvojitev SMT tehnologije pri proizvajalcih tiskanih vezij, zahteva od hibridne debeloplastne tehnologije neprestano prilaganje in čim bolj učinkovito izko-

riščanje nekaterih primerjalnih prednosti, ki jih ima pred drugimi tehnologijami povezovanja elektronskih komponent. Te prednosti so predvsem v možnosti izdelave integriranih preciznih uporov, funkcionalnem doravnavanju elektronskih vezij, večjih gostotah povezovanja, večji disipaciji in veliki fleksibilnosti pri povezovanju različnih komponent.

V preteklem petletnem obdobju je bilo RR delo usmerjeno na izkoriščanje primerjalnih prednosti DPT pri razvoju novih izdelkov, raziskava novih debelopalst materialov in materialov za zaščito HV, razvoju novih tehnoloških postopkov, povezanih z novimi izdelki in materiali, študiju zanesljivosti in mehanizmov odpovedi hibridnih vezij. V nadaljevanju navajamo nekaj najbolj zanimivih in pomembnih rezultatov tega dela.

Senzor za invazivno merjenje krvnega tlaka

Na dograditvi obstoječe DP tehnologije smo z novimi postopki načrtovanja DP uporov in termistorjev, fleksibilne montaže silicijeve piezouporove tabletke, bondiranja, računalniškega testiranja pri različnih nivojih diferencialnih tlakov in računalniško podprtega aktivnega doravnavanja, osvojili tehnologijo izdelave senzorja za invazivno merjenje krvnega tlaka. Za uspešen prenos v proizvodnjo in inovacije povezane z njim je skupina sodelavcev - Stojan Šoba, Darko Belavič, Silvo Mojstrovič, Muhamrem Murčehajič in Milan Vodopivec - prejela leta 1988 Kidričovo nagrado za izboljšave in izume.

Nabava naprave za aktivno doravnavanje z laserjem in avtomatskega bonderja je ob pomoči RSS omogočila osvojitev proizvodnje, ki je že dosegla 90 tisoč senzorjev na mesec in je vsa namenjena za izvoz v ZR Nemčijo.

Razvoj aktivnih RC filtrov

Razvili smo več vrst aktivnih RC filtrov za uporabo v industrijski elektroniki in telekomunikacijah. V sodelovanju z Iskro SYSEN smo razvili družino aktivnih RC filtrov, ki so prispevali k miniaturizaciji nove naprave za telekomunikacije po daljnovidih. Nov inovativni pristop k funkcionalnemu doravnavanju na laserju omogoča nastavitev frekvence filtra s točnostjo 0,1 odstotka, kar ustreza izdelavi preciznih debeloplastnih uporov s toleranco istega reda.

ISKRA HIPOT RO PRIKAZALNIKI Šentjernej LCD PRIKAZALNIKI

Tehnologija izdelave LCD prikazalnikov je bila razvita kot skupni razvojno-raziskovalni projekt Instituta Jožef Stefan, Iskre HIPOT-RO Prikazalniki in Iskre Razvojni institut IEZE. Razvita tehnologija je v celoti osnovana na lastnem znanju in ni vezana na tuje licence. Razvojno-raziskovalno delo je podpirala Raziskovalna skupnost Slovenije in MZT Slovenije, tako v okviru usmerjenih

raziskav v PORS 3 (tematski sklop - Kazalniki) in Inovacijskega sklada (v letu 1991: Tekočekristalni prikazalniki), kot tudi v okviru osnovnih raziskav s področja fizike kondenzirane materije (tematski sklop - Novi materiali).

Na osnovi te tehnologije je v Iskri HIPOT organiziran proizvodni obrat v katerem poteka profesionalna maloserijska proizvodnja LCD prikazalnikov z zmogljivostjo do 200000 LCD/leto. Proizvodnja je usmerjena v izdelavo malih serij LCD prikazalnikov izdelanih po specifičnih zahtevah kupca. Iskra trenutno lahko izdela vse standardne "Twist Nematic" LCD prikazalnike od statično do multipleksno krmiljenih prikazalnikov. Dobršen del proizvodnje je usmerjen v izvoz na zahodno tržišče.

V skladu s svojo usmeritvijo v specifične LCD prikazalnike, izdelane po specifičnih zahtevah kupca je Iskra skupaj z IJS razvila statično krmiljeni matrični LCD prikazalnik z interno merilno mrežo za prikaz signalov pri digitalnih osciloskopih. Na osnovi tega prikazalnika sta Iskra Kibernetika in Iskra CEO v sodelovanju z IJS razvila prvi prenosni mikroprocesorsko voden digitalni osciloskop na svetu (Iskraskop) in prvi prenosni analizator kvalitete in defektov v optičnih kablih na svetu (CEO OTDR). Obe napravi sta v redni maloserijski proizvodnji v Iskri.

Razvita je tudi vrsta tehnoloških postopkov, ki omogočajo izdelavo ultrahitrega aktivnega optičnega modulatorja, ki ustreza vsem zahtevam zaščitnih optičnih filterov v varilski tehniki. Proizvodnja avtomatskih zaščitnih varilskih čelad osnovanih na takem LCD modulatorju je v fazi uvajanja v proizvodnjo v firmi EME Inženiring, Slovenska Bistrica.

Razvita je tudi tehnologija izdelave zahtevnejših "Super Twist Nematic" LCD prikazalnikov, ki omogoča izdelavo zaslonov z velikim številom prikazanih elementov. Tehnologija je v fazi uvajanja v proizvodnjo v Iskri Hipot.

Na osnovi sredstev Inovacijskega sklada MZT Slovenije je bila v letu 1991 uvedena vrsta novih računalniško vodenih tehnoloških postopkov v redno maloserijsko proizvodnjo v Iskri HIPOT (lepljenje celic, kontakti med elektrodami, priprava fotomask...), ki uspešno nadomeščajo standardne tiskarske tehnike, hkrati pa bistveno poenostavljajo spremenjanje velikosti, oblike, vzorca elektrod..., kar je bistvenega pomena za fleksibilno maloserijsko proizvodnjo LCD prikazalnikov po naročilu, ki predstavlja osnovno usmeritev Iskre v proizvodnji LCD prikazalnikov.

Poleg redne proizvodne dejavnosti Iskra in IJS aktivno spremljata razvoj LCD tehnologij v svetu, ki so tehnološko in finančno dosegljive gospodarskim razmeram v Sloveniji. Gre predvsem za tehnologije na osnovi polimernih disperzij tekočih kristalov in prikazalnikov z veliko gostoto informacij in internim pomnilnim zapisom na osnovi feroelektričnih tekočih kristalov. Pri tem je treba poudariti, da je v okviru te dejavnosti IJS razvil in patentno zaščitil tehnično rešitev za projekcijski TV zaslon z visoko razločljivostjo (HDTV) na osnovi tehnologije po-

limernih disperzij tekočih kristalov. Japonska firma Asahi Glass je na osnovi te tehnične rešitve izdelala projekcijski barvni sistem z visoko ločljivostjo. Zanima se za odkup licence. Tudi na področju ferolektričnih TK prikazalnikov je bil na IJS nedavno razvit nov tehnološki postopek, ki omogoča volumsko stabilizacijo urejenosti ferolektričnih tekočih kristalov na osnovi vgrajene polimerne matrike. Nova tehnologija volumske stabilizacije urejenosti tekočih kristalov odpira realne možnosti za rešitev dolgoletnega tehničnega problema mehanske nestabilnosti ferolektričnih TK prikazalnikov, ki so zaradi svoje hitrosti in možnosti internega spomina potencialno izredno zanimivi za HDTV zaslone.

Rezultati raziskovalnega dela na področju tekočih kristalov so zajeti v več kot 80 znanstvenih publikacijah v najbolj priznanih svetovnih znanstvenih revijah (Phys. Rev. Lett., Phys. Rev., Mol. Cryst. and Liq. Cryst., ...), več kot 10 vabljenih predavanjih na najpomembnejših svetovnih konferencah s področja tekočih kristalov in 10 patentih s področja tehnologije in aplikacije tekočih kristalov.

**ISKRA - RAZVOJNO RAZISKOVALNI INŠITUT
IEZE d.o.o.
Razvojni oddelek - RO KONDENZATORJI ISKRA
SEMIČ
Industrija kondenzatorjev in opreme d.o.o.**

Uvajanje novih proizvodov in tehnologij v zadnjem obdobju

Iskra Semič je uspela v zadnjem obdobju (predvsem v l. 1990 in 1991) na osnovi lastnega razvoja povečati izvoz na konvertibilno področje za cca 100% in tako nadomestiti ves izpad na domačem in klirinškem tržišču. To je bilo možno izvesti samo z novimi tehnologijami in izdelki; ti so:

- "suhi" kondenzator (brez impregnanta) KNB 1530
- miniaturni kondenzatorji za elektroniko - R5
- uvedba tehnologije z Zn-metaliziranimi folijami
- izdelava recepture za zalinve mase, ki ustrezajo UL-zahlevam (USA-trg)
- vhodni filter KPL-sprememba tehnologije in racionalizacija proizvodnje.

KONDENZATOR TIP KNB 1530, 1532, 1533

- osnovni namen uporabe je odprava radiofrekvenčnih motenj
- kondenzator izведен za razred X2
- kondenzator razvit v letu 1989/90
- začetek proizvodnje november 1990
- mesečna proizvodnja 8 milj. kos./mesec

Prednosti:

- bistveno boljša kakovost kondenzatorjev in ustreznost standardom
- pridobitve zahtevnejših atestov
- lažja avtomatizacija montažne linije
- zmanjšanje stroškov izdelave
- skrajšanje proizvodnega cikla izdelave (odpade impregnacija)
- čista tehnologija, brez impregnanta in prednosti v ekologiji

Pridobljeni atesti:

- VDE (ZRN), SEV (Švica), OVE (Avstrija), SEMKO (Švedska), NEMKO (Norveška), DEMKO (Danska), FI (Finska), UL (ZDA)
- v postopku pridobivanje atesta CSA (Kanada)

ISKRA MAGNETI, Podjetje za proizvodnjo magnetnih materialov

Iskra Magneti je srednje veliko podjetje s trenutno 175 zaposlenimi delavci, katerega glavni cilj je, da čim hitreje pridobi zahodne trge in se tam ustoli kot pomemben faktor mednarodnega trženja.

Vse naše sile so že nekaj let usmerjene v tej smeri, kar je razvidno iz podatkov, da je imelo naše podjetje leta 1986 10% izvoza, danes izvozimo že 70% celotne proizvodnje. Vse to smo dosegli z velikimi odrekanji, zavedajoč se, da so tuji trgi trdi, s hudo konkurenco, kjer se z našimi večkrat nekonkurenčnimi cenami in z nihanji v kvaliteti, težko obdržimo.

Pred tremi leti smo uspeli modernizirati našo proizvodnjo z uvedbo tehnologije izdelave SmCo₅ magnetov, katerih razvoj je bil narejen na Institutu Jožef Stefan. To so visokoenergijski magneti, ki imajo 3-5 krat boljše magnetne lastnosti kot AlNiCo magneti.

Na AlNiCo področju smo razvili novo kvaliteto 400K in spravili v proizvodnjo lito kvaliteto 1500. Naredili smo veliko na izboljšavi tehnologije v proizvodnji AlNiCo magnetov ter investirali v razvojno raziskovalno opremo. Nabavili smo Philipsov rentgenski spektrometer za analizo kemijskih elementov, s katerim lahko poleg spremljanja proizvodnje in lastnega raziskovalnega dela, nudimo tudi usluge. Prav tako imamo analizatorje za meritev kisika, ogljika in žvepla.

ISKRA - SEM

**Elementi za elektroniko d.o.o., Ljubljana
Cesta dveh cesarjev 403, tel. 273-474, telefax
273-469**

ISKRA - SEM je specializirana za razvoj, projektiranje in proizvodnjo elementov za elektronske in energetske

naprave. Podjetje je usposobljeno za razvoj in proizvodnjo maloserijskih izdelkov ter za izvajanje storitev v naslednjih pogonskih skupinah.

Elementi za zmanjševanje elektromagnetnih motenj (EMI)

Oddelek za razvoj filtrov in odpravo motenj razvija nove filtre in nudi odpravo elektromagnetnih motenj na strojih in napravah z lastnimi konstrukcijami in izvedbami filtrov. Odprava motenj zajema celotno frekvenčno področje od 10 kHz do 1 GHz.

V zadnjem obdobju je oddelek uspešno razvil in prenesel v proizvodnjo filter za mobilni telefon za firmo Nokia in filter za napajanje računalnikov za firmo IBM.

Z inovacijsko nalogo v letu 1991 vodimo teoretične raziskave filtrov in parametrov filtrov tako, da smo prišli do računalniško podprtih izračunov za optimalno gradnjo filtrov z zaščito in brez zaščite. Na osnovi teh rezultatov bomo zasnovali izdelavo familije filtrov za razne moči grajene po enaki konstrukcijski zasnovi.

Elementi elektromagnetike

Razvoj elektromagnetike razvija in projektira izdelavo raznih oblik in magnetnih sklopov. Razvoj zajema tudi merilne tokovne transformatorje in feroresonančne ter ultraizolacijske transformatorje.

Na področju elektromagnetike so naši zadnji uspehi v razvoju in osvojitvi proizvodnje jeder za tokovno zaščito - FIT stikala, feroresonančni transformatorji na C-jedrih za korekcijo velikih popačenj napetosti iz omrežja pri napajanju računalnikov in drugih občutljivih naprav ter kompenzacijski merilnik toka s Hallovo sondou.

Pri frekvenčnem transformatorju smo edini, ki nam je uspelo takšen transformator izdelati na C-jedrih zaradi česar je teža transformatorja za 30% manjša od enakovrednih tujih proizvajalcev, ki izdelujejo te transformatorje na štancanih jedrih.

Kot poseben uspeh razvoja je kompenzacijski merilnik toka s Hallovo sondou. Merilnik je možno izdelati za različne tokove moči. Merilnik pomeni nov način tokovnih regulacij v raznih procesih. Z njim je možno zamenjati ali dopolniti razne regulacijske sisteme. Podobni elementi so v svetu staro samo nekaj let in so primat nekaterih velikih firm.

Močnostni žični upori in potenciometri

Razvoj zajema projektiranje žičnih uporov posebnih oblik in kvalitet v dogovoru s kupcem, oz. svetovanje in izbiro optimalnega upora glede na zahtevo vgradnje. Zadnji dosežki razvoja so nizkoomski emajlirani upori za velike moči do 1 kW.

ISKRA-SEM se poleg omenjenih dejavnosti ukvarja tudi z razvojem anorganskih in organskih zaščit v elektroniki in z inkapsulacijo elektronskih delov in podsestavov z umetnimi smolami.

RAPS d. o. o.

Pod Gonjami 117, Prevalje

RAPS d.o.o. Prevalje, podjetje za racionalizacijo in avtomatizacijo proizvodnih sistemov, formalno ustanovljeno leta 1989, se ukvarja z idejnim projektiranjem, konstruiranjem in izvajanjem projektov racionalizacije ter avtomatizacije proizvodnih sistemov predvsem s področja razvoja montažnih linij ter strege obdelovalnih strojev.

V zadnjih letih smo razvili in vpeljali v redno proizvodnjo naslednje projekte:

- **Robotizirana proizvodna celica "Magnet"**

Celica magnet je osemosni servo manipulacijski proizvodni sistem za mehansko obdelavo, čiščenje, optično kontrolo ter pakiranje magnetov. Sestavljena je iz štiriosnega kartezičnega servomanipulatorja, štiriosnega servopaletirnega sistema, dveh brusilnih strojev, zalogovnika, čistilne celice ter digitalne video kontrolne enote. Naloga štiriosnega kartezičnega servomanipulatorja je posluževanje brusilnih strojev s surovci ter vnašanje obdelanih magnetov v čistilno celico. Štiriosni servopaletirni sistem pa očiščene magnete prenaša v kontrolno enoto ter jih iz le-te odlaga v končno embalažo v paleti.

- **Avtomatsko delovno mesto za vlaganje stekel "ADM 15"**

"ADM 15" je transportno manipulacijska proizvodna celica za stregi stekel v robotizirani liniji za montažo avtomobilskih žarometov. Sestavljena je iz dveh transportnih dozirnih sistemov za doziranje ter natančno pozicioniranje stekel žarometov ter manipulatorja, ki z zadostno natančnostjo ter pravilno silo vstavlja stekla v ohišje žarometa, na katerem je predhodno s pomočjo robota že nanešeno lepilo.

- **Proizvodna celica za avtomatsko montažo varovalk**

V okviru tega projekta smo že lani koncipirali omenjeno proizvodno celico, v letošnjem letu pa po tej zasnovi tudi že po planu realizirali montažno enoto me1, ki je sestavni del proizvodne enote 1. Montažna enota me1 je namenjena za mehansko montažo jakotočnih varovalk naslednjih tipov: NV 100, NV 100 M, NV 100 I ter NV 160 M, kar pomeni, da se v tej celici mehansko sestavi okrog 70 različnih tipov NV varovalk.

V montažni enoti me1 se opravljajo naslednje delovne operacije:

- zalaganje steatitne osnove (štiri različne velikosti keramičnih teles varovalk)
- sortiranje ter zalaganje pokrovov varovalk skupaj z medlego (štiri različne oblike)

- izsekovanje in vstavljanje talilnih elementov (večje število tipov in velikosti talilnih elementov, ki dajejo karakteristične lastnosti varovalk)
- varjenje talilnega elementa na nože pokrovov varovalk
- zapiranje varovalke hkrati s pravilnim oblikovanjem talilnega elementa
- vijačenje, s katerim se pritrdira pokrova na telo varovalke
- izstopni transport.

Za leto 1992 imamo pri MZT prijavljeno nadaljevanje raziskovalno-razvojnega projekta "RAZVOJ PROIZVODNE CELICE ZA AVTOMATSKO MONTAŽO VAROVALK", kar obsega v okviru proizvodne enote 1 še dodaten razvoj in izdelavo enote indikator ei1, enoto za peskanje in kontrolo pk1 ter transportni sistem ts1. Prijavljeni projekt obsega tudi razvoj in izdelavo proizvodne enote 2 in jo sestavljata montažna enota me2 ter enota indikator ei2. Slednji del projekta se bo predvidoma nadaljeval še v letu 1993.

V enoti indikator ei1 se bo opravljala funkcija vstavljanja indikatorja v varovalko, v enoti za peskanje in kontrolo pk1 pa se bo opravljalo polnjenje varovalke s kemičnim peskom, zapiranje varovalke ter kontrola nepeskanosti, oz. električna kontrola.

V proizvodni enoti 2 se bo paralelno izvajala funkcionalno enaka montaža kot v proizvodni enoti 1, le da bo v njej tekla montaža varovalk tipov NV 160, NV 250 ter NV 400.

**Podjetje Iskra VARISTOR, d.o.o.
s sedežem v Ljubljani
Stegne 35
Fax: (061)-576 567
Tel: (061)-199 088**

**RAZVOJNI ODDELEK (RO) VARISTOR je vključen v
ISKRA RAZVOJNO RAZISKOVALNI INSTITUT IEZE**

1.) DOSEDANJE DELO IN DOSEŽKI

Varistorji na osnovi ZnO so napetostno odvisni upori, ki se množično uporabljajo za zaščito občutljivih elektronskih vezij pred škodljivimi vplivi prenapetostnih konic. Varistorji imajo pred ostalimi zaščitnimi elementi prednost v kratkem odzivnem času ter relativno visoki energijski absorbciji.

V letih 83., 84. smo v sodelovanju z IJS, odsekom za keramiko, na osnovi lastnih znanj in izkušenj uspeli uspešno vpeljati serijsko proizvodnjo varistorjev nazivnih napetosti do 1200 V, premera do 20 mm.

Kar 95 % izdelanih varistorjev izvozimo na konvertibilna tržišča (Italija, Nemčija, Anglija, Francija, Skandinavija,

Tajvan, ZDA), kajti doseženi nivo kvalitete varistorjev je v mejah IEC predpisov.

V teh letih smo potrdili kvaliteto v UL laboratoriju v ZDA in pridobili "Yellow Card", kar je vstopnica za trženje na tujih trgih.

Skupina sestavljena iz strokovnjakov IJS - Odseka za keramiko in Iskra Elementi je za uspešno vpeljavo prejela 1987 nagrado za izume in izboljšave iz Sklada Borisa Kidriča.

2.) SEDANJA RAZVOJNA USMERITEV

Glede na vse večja povpraševanja tudi po drugih izvedbah varistorjev (energijski, SMD, autovaristor) smo v lanskem letu začeli z intenzivnejšim razvojem na visokoenergijskih varistorjih.

Ciljne tehnične lastnosti so:

- stabilnost električnih parametrov pod obremenitvijo nizvine napetosti, nelinearni koeficient, prepustni tok, maximalni udarni tok, maximalna energija in maximalna moč, s katero je variastor trajno obremenjen, morajo biti v predpisanih mejah.

Financiranje omenjene naloge poteka iz lastnih virov in iz virov Fonda raziskovalne skupnosti.

Rezultati enoletnega dela:

Glede na analizo ZnO visokoenergijskih varistorjev tujih proizvajalcev in na osnovi znanj razvoja in proizvodnje nizko energijskih variastorjev je bila v tem letu določena izhodiščna sestava varistorske keramike.

3.) RAZVOJ IN RAZISKAVE V L. 92.

V letu 92 je naše razvojno delo usmerjeno predvsem v verifikacijo laboratorijskih izsledkov s področja sestave varistorske keramike v proizvodnji. Iz tega sledi, da bo delo potekalo predvsem na optimizaciji tehnoloških parametrov priprave mase in oblikovanja.

INDUSTRIJSKO RAZVOJNI PROJEKT V ISKRI ZAŠČITE

1. UVOD

Hitri razvoj tehnoloških procesov v svetu zahteva vse hitrejšo in čim večjo integracijo procesov in tudi vključevanje v razvoj modernih tehnologij. ISKRA - Zaščite s svojimi vpeljanimi programi in razvojnimi projekti se trudi temu slediti. Vsi pretekli, sedanji in prihodnji projekti so usmerjeni v integracijo znanj in vključevanje v razvoj modernih tehnologij. Delo na vseh teh projektih

pa ne bi bilo mogoče brez sofinanciranja Ministrstva za znanost in tehnologijo Republike Slovenije.

Realizacija naših projektičnih bo omogočila zmanjšanje porabe energije, ščitenje telekomunikacijskih sistemov, izdelavo elementov za informacijsko tehniko in senzorske aplikacije, ščitenje okolja ter ustvariti sisteme, ki bi pomagali človekovem zdravju.

2. PROJEKTI, ki jih sofinancira Ministrstvo za znanost in tehnologijo

2.1. Projekti do leta 1991

PIEZOKERAMIČNI MATERIAL IN ELEMENT ZA UZ SENZORJE

Izvajalci: RRI - IEZE - RO Keramika
Institut Jožef Stefan - Odsek za keramiko

TEHNOLOGIJA NALIVANJA KERAMIČNIH MATERIALOV

Izvajalci: RRI IEZE - RO Keramika

Realizacija omenjenih razvojnih nalog nam je omogočila osvojitev maloserijske proizvodnje piezokeramičnih elementov za UZ merilce pretoka in nivoja ter seznanjanje z osnovnimi elementi tehnologije priprave piezokeramičnih plasti. Znanje, ki smo ga pridobili, izkoriščamo tudi za izdelavo drugih piezokeramičnih izdelkov, ki se oblikujejo s tehnologijo stiskanja. Tako smo izdelali tudi piezokeramične elemente za vžigalnike.

V okviru razvojne naloge Tehnologija nalivanje keramičnih materialov je bila izdelana laboratorijska linija za nalivanje, ki se je sestavljena iz posode za vakuumiranje in doziranje suspenzije, nalivanje posode in traku za nalivanje. Linija je bila programirana za nalivanje Al_2O_3 substratov, omogoča pa tudi preliminarna dočevanja parametrov PZT suspenzij. Z rekonstrukcijo linije bomo lahko pripravili tudi PZT plasti zahtevanih kvalitet in maloserijsko proizvodnjo tankoplastnih (debelih cca. 0,1 mm) PZT elementov.

PREDSTAVLJAMO PODJETJE Z NASLOVNICE

CENTRALNI SESALNI SISTEM

UVOD

Eden osnovnih pogojev za uspešno mikroelektronsko proizvodnjo je čisto okolje v najširšem pomenu besede. Začetni material, kemikalije, plini, voda, procesne komore in proizvodno okolje morajo zadoščati ustreznim kakovostnim kriterijem, ki zagotavljajo nizek nivo kontaminacije proizvoda in s tem posredno omogočajo visok izplen in vgraditev kvalitete v proizvod.

V proizvodno okolje štejemo prostore in delovna mesta, kjer se odvijajo procesi ter ljudi, ki upravljajo stroje in opravljam dolgočene tehnološke operacije.

Filozofija čistega okolja je bila do sedaj vedno zaščititi proizvod od okolice in ljudi, ki so potencialni vir delcev in kontaminacije. Konstrukcija delovnih prostorov in delovnih mest je zato tako, da se proizvod vedno nahaja v zavesi čistega filtriranega zraka, ljudje, ki delajo v takih prostorih pa morajo biti oblečeni v predpisane obleke za čiste prostore.

Eden trajnih problemov v čistih prostorih je tekoče vzdrževanje čistosti, saj se navkljub stalni filtraciji zraka, prah le nabira na delovnih površinah, v skritih kotičkih, na visokih nedosegljivih mestih, vnašamo pa ga v čisti prostor tudi ljudje z gibanjem skozi, oz. iz prostora v prostor.

Za brisanje procesnih komor in delovnih površin uporabljamo posebne krpe za čiste prostore in to počnemo v glavnem ročno. Tak postopek seveda ne pride v poštev za čiščenje tal v čistih prostorih.

ELEMENTI CENTRALNEGA SESALNEGA SISTEMA

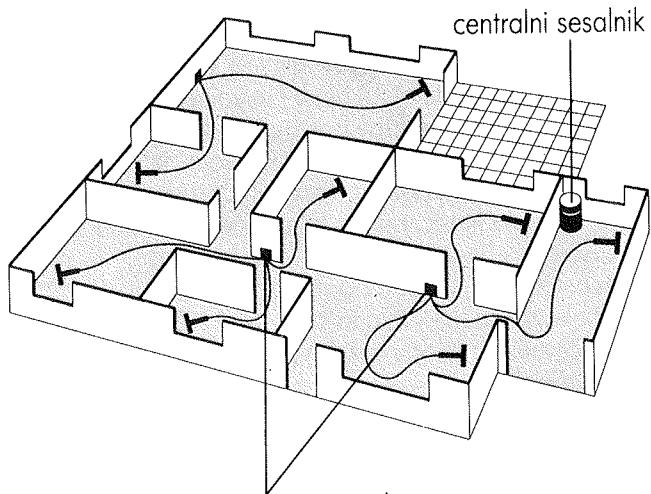
Za vzdrževanje čistosti tal je najbolj priročen sesalec s tem, da je sesanje prahu s klasičnim sesalcem nesprejemljivo, saj bomo v prostor vnesli več prahu kot pa ga odsesali. Klasični sesalniki lahko zadržijo samo delce večje od 5 mikrometrov, so hrupni, poleg tega pa kontaktne grafitne krtačke sesalnikov s kolektorskim motorjem razpršujejo po prostoru izredno droben grafitni prah.

Uporaba centralnega sesalnega sistema reši vse naštete probleme naenkrat.

Pri uporabi CSS zrak ne ostaja v prostoru kjer sesamo, ampak potuje z veliko hitrostjo po cevnem razvodu do centralnega sesalnika, ki je nameščen v servisnih pros-

Osnovni elementi centralnega sesalnega sistema (CSS), ki ga vgradimo v objekt so (slika 1):

- * centralni sesalnik, ki je nameščen v pomožnem prostoru,
- * sistem gladkih plastičnih cevi premera 50 mm,
- * priključki v ustreznih razmakih, da s pregibno cevjo dolžine 5 - 7 m dosežemo vse točke v prostoru,
- * vtičnice, v katere vtaknemo pregibno cev in s tem avtomatično vklopimo centralni sesalnik. Vtičnice so lepo oblikovane, pokrite s pokrovom, ki ga po potrebi lahko zaklenemo.



vtičnice, v katere vtaknemo pregibno cev

Sl. 1: Osnovni elementi centralnega sesalnega sistema

torih objekta. Posesan zrak s prahom, ki se skozi filter sesalnika sfiltrira, lahko zajamemo in speljemo izven objekta. Prav tako se izognemo hrupu sesalnika, saj se v prostoru, kjer čistimo sliši samo srk zraka.

Čiščenje s CSS je enostavno in hitro. Sesalnika ne prenašamo več iz prostora v prostor in med etažami. Z mehko pregibno cevjo ne poškodujemo opreme, kar se pri čiščenju s klasičnim sesalnikom dogaja. S pregibno cevjo in togimi priključki brez težav dosežemo tudi višje ležeča mesta.

Osnovni princip čiščenja s CSS:

Pregibno cev s primerno izbranim priključkom za čiščenje vklopimo v vtičnico. Centralni sesalnik se takrat avtomatično vklopi. Ko posesamo površino, izklopimo cev iz vtičnice. Sesalnik se ponovno avtomatično izklopi.

Pri načrtovanju sistema moramo upoštevati, da dosežemo s 5 - 7 m dolgo pregibno cevjo vse točke prostora, ki ga nameravamo čistiti. Upoštevati moramo vse ovinke okoli opreme, vrat in stopnic.

Centralna sesalna napeljava je izvedena iz plastičnih cevi premera 50 mm, s tem da morajo biti vsi fazonski kosi predhodno znotraj zglajeni, sam sistem spajanja pa tak, da je napeljava znotraj popolnoma gladka in zrakotesna.

Vtičnice povezuje dvožilni signalni kabel za nizko napetost (12 - 24 V).

Centralna sesalna napeljava je lahko vgrajena vidno (nadomestno) ali pa vgrajena v objekt (podomestno) kot vse ostale instalacije. Vtičnice so lahko stenske ali talne. Stenske vakuumske vtičnice so narejene iz odporne plastike in so estetsko oblikovane, slika 2. Talne vakuumske vtičnice so v osnovi iz plastike, pokrov pa je kovinski (nerjaveč, medeninast ali bakren), slika 3. Oboje vtičnice so opremljene s stikalom za daljinski vklop lahko pa imajo vgrajeno tudi ključavnico. Zaprite vtičnice popolnoma tesnijo.

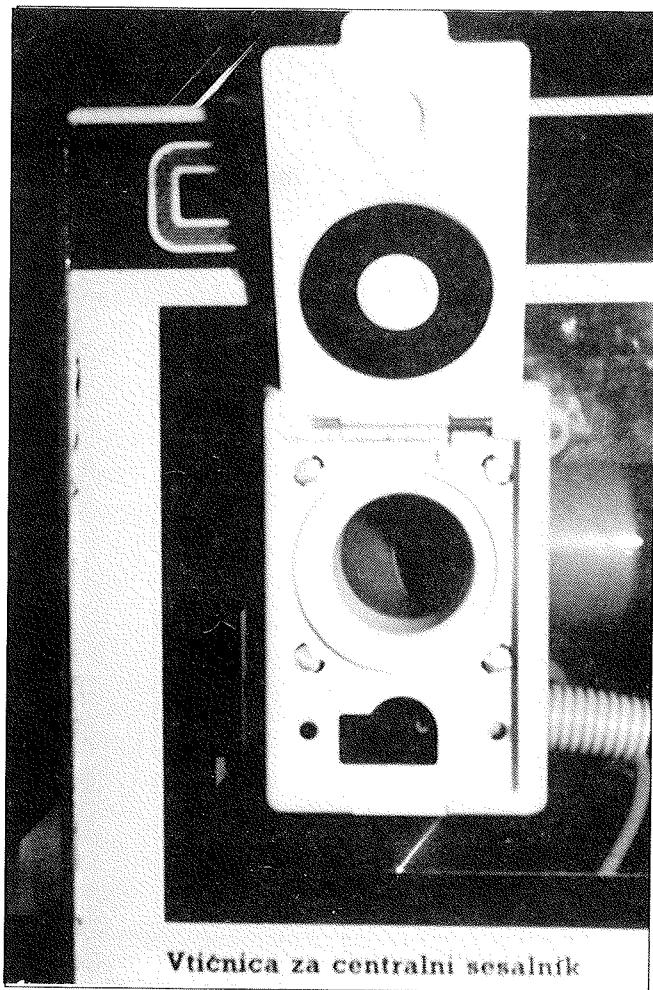
Centralni sistem je namenjen sesanju suhih površin, tekočino pa lahko sesamo samo, če imamo predposodo,

oz. separator, ki loči tekočino od trdih delcev, ki gredo v cevni razvod.

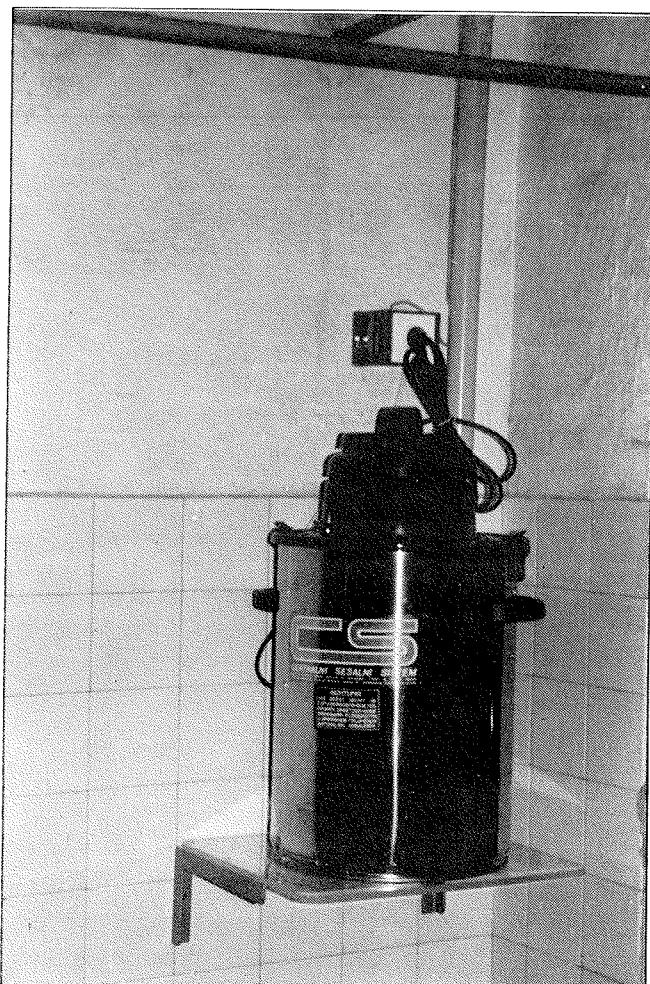
Za CSS uporabljamo predvsem industrijske sesalnike, slika 4. Izbira le-teh je na trgu velika, zato ustrezni sesalnik izberemo glede na zahtevo po hkratnem delovanju več priključnih mest. Za delovanje ene vtičnice zadostuje sesalnik, ki ima kapaciteto pretoka zraka 50 l/sec in dosega max. podprtisk vsaj 2 kPa.



Sl. 3: Talne vakuumske vtičnice



Sl. 2: Stenska vakuumska vtičnica



Sl. 4: Sesalnik postavljen v servisni prostor objekta

V Republiki Sloveniji se z izdelavo in montažo centralnega sesalnega sistema že od leta 1986 ukvarja Primož Tavčar.

Pohvali se lahko z industrijskimi vgradnjami in instalacijami CSS v individualnih stanovanjskih hišah.

Prednosti centralnega sesalnega sistema :

- * klasični sesalniki, ki jih moramo prenašati iz prostora v prostor niso več potrebni,
- * skorajda neslišno delovanje sistema v primer javi s klasičnimi aparati,
- * klasični sesalniki izpihavajo nazaj v prostor drobne delce prahu, virusa in bakterije, ki po čiščenju še več ur lebdijo v zraku, ki ga vdihavamo; to je še posebej neprijetno za osebe, ki so alergične na prah; pri uporabi CSS se tudi najbolj drobni delci zbirajo v centralnem sesalniku, od koder jih brez težav odstranimo iz objekta,
- * pregibna plastična cev je mehka, zato pri čiščenju ne poškodujemo robov opreme, kar se pri uporabi klasičnega sesalnika pogosto dogaja,
- * čiščenje s centralnim sesalnikom je hitrejše, enostavnejše, z uporabo nastavkov pa tudi učinkovitejše; s pregibno cevjo brez težav dosežemo pajčevino na stropu in prah na višje ležečih površinah.

Od večjih vgradenj omenimo naslednje:

- * mikroelektronika (CSS v Mikroelektronskem laboratoriju pri Fakulteti za elektrotehniko in računalništvo Univerze v Ljubljani),
- * industrijski objekti (proizvodnja otroške hrane Podravka v Koprivnici, prototip čiščenja v tovarni juh v Podravki, prototip odsesovanja manjših delcev v proizvodnji čokolade Gorenjka v Lescah, tehnična rešitev odsesovanja iz brusnih mest v emajlirnici ter sistem čiščenja višje ležečih mest v tovarni gospodinjskih aparatov Gorenje v Velenju, sistem čiščenja višje ležečih mest v valilnici Jata itn..),
- * računalniški centri (A-banka, Petrol),
- * poslovne stavbe (prizidek poslovne stavbe Ljubljanske banke s cca 3000 m² površine),
- * ostalo (mladinski dom Malči Belič v Ljubljani, Betnavski grad v Mariboru, hotelski del športnega centra hotela Relax v Kranjski gori....).

Za vse dodatne informacije o CSS se obrnite na

Primož Tavčar
61357 Notranje Gorice
Notranje Gorice 232
tel 061 651 589

in

MIKROIKS d.o.o.
61000 Ljubljana
Dunajska 5
tel.061 312 898, 319 170

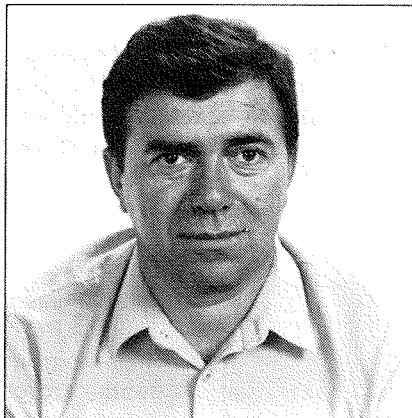
ČLANI MIDEM

IN MEMORIAM ANDREJ BANOVEC

Andreja Banovca nam je smrt iztrgala iz naše sredine v petek, 10. aprila 1992. Od svojih sorodnikov, priateljev in sodelavcev je odšel iznenada in mnogo prezgodaj, sredi dela in načrtov.

Po končanem študiju kemije v Ljubljani in zaključeni vojaščini se je leta 1970 kot kemijski inženir zaposlil na Inštitutu za elektroniko in vakuumsko tehniko v Ljubljani, kjer je delal do zadnjega dne svojega življenja. Med pripravnim stažem je delal v skupini, ki jo je vodil dr Evgen Kansky in sicer na področju tankih vakuumskih plasti. Njegovo dobro znanje kemije in elektrotehnike, ki ga je obogatil še z znanjem vakumske tehnike je učinkovito uporabil pri nanašanju tankih kovinskih, dielektričnih in polimernih plasti in zaradi stalnega pomanjkanja sredstev za nakup novih naprav tudi pri projektiranju in izgradnji manjših vakuumskih sistemov. Na IEVT je bil Andrej Banovec vključen v raziskovalno in razvojno delo, in je že od vsega začetka sodeloval tudi z nekaterimi tujimi laboratorijsi. Za svoje delo na področju raziskoval plinov vgrajenih v germanij z masno spektroskopijo je bil Andrej Banovec skupaj s kolegi z Inštituta za tehnično fiziko v Budimpešti tudi nagrajen. S tem madžarskim inštitutom je sodeloval tudi na področju elektronsko-mikroskopskih preiskav Au-SiO₂ cermetnih in NiCr kovinskih tankih plasti, ki jih je IEVT uporabljal pri maloserijski proizvodnji miniaturnih potenciometrov.

Izkazalo se je, da je raziskovalno znanje Andreja Banovca, ki si ga je pridobil v prvih petih letih dela s svojo vztrajnostjo in prizadenvostjo, zelo uporabno in potrebno pri reševanju perečih problemov IEVT, pri razvoju uporavnih in kontaktnih plasti za tankoplastne upore in potenciometre, pri inkapsulaciji integriranih vezij, polimerizaciji stirena v visokofrekvenčni plazmi, pri razvoju pasivnih uporavnih vezij in v zadnjem času pri razvoju elektroluminiscentnih in katalizatorskih plasti. Nekako po letu 1980 je skupaj s svojimi sodelavci začel delati na tankoplastnih senzorskih plasteh, takorekoč od raziskave do razvoja in realizacije končnega izdelka. Rezultate tega dela je družba cenila in Andrej Banovec je skupaj s svojimi sodelavci prejel dve inovacijski nagradi iz sklada Borisa Kidriča, prvič leta 1982 za "Tankoplastni tenziometer" in drugo leta 1989 za "Razvoj in proizvod-



njo tankoplastnega senzorja vlage". Za svoje delo je bil dvakrat nagrajen tudi z občinskim nagradama občine Vič - Rudnik. Njegovo znanje je bilo koristno in dobrodošlo tudi za uporabnike v industriji, kar je razvidno iz njegovih sodelovanj z raznimi obrati ISKRE: HIPOT, Šentjernej, Merilna tehnika, Horjul, Energoinvest - IRCA, Sarajevo, Mipot, Krmin v Italiji in z drugimi. Eno zadnjih priznanj za njegovo delo lahko štejemo to, da je bil izbran v personalno jedro polja "Elektronske komponente in tehnologije" in sicer za področje senzorike.

Pri navedbi aktivnosti Andreja Banovca je potrebno navesti še njegovo društveno delo v Društvu za vakuumsko tehniko Slovenije in v bivši Zvezi društev za vakuumsko tehniko Jugoslavije. Sodeloval je tako v izvršilnih odborih obeh društev kot pri organizaciji Jugoslovanskih vakuumskih kongresov in pri tečajih iz osnov vakumske tehnike ter vzdrževanja vakumske opreme. Razen na teh specializiranih vakuumskih strokovnih srečanjih pa je bil pogost aktivni udeleženec konferenc MIEL in simpozijev SD. Kljub prisilni usmeritvi v aplikativne in razvojne raziskave se je vedno zavedal izjemnega pomena stikov s tujimi raziskovalci, zato ga pogosto najdemo med udeleženci mednarodnih vakuumskih kongresov in konferenc s področja tankih plasti. Skupaj s sodelavci je objavljaj v tujih in domačih zbornikih predavanj in v večih tujih revijah.

Andreja Banovca bomo močno pogrešali, ne samo njegovi najbližji svojci in prijatelji, ampak tudi njegovi sodelavci. S svojim še ne 22 letnim delom si je pridobil bogato interdisciplinarno znanje na področju vakumske tehnike in znanosti ter tankih plasti, ki ga uvršča v sam vrh strokovnjakov v tem delu Evrope. Kdo bi vedel zakaj je tako hito omahnil? Pravijo, da se prekomerne obremenitve in stresi seštevajo in teh je bilo, še posebej v zadnjih letih, nemalo. Za Andrejev značaj in mehko srce vsekakor preveč. Tako kot umetnikovo delo se tudi delo raziskovalca pravičneje in praviloma bolje oceni šele, ko ga ni več. Pogrešali bomo Andrejev optimizem in široki nasmeh ter njegovo znanje. Tisti, ki smo ga dobro poznali in ga imeli radi se ga bomo pogosto spominjali.

Dr. Anton Zalar

PRIKAZI MAGISTRSKIH DEL IN DOKTORATOV V LETU 1991

V tej številki Informacij MDEM zaključujemo prikaze magistrskih del in doktoratov v letu 1991 s področja Republike Slovenije. Hkrati se opravičujemo zaradi neljube pomote do katere je prišlo v prejšnji številki. Kot magistrsko delo je namreč bil prikazan dejansko DOKTORAT avtorja mag. Petra Staniča, dipl. ing. z naslovom: Geometrijska sinteza večstopenjskega širokopasovnega ojačevalnika z induktivnimi kompenzacijami, izdelan na Univerzi v Ljubljani, Fakulteta za elektrotehniko in računalništvo pod mentorstvom prof. dr. Ludvika Gyergyeka.

Magistrska dela

Naslov: **Računalniška minimizacija dvonivojskih večizhodnih logičnih funkcij**

Avtor: **Marijan Leban, dipl. ing.**

Mentor: **Prof. dr. Baldomir Zajc**

Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

Minimizacija logičnih funkcij je pomemben člen v procesu načrtovanja digitalnih integriranih vezij. Uporabna je pri logični sintezi za optimiranje logičnih funkcij, ki opisujejo delovanje digitalnega sistema. Z optimizacijo funkcij se zmanjša potrebna površina silicija za izdelavo integriranega vezja, običajno pa se izboljšajo tudi časovne lastnosti, saj so zaradi manjših gradnikov in manjših povezav v vezju tudi zakasnitrve potovanja signalov manjše. Druga lastnost logične minimizacije je prevedba podane funkcije v minimalnejšo obliko, ki je glavna in neodvečna, zato je mogoče za integrirano vezje poiskati vse testne vzorce za enojne napake (single stuck-at-1(0) faults), kar je pomembno zaradi preverjanja pravilnosti delovanja vezja.

Najbolj poznana in raziskana je minimizacija dvonivojskih logičnih funkcij, ki so podane v obliki vsote produktov (sum-of-products form), novejša in manj dorečena pa je minimizacija večnivojskih funkcij, ki so podane v faktorizirani obliki ali kot kaskada dvonivojskih funkcij. Pri tej obliki minimizacije se v nekaterih postopkih uporablja tudi dvonivojska minimizacija kot del celotnega algoritma.

V pričujočem delu je obravnavana minimizacija dvonivojskih logičnih funkcij, ki so podane v obliki vsote produktov. Obdelana minimizacija funkcij z enim izhodom kot tudi funkcij z več izhodi. Najprej je podan kratek pregled načrtovanja digitalnih vezij in mesto logične minimizacije v tem procesu. V istem sklopu je prikazan še razvoj minimizacije logičnih funkcij. Uvodnemu delu sledi pripravljalno obdobje, kjer osnovni pojmi in definici

cije ter nekateri izreki, ki so potrebni pri opisovanju minimizacijskega algoritma v naslednjem poglavju. Ta algoritem je namenjen za minimizacijo logičnih funkcij z enim izhodom. Zasnovan in razvit je bil na osnovi ideje iz literature (2), da se poiščejo samo tisti vsebovalniki, ki bodo v končni rešitvi. Najprej se natančno in enolično poiščejo vsi potrebni glavni vsebovalniki (essential prime implicants), potem pa s pomočjo hevristike še izbrani glavni vsebovalniki (selective prime implicants). Celoten algoritem je mintermsko orientiran, kar pomeni, da temelji na mintermih, zato je primeren za manjše in srednje velike logične funkcije. Za take primere je zelo hiter in daje dobre rezultate, kar omogoča njegovo uporabo na PC osebnih računalnikih, ki so precej razširjeni. Algoritem ima še dodatno možnost, da generira vse testne vzorce za enojne napake, kar mu omogoča uporaba podatkov iz minimizacije in dejstvo, da je dobljena rešitev po končani minimalizaciji glavna (prime) in neodvečne (irredundant).

Po končanem opisu algoritma za minimizacijo enoizhodnih funkcij, sledi v naslednjem poglavju opis algoritma za minimizacijo dvonivojskih logičnih funkcij z več izhodi. Tudi ta algoritem temelji na mintermih in je primeren za uporabo na PC osebnih računalnikih za manjše in srednje velike funkcije z do 16 vhodnimi spremenljivkami. Razvit je bil na osnovi predhodnega algoritma za enoizhodne funkcije, je pa zahtevnejši od njega, kot je večizhodna minimizacija zahtevnejša od enoizhodne. Kljub temu je hiter in daje dobre rezultate, ki so podani v predzadnjem poglavju za oba opisana algoritma. Tudi pri tem algoritmu je dobljena rešitev glavna in neodvečna, zato je mogoče z malo dodatnega dela dobiti v procesu minimizacije vse testne vzorce za enojne napake. Ker so uporabljeni podatki iz postopka minimizacije in je izbran deterministični način določanja testnih vzorcev z izbiro najprimernejšega vzorca, če jih je več možnih za isto napako, je skupno število testnih vzorcev sorazmerno majhno in je enako ali celo manjše, kot bi bilo dobljeno s posebnim programom za iskanje testnih vzorcev za splošna kombinacijska vezja.

Oba predstavljeni algoritmi sta namenjeni za minimizacijo dvonivojskih logičnih funkcij v obliki vsote produktov, zato sta direktno uporabna pri sintezi in optimizaciji PLA (Programmable Logic Arrays) kombinacijskih vezij, možna pa je tudi uporaba pri sintezi večnivojskih digitalnih vezij s standardnimi celicami. Tu sta algoritma uporabljeni kot del kompleksnejšega minimizacijskega procesa na večnivojskih logičnih funkcijah. Možnosti so še uporabe podanih algoritmov za nadaljnje raziskave na področju logične sinteze, kar je nakazano v zaključnem poglavju tega dela.

Naslov: Avtomatizirano generiranje električne topologije na osnovi jezika SPICE
Avtor: Janez Trontelj, dipl. ing.
Mentor: prof. dr. Dušan Raič, dipl. ing.
 Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

Program za avtomatizirano generiranje električne topologije iz jezika SPICE predstavlja splošno uporabno orodje za grafično predstavitev električnih shem. Jezik SPICE, sicer z električne plati povsem opisuje električno vezje in njegove lastnosti, vendar pa ne vsebuje podatkov o topologiji opisanih elementov. Treba je torej na prenjen način generirati vse potrebne elemente za njegov topološki prikaz. Pri tem je pomembna tudi ohranitev in možnost prikaza fizikalnih lastnosti ter električnih specifikacij posameznih elementov datoteke SPICE. Zlasti pa je za načrtovalce integriranih vezij pomemben prikaz informacije o geometrijski zasnovi vezja, ki jo lahko vsebuje generirana shema v obliki atributov.

Problematiko risanja električnih shem zaradi svoje kompleksnosti in raznolikosti omejimo na nekaj splošno priznanih estetskih pravil. Njihovo uresničitev omogočimo z razdelitvijo na podprobleme, ki jih laže obvladamo. Po večini jih rešujemo hevristično, saj s kombinatoričnega gledišča problem risanja sheme sodi med NP-polne probleme, ki jih ni mogoče enolično in optimalno rešiti v polinomskem času.

Predstavljeni so tudi novi algoritmi za namestitev, sortiranje in povezovanje elementov. Tako dosežemo večji estetski učinek in bolje zadovoljimo univerzalnosti in preglednosti računalniško generiranih shem.

Zasnova algoritmov upošteva tudi časovno optimizacijo, ki pa je v veliki meri odvisna od števila iteracij. Te so posredno odvisne od velikosti sheme. Poudarek je tudi na preprostosti in razumljivosti algoritmov.

Na koncu je prikazana tudi datoteka tipa SPICE ter na njeni osnovi računalniško generirana shema.

Naslov: Optimizacija digitalnih integriranih sklopov
Avtor: Zoran Vehovar, dipl.ing
Mentor: prof. dr. Janez Trontelj, dipl.ing
 Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

Načrtovanje modernih digitalnih vezij, ki so navadno zelo kompleksna, zahteva poseben, racionalen pristop, gledano, tako s stališča površine silicija, ki jo zavzema vezje, kot tudi s stališča časa načrtovanja. To vključuje izbiro optimalnih algoritmov, največjo možno minimizacijo števila logičnih elementov in izvedbo teh elementov na minimalnem možnem prostoru, ne da bi pri tem okrnili zahtevano funkcionalno delovanje. Minimiziranje površine pa hkrati pomeni izboljševanje električnih lastnosti zaradi krajših povezav med elementi. Končno pomeni tudi realizacijo optimalne logične sheme v geometrijo na način, ki je racionalen, tako s prostorom, kot tudi časom načrtovanja.

Za izbiro optimalnega algoritma delovanja logičnega vezja ni splošnega recepta. Mogoče je zmanjšati število

tranzistorjev, ki sestavljajo vezje, z izbiro racionalnejših logičnih gradnikov, kot sta ne-ali in ne-in gradnika, npr. z izbiro dinamičnih gradnikov ali pa večnivojske kombinatorne logike.

Naslednje vprašanje je kako organizirati geometrijo, da lahko spravimo veliko število tranzistorjev na dovolj majhno površino. Urejene segmente vezja dostikrat zelo uspešno izvedemo s poljem (gate array), pri neurejenih (random) strukturah pa nastopa mnogo problemov. Veliko število enakih logičnih gradnikov kljče po standardizaciji, ki je zelo neracionalna. Kreiranje geometrije vsakega tranzistorja posebej pa je izredno dolgotrajna naloga. Optimalna rešitev je nekje vmes, kar pomeni še vedno hierarhično zgradbo vezja in sistematiko pri kreiranju geometrije.

Čas načrtovanja varčujemo tudi s pristopom; npr. enotni shematski vnos vezja uporabimo za preverjanje pravnosti vezja in pravnosti geometrije, s čimer se v veliki meri izognemo načrtovalskim napakam. Načrtovalec se s tem lahko bolj posveti sistemskim problemom.

Naslov: Analiza podsklopov za integrirani merilnik električne energije
Avtor: Janez Peterhel, dipl. ing.
Mentor: Prof. dr. Janez Trontelj
 Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

V tem delu je opisan eden izmed možnih načinov merjenja električne energije po principu časovnega deljenja (time division).

V prvem poglavju je opisano delovanje sistema po podvezjih. Za vsako podvezje je razloženo delovanje. Prikaz delovanja je podprt s časovnimi diagrami signalov na vhodih in izhodih iz posameznih podvezij.

Drugo poglavje vsebuje raziskovanje vpliva faznega kota na točnost sistema. Obdelani so fazni koti 0 st., 20 st., 40 st., 60 st., in 90 st. Poleg tega so upoštevana tudi tri tokovna območja, ki jih določajo tri napetosti V_i , in sicer 1V, 100 mV in 10 mV. Točnost sistema pri različnih faznih kotih je prikazana kot procentualna napaka glede na pogoje, pri katerih je sistem urejen. Vsi rezultati so prikazani kot diagrami procentualne napake.

V tretjem poglavju je prikazan vpliv ničelne (offsetne) napetosti na integratorju na točnost sistema. Raziskave so narejene pri faznem kotu 0 st. in pri treh različnih ničelnih (offsetnih) napetostih 2 mV, 4mV in 6 mV. Tudi tu so rezultati pokazani kot procentualna napaka glede na pogoje pri katerih je sistem umerjen.

V zadnjem poglavju je omenjen en izmed možnih načinov za odpravljanje ničelne napetosti, in s tem za izboljšanje procentualne napake zaradi le-te.

Naslov: **Transienta s spektroskijo globokih nivojev (DLTS) v polprevodnikih**

Avtor: **Damijan Senčar**, dipl. ing.

Mentor: **prof. dr. Jože Furlan**, dipl. ing.

Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

Delo predstavlja merilno metodo DLTS, ki je ena najbolj uveljavljenih metod merjenja gostote lokaliziranih stanj v energijski reži polprevodnika. V uvodu so navedeni razlogi, zaradi katerih je pomebno poznavanje gostote lokaliziranih stanj. Na kratko so opisane tudi nekatere druge metode merjenja lokaliziranih stanj. Metoda DLTS je opisana bolj podrobno v četrtem poglavju. Tu so povzeta dognanja nekaterih bolj uveljavljenih strokovnjakov s tega področja. Opisana sta poteka meritev na pn in Shottkyjevem spoju ter na MOS strukturi. Opisu zgrajenega merilnega sistema ter praktičnih problemov, ki so povezani z njim je namenjeno peto poglavje. V šestem poglavju so predstavljeni rezultati opravljenih meritev. Zaključku ter seznamu uporabljene literature sta namenjena sedmo, oz. osmo poglavje.

Naslov: **Predhodni pojavi v amorfнем siliciju**

Avtor: **Vojko Ambrožič**, dipl. ing.

Mentor: **prof. dr. Jože Furlan**, dipl. ing.

Univerza v Ljubljani, Fakulteta za elektrotehniko in elektroniko

V delu je opisan prehodni pojav gostot nosilcev električnega naboja v nedopiranem amorfнем siliciju pri vzbujanju z velikimi svetlobnimi signali. Pri časovno spremenljivih vzbujanjih nam vsaka sprememba gostote prostih nosilcev naboja določa zasedenost energijskih stanj in s tem gostoto v ta stanja ujetih nabojev. Zaradi ohranitve električne neutralnosti v materialu to vpliva nazaj na koncentracije prostih nosilcev električnega naboja. Na osnovi SRH teorije je bil razvit sistem štirih diferencialnih enačb, ki določajo časovne spremembe zasedenosti prostih in ujetih elektronov in vrzeli. Ta sistem smo ob vpeljavi določenih poenostavitev rešili analitično. Rešitev poenostavljene analize je ovrednotena z rezultati, dobljenimi v eksaktni numerični analizi. Prikazana je tudi primerjava z 'Modelom večkratnega lovljenja', ki je povsem drug pristop obravnavanja časovnega dogajanja v polprevodniških snoveh.

Naslov: **Karakterizacija integriranih elementov za dualna vezja CMOS**

Avtor: **Roman Opara**, dipl. ing.

Mentor: **prof. dr. Janez Trontelj**, dipl. ing.

Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

V tej nalogi so analizirane strukture uporov in tranzistorjev MOS z induciranim kanalom za načrtovanje preciznih analognih integriranih vezij. Analizirana sta upor iz polisilicija (Polisilicon Resistor) ter upor z otokom N-(Well Resistor). Podrobnejša analiza tranzistorjev MOS z induciranim kanalom tipa n glede neujemanja parov tranzistorjev zaradi sipanja pragovne napetosti V_T ter zaradi sipanja konduktančnega parametra K. Iz analize elementa sledi razširjen model elementa. Na koncu so

prikazani primeri uporabe razširjenih modelov s simulijskim programom HSPICE.

Naslov: **Načrtovanje zmožnosti testiranja digitalnega komunikacijskega vezja**

Avtor: **Nenad Šutanovac**, dipl. ing.

Mentor: **prof. dr. A. Jeglič**, dipl. ing.

Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

V magistrskem delu je obdelana rešitev problema funkcionalnega testiranja digitalnega komunikacijskega vezja. V prvem delu opisujem splošno problematiko testiranja, s katero se danes srečujejo, tako proizvajalci, kot tudi uporabniki testnih naprav v svetu. Podrobno so predstavljeni načini generiranja testnih vektorjev s poudarkom na uporabi raznih vrst psevdo-naključnih generatorjev. Prav tako so opisani načini ovrednotenja izhodnih podatkovnih nizov v smislu odkrivanja napak. Poudarek je na uporabi signaturalnih registrov kot najučinkovitejšem sredstvu za zgoščevanje podatkov. V zadnjem delu opisujem razvoj, izvedbo in način uporabe testnega vezja, ki je nastalo kot rešitev danega problema. Poudarjene so prednosti prikazane rešitve kakor tudi možne rešitve in izboljšave.

Naslov: **Računalniška analiza vezij z metodo redukcije redke matrike**

Avtor: **Tadej Tuma**, dipl. ing.

Mentor: **prof. dr. F. Bratkovič**

Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

Moderni postopki za računalniško načrtovanje vezij omogočajo zelo natančne analize najrazličnejših električnih pojmov. Seveda je uspešnost simulacije odvisna v prvi vrsti od poznavanja fizikalnih lastnosti elektronskih komponent, ki sodelujejo v opazovanem procesu. Na osnovi tega znanja se gradijo matematični modeli za posamezne elemente. Glede topologije vezja in enačb elementov se v naslednjem koraku sestavi sistem enačb, ki predstavlja osnovo za vse nadaljnje analize. Zaradi nelinearnih funkcij tak sistem seveda ni analitično rešljiv, zato se ga rešuje iterativno. Enačbe se linearizirajo tako, da nastane linearen sistem enačb, čigar rešitev služi za linearizacijo v naslednji iteraciji. Iteracijski ciklus se tako ponavlja, vse dokler ni dosežena konvergenca. Pri tem veljajo glavni naporji v iterativni zanki hitremu in natančnemu reševanju linearnega sistema enačb.

Matrika koeficientov takega sistema linearnih enačb je redka matrika, kar pomeni, da je ogromna večina njenih koeficientov enaka nič. Redkost matrike povzroča sama narava elektronskih komponent, saj vsak element podaja matematične odvisnosti med le majhno podmnožico celotnega nabora spremenljivk. Za reševanje takih sistemov enačb je bilo razvitetih mnogo metod, ki poskušajo čim bolj izkoristiti številne ničelne koeficiente.

Pričujoče delo prikazuje tehniko redukcije matrike (SMArt - Sparse Matrix Reduction Technique), ki sodi med postopke za reševanje redkih sistemov linearnih

enačb. Že iz imena je razvidno, da ne gre za neposredno reševanje sistema enačb, temveč za transformacijo velikega redkega sistema enačb, v majhen, poln sistem. Poleg študije samega postopka redukcije redke matrike delo raziskuje tudi pogoje, pri katerih je metoda uspešna in numerično stabilna ter podaja specifično nadgradnjo, kakršno zahteva SMaRT kot osnovni gradnik obsežnejšega programa za analizo elektronskih vezij.

Naslov: Detekcija korozije z merjenjem elektrokemične šumne napetosti

Avtor: Andraž Legat, dipl. ing.

Mentor: prof. dr. A. Jeglič, dipl. ing.

Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

Korozija kovin je spontana kemijska ali elektrokemijska reakcija kovine z okoljem. Merjenje hitrosti korozije kovin je zapleten merilni problem. Obstaja več vrst korozije kovin, zato nam podatek o hitrosti korozije, ne da bi vedeli za vrsto koroziskskega napada, ne pove dosti. Poznamo več metod za merjenje in ocenjevanje hitrosti korozije, z vrsto prednosti in slabosti. Pravo sliko o koroziskem napadu nam običajno da šele kombinacija več metod. V magistrskem delu sta opisani dve metodi za merjenje hitrosti korozije kovin: uporovna metoda in metoda elektrokemijskega šuma.

V uvodu je podan kratek pregled metod za merjenje hitrosti korozije, njihove značilnosti, uporabnost, prednost in slabosti. V drugem delu je obravnavana uporovna metoda za merjenje hitrosti korozije. Opisane so konstrukcije uporavnih senzorjev in lastnosti merilnega sistema, ki je bil razvit v okviru naloge. Na koncu drugega dela so podani rezultati, izmerjeni v različnih koroziskih okoljih, oz. v različnih medijih z različnimi kovinami. Tretji del magistrskega dela je namenjen metodi merjenja elektrokemijskega šuma in matematični obdelavi izmerjenih rezultatov. Narejene so bile primerjave z referenčnimi metodami, kot so: vizualna ocena, merjenje elektrokemijske polarizacijske krivulje in električna uporovna metoda. Razvidna je korelacija med jakostjo elektrokemijskega šuma in hitrostjo korozije, izmerjeno z omenjenimi referenčnimi metodami.

Naslov: Podpasovni kodirnik s poljubnim številom kanalov enake širine na osnovi QMF filterov

Avtor: Mohamed E. Mazloom

Mentor: prof. dr. Slavko Leonardis

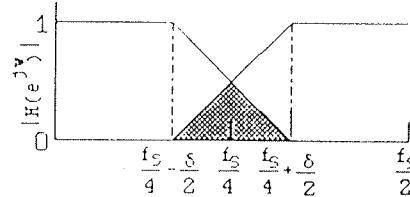
Univerza v Ljubljani, fakulteta za elektrotehniko in računalništvo

Delo obravnava podpasovni kodirnik in dekodirnik govornega signala. V kodirniku je govorni signal razdeljen z naborom pasovnih sit v več podpasovnih komponent. Nabor podpasovnih sit je izведен s translacijo nizkega sita na enakomerno razvrščene frekvenčne lege. Podpasovne komponente so vzorčene z Nyquistovo frekvenco glede na pasovno širino sit. Z razdelitvijo govornega signala v frekvenčna področja so lahko podpasovne komponente zelo učinkovito kodirane v skladu z občutljivostjo za nivo zvoka v posameznem področju. Pri rekonstrukciji signala so vse kodirane podpasovne

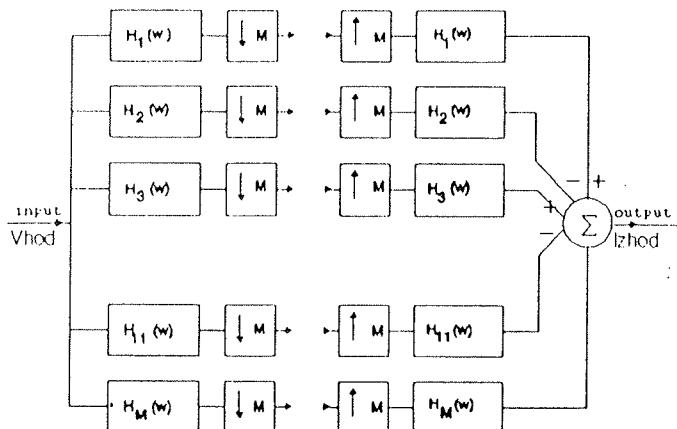
komponente naprej kodirane in nato frekvenčno premaknjene v prvotne lege. Z njihovo vsoto je dobljen posnetek originalnega govornega signala. Rekonstruirani govorni signal vsebuje tudi kvantizacijski šum. Tega prispevajo koderji posameznih decimiranih podpasovnih komponent in ker so ti prispevki omejeni na podpasovna spektralna območja, so lahko učinkovito prekrivani s signalom.

Crosier in Esteban sta uvedla koncept razdelitve signala s QMF siti (Quadrature Mirror Filter) v dva podpasova, ki omogoča ponovno združenje brez napak zaradi pre-gibanja spektrov. Na tej osnovi z drevesno strukturo je lahko signal razdeljen na N enako širokih podpasov, kjer je število N omejeno na celoštevilčno potenco števila 2.

V delu je opisana zasnova paralelnega filterskega vezja za razdržitev in poznejo združitev signala tudi na osnovi kvadraturnih zrcalnih filtrov QMF. V tej vzporedni strukturi je lahko uporabljen poljubno število vej, če so širine podpasov enake. Na osnovi simetrije odzivov filtrov je znatno zmanjšan obseg računanja pri filtriranju.



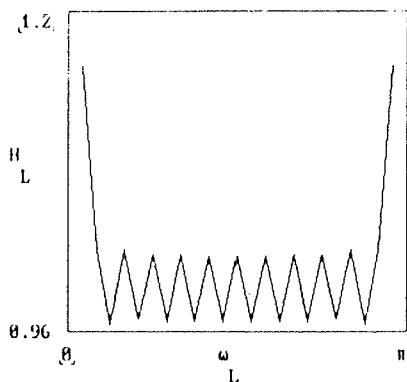
Sl. 1: Kvadraturni zrcalni filter: Po prehodu signala skozi sito sta izhodna signala vzorčena le s polovično vzorčno frekvenco. Zaradi obeh decimalnih signalov se pregibanje natančnosti izloči pri ustreznih faznih potekih sit.



Sl. 2: Bločni diagram QMF podpasovnega koderja in dekoderja

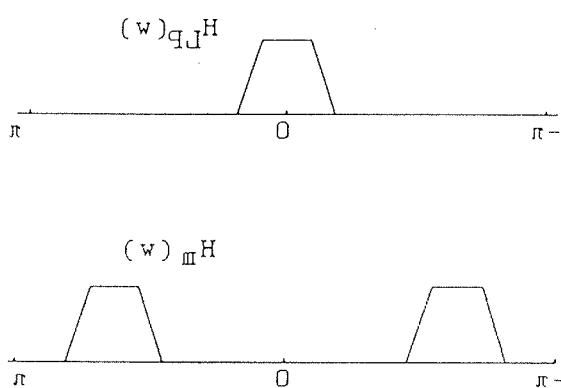
V sistemu pri analizi je signal razdeljen v M enako široke podpasovne kanale, katerih izhodi so decimirani s faktorjem M glede na vzorčenje vhodnega signala. Pri sintezi pa so signali podpasovnih kanalov interpolirani in pasovno filtrirani. Rekonstruirani signal je enak razliki vsot signalov vseh lihih in vseh sodih kanalov. Ob izpolnitvi določenih zahtev za frekvenčni odziv pasovnih sit

Hm je dosežena popolna rekonstrukcija. S FIR filtri s $6x M$ odcepov naj bi bile izpolnjene vse zahteve glede prevajalne funkcije Hm podpasovnih sit. Zahteve zadevajo slabljenje, položnost v prepustnem pasu in izločitev frekvenčnega pregibanja (antialiasing). Na sliki 3. je narisano odstopanje med izhodnim in vhodnim signalom kot razmerje prek celotnega frekvenčnega področja govornega signala. Pasovna sita Hm so bila načrtovana s frekvenčno translacijo nizkopasovnega prototipa sita. Prototipno sito je dobijeno s konvolucijo dveh nizkih FIR sit. Prvo je nizko FIR sito, ki je dobijeno s Hannovim oknenjem, ter določa pasovno širino karakteristike Hm. Drugo sito je FIR sito z enako valovitostjo amplitudne karakteristike in katerega prepustno področje obsega prepustno in prehodno območje kakrakteristike Hm. Rezultat konvolucije je omejen na primerno število vzorcev odziva. Pasovna sita so dobijena s frekvenčno transpozicijo dobljenega nizkopasovnega FIR sita, kar je prikazano na sliki 4.



Sl. 3: Rekonstrukcijski pogrešek dvanajstkanalnega koderja s siti z 72 odcepi

V sistemu je uporabljen vzorčna frekvenca 8 kHz. Pri analizi, oz. sintezi je pasovno filtriranje signala narejeno le enkrat za vse filtre, ker imajo vsi isto nizkopasovno karakteristiko. Nizkopasovni filtrirani signal je transportiran le z M množenji (sin ali cos), kjer je M število podpasovnih kanalov. Postopki, ki zmanjšajo obseg izračunavanja v filtrih, se razlikujejo v delu z analizo od dela s sintezo. Simulacijski programi za analizo in sintezo signala dvanajstkanalnega sistema so napisani v jeziku Fortran in podani v datoteko.



Sl. 4: Karakteristiki prototipa $H_{LP}(w)$ in s transakcijo dobljenega pasovnega sita $H_m(w)$.

Naslov: Modeliranje zaporno polariziranih dvodimensionalnih PN struktur

Avtor: Dejan Križaj, dipl.ing.

Mentor: prof. dr. Slavko Amon, dipl. ing.

Univerza v Ljubljani, Fakulteta za elektrotehniko in računalništvo

Numerično modeliranje polprevodniških elementov je prisotno že od samega začetka njihovega razvoja. Za opis delovanja velike večine elementov zadostuje reševanje sistema treh polprevodniških enačb (drift-difuzijski model):

1. Poissonove enačbe

$$\operatorname{div}(\epsilon \cdot \operatorname{grad} \psi) = -\rho \quad (1)$$

2. Kontinuitetne enačbe za elektrone

$$\operatorname{div}(D_n \cdot \nabla n - \mu_n \cdot n \cdot \nabla \psi) - R = \frac{\delta_n}{\delta_t} \quad (2)$$

3. Kontinuitetne enačbe za vrzeli

$$\operatorname{div}(D_p \cdot \nabla p + \mu_p \cdot p \cdot \nabla \psi) - R = \frac{\delta_p}{\delta_t} \quad (3)$$

Sistem enačb je analitično rešljiv (z neobhodnim poenostavitevimi) le v določenih primerih, v splošnejši obliki pa ga je možno rešiti le z uporabo numeričnih metod. Močna nelinearost teh enačb je dolgo časa povzročala preglavice tudi numeričnemu reševanju, ki je postal uporabno šele z uporabo t.i. Gummelove metode (Gummel, 1964). Posebno zahtevno je modeliranje prebojnih lastnosti polprevodnikov, kadar so potencial, koncentracija elektronov in koncentracija vrzeli, ki predstavljajo v polprevodniških enačbah spremenljivke ψ , n, p , med seboj močno odvisne. tedaj je potrebno reševati celoten - sklopljen sistem enačb., kar je računalniško potratno in navadno tudi zamudno.

To delo obravnava modeliranje reverzno polariziranih polprevodniških struktur v dveh dimenzijah (2D). Omejitev na reverzno polarizirane strukture je smiselna, saj je v primeru zanemaritev reverznih tokov sistem treh enačb možno poenostaviti na reševanje ene same - Poissonove. Predvsem so nas zanimali prebojne lastnosti difundiranih spojev, ki imajo zaradi zaokrožitve spoja dosti nižje prebojne napetosti od idealnih - planarne. Od tehnik, ki izboljšajo te lastnosti, sta bili obravnavani dve: struktura z zaščitnim obročem (guard ring) in t.i. Field - plate struktura.

Delo je razdeljeno na dva dela. V prvem je opisan način diskretizacije Poissonove enačbe v polprevodniški strukturi ter različni robni pogoji. Posebno poglavje je posvečeno numeričnim metodam za reševanje sistema nelinearnih enačb. Namesto direktnih metod, ki zahtevajo veliko računalniškega spomina, so bile uporabljeni iterativne (relaksacijske) metode. Njihova manjša hitrost konvergencije je bila izboljšana z uporabo več mrežne (multigrid) metode.

Drugi del predstavlja rezultati modeliranja, ki so zbrani v obliki objavljenih člankov. Predstavljeni so rezultati uporabe numeričnih metod in opis računalniškega programa, na koncu pa še rezultati simulacij različnih reverzno polariziranih struktur.

20th CONFERENCE ON
MICROELECTRONICS, MIEL92

28th SYMPOSIUM ON DEVICES AND
MATERIALS, SD92



Announcement and call for papers

**September 30 - October 2, 1992
PORTOROŽ, SLOVENIA**

ORGANISER:

MIDEM - Society for Microelectronics, Devices and Materials, Ljubljana, Slovenia

SPONSOR:

Ministry of Science and Technology of Republic Slovenia

Iskra SEMICON d.d. Trbovlje, Slovenia
IEEE – Slovenian Section

PROGRAMME COMMITTEE:

MIEL92:

Slavko Amon, Slovenia
Franc Jan, Slovenia
Giovanni Soncini, Italy
Tomislav Švedek, Croatia

SD92:

Marko Hrovat, Slovenia
Marička Kosec, Slovenia
Radomir Kuželj, ČSFR
Meta Limpel, Slovenia
Alenka Rožaj-Brvar, Slovenia
Anton Zalar, Slovenia

ORGANISING COMMITTEE:

Jasminka Ćupurdija, Croatia
Miran Kramberger, Slovenia
Rudi Ročak, Slovenia.
Staša Jagodić, Slovenia

GENERAL INFORMATION:

The 20th conference on microelectronics MIEL92 continues the tradition of the annual international conferences organised by MIDEM, Society for Microelectronics, Electronic devices and Materials, Ljubljana. The conference is organised this year jointly with the 28th Symposium on Devices and Materials, SD92, another annual meeting of the same Society.

Both conferences are well known through the distinguished guest speakers. Several hundred scientists from all over the world took part in the MIEL conferences in the past, when Yugoslavia represented a bridge between West and East, between North and South. This goal of connection and building of friendship between the scientists and their companies remains the keystone of the organiser.

The conference will be held in PORTOROŽ, Slovenia, a mundane touristic village on the Istrian coast, well known also as conference centre, **SEPTEMBER 30th-OCTOBER 2nd**.

**ORIGINAL PAPERS IN THE FOLLOWING AREAS
ARE SOLICITED:**

- Novel monolithic and hybrid circuit processing techniques
- New devices and circuit design
- Process and device modelling
- Semiconductor physics
- New electronic materials and applications
- Electronic material science and technology
- Optoelectronics

INVITED PAPERS:

The following invited speakers will present introductory review papers before sessions:

1. J. W. Cicognani, E. Gramegna, Du Pont de Nemours Int. SA, Suisse
"Hybrid Ceramic Circuits: Facing the challenge for future high density, high performance applications"
2. G. Iannuzzi, SGS-Thomson microelectronics, Central R&D Technology, Italy:
"ULSI/VLSI Technology Development in the Frame of European Cooperation"
3. M. Kosec, Institute J. Stefan, University of Ljubljana, Slovenia
"Electrooptic ceramics"
4. G. Randone, Italtel, Central Research Laboratories, Italy
"Optical Components and Technologies for Broadband Telecommunications"

PREPARATION OF SUMMARY AND ABSTRACTS

A summary not longer than 60 lines is required for review. This summary must state clearly what new results have been obtained and what techniques have been used. An abstract, **5 lines in length**, is required for publication in the advance programme.

RECEIPT DEADLINE:

Deadline for receiving the summaries is **May 15th**.

PREPARATION OF THE PAPERS:

The papers have to be prepared on maximum **6 pages A4 format**, ready for reproduction in the Proceedings. Other information will be given to the authors of accepted papers by **June 1st**.

RECEIPT DEADLINE:

Deadline for the manuscript of the paper is **September 1st**.

CONFERENCE PROCEEDINGS

Invited papers and accepted papers will be published in the conference proceedings distributed at the conference registration.

LANGUAGE

Official conference language is English.

REGISTRATION

The registration fee is USD 300. Members of MDEM sponsors have a 30% discount, society members 50%. The fee includes free access to all conference events, including welcome cocktail party and the conference dinner on October 1st.

IMPORTANT DATES

Summary deadline: May 15th
Notification of acceptance: June 1st
Advanced programme: August 1st
Paper deadline: September 1st
Final conference programme: at registration, September 30th

IMPORTANT ADDRESSES:

Secretary of the conference:
JASMINKA ĆUPURDIJA
Fancevljev prilaz 9
41010 ZAGREB (Croatia)
tel./fax.: (41)686623

Programme and organising committee:

MDEM
Dunajska 10
61000 LJUBLJANA (Slovenia)
tel.: (61)312898, fax.: (61)319170 or

"Novosti iz Republike Hrvatske i Republike Slovenije"

U nekoliko proteklih brojeva našega časopisa donosili smo informacije o stečajevima i zatvaranjima tvornica i instituta u području elektronike i mikroelektronike. U ovome broju donosimo nekoliko informacija o trenutnom stanju i nekim aktivnostima na području elektronike i mikroelektronike u Republikama Hrvatskoj i Sloveniji. Napominjemo da informacija ne predstavlja potpuni pregled tih aktivnosti, nego samo jedan njihov dio. Nastojatićemo u slijedećim brojevima časopisa upotpunjavati ovu informaciju.

"NOVOSTI IZ ZAGREBA"

RIZ

Čitaocima našega časopisa poznato je da je još polovicom 1990. godine "RIZ-Tvornica poluvodiča" pala pod stečaj. Dugo vremena nije se znalo što će se dogoditi s zgradom i opremom bivše tvornice. Postojali su pokušaji da se problem riješi unutar složenog poduzeća "RIZ-Radioindustrija Zagreb". Tvornica "RIZ-Automacija" pokazala je interes da preuzme bivšu tvornicu poluvodiča, ali se tokom vremena pokazalo da Automacija nema snage za to. Konačno podkraj 1991. godine zgradu i opremu bivše tvornice poluvodiča kupila je firma "Croatia osiguranje" iz Zagreba. Ubuduće će u prostoru bivše "RIZ-Tvornice poluvodiča" posloватi dvije tvornice. Prva, koja je upisana u registar privrednih organizacija početkom siječnja ove godine je "Croatia Mikroelektronika". Ova tvornica je preuzela dio prostora bivše tvornice poluvodiča i u neku ruku je nastavljajući djelatnosti bivše tvornice. Nova tvornica nastojati će iskoristavanjem naslijedene opreme proizvoditi one poluvodičke elemente za koje može osigurati plasman. Nastojati će se ostvariti poslovanja suradnja s firmama van "Republike Hrvatske" o čemu vode razgovore s nekim zinteresiranim firmama. Također se planira obogatiti proizvodni program novim proizvodima proizašlim iz istraživačko razvojnih radova obavljenih proteklih godina u bivšoj tvornici poluvodiča. Dužnost direktora nove tvornice obavlja dipl. ing. Mladen Hren.

Druga tvornica koja će poslovati u prostorijama bivše tvornice poluvodiča bavit će se proizvodnjom zaštitno sigurnosnih uređaja i fotonaponskim uređajima. Ova tvornica još nije upisana u sudski registar.

U bivšem RIZ-u između onih radnih organizacija koje su pale pod stečaj našla se i RO-IETA, nekadašnji institut RIZ-a. Nakon različitih pokušaja ponovnog oživljavanja djelatnosti instituta konačno se osniva nova istraživačko razvojna organizacija. Osnivači i vlasnici s podjednakim ulogom su "Croatia osiguranje" i "Fond za razvoj" vlade Republike Hrvatske. Novom organizacijom će rukovoditi dr. Zlatko Koren.

Rade Končar

Našim čitaocima je također poznato da je na mjesto nekadašnjega "Elektrotehničkog instituta" u poduzeću "Končar-Elektroindustrija" osnovan novi institut, koji zapošljava jedva desetinu suradnika u odnosu na nekadašnji institut. Mnogi suradnici bivšega instituta još su nezaposleni. Neki su se zaposlili kao predavači na školama, neki u različitim državnim ustanovama, a nekolicina je osnovala vlastita poduzeća.

MEDEC

Dr Tomislav Švedek dipl. ing. nekadašnji suradnik, a kasnije rukovodilac odjela za dizajn mikroelektričkih sklopova u sektoru za industrijsku elektroniku i automatiku u elektrotehničkom institutu Rade Končar osnovao je MEDEC - Poduzeće za mikroelektrički dizajn i trgovinu d.o.o. Postojala je zamisao da MEDEC na neki način nastavi djelatnost u području dizajna mikroelektričkih sklopova, jer se novi institut u Končaru ne bavi tom djelatnošću. No ubrzo se pokazalo da sada nema mušterija za takvu djelatnost, pa se poduzeće trenutno bavi održavanjem složenih regulacionih sustava i projektiranjem i izvedbom klasičnih električkih sklopova i modula iz područja industrijske elektronike. Dr. Švedeka može se kontaktirati na tel-fax (041) 155-013.

EL-EL

Bivši suradnici Elektrotehničkog instituta Rade Končar Jasmina i Nikola Čupurdija osnovali su "EL-EL, električni elementi" d.o.o. poduzeće za električni marketing, promet roba, zastupstva, usluge, turizam i ugostiteljstvo. Jasmina Čupurdija direktor "EL-EL, električni elementi" bila je u Elektrotehničkom institutu Rade Končar rukovodilac odjela za komponente i sklopove, a Nikola Čupurdija bio je, u institutu, direktor komercijalno finansijskog sektora. Adresa poduzeća EL-EL je Zagreb, Fancevljev prilaz 9, a telefon odnosno telefaks je (041) 686-623.

Svoja poduzeća osnovali su, između ostalih, još bivši suradnici končarevog instituta Čukelj Zlatko, Perkovac Milan, Štefok Zlatko. O djelatnostima njihovih poduzeća i ostalih malih poduzeća iz područja elektronike i mikroelektronike pisati ćemo u narednim brojevima časopisa.

AUSTRIJA

U Graz-u na "Grazer Messe International" održan je vremenu 3.-5. juna ove godine sajam QUALITY FOR NEW MARKETS. U najavi sajma kaže se "Quality as a standard for the future - Technova International 92 focuses on the concept of quality: The main topics are highest levels of quality in high-tech, technology for man and environment, quality as an entrepreneurial strategy of success on the world market. Technova International

92 as an international specialized fair and meeting point in the centre of Europe is devoted to a dialoge crossing all frontiers." Sajam će obuhvatiti sekcije Qi - Quality in information and communication technology, Qa - Quality for automation i Qu - Quality for our enviroment. U vrijeme sajma 4. juna u kongresnoj dvorani 12 "Grazer Messe international" uz suradnju Štajerskog tehnološko savjetodavnog centra održan je "Kooperacijski mitining OST TECHNOVA"

Kooperacijski miting OST TECHNOVA

O kooperaciji se govori na veliko, malokdo pa ve kako bo do nje prišlo in kako bo potekala.

In prav podjetja s tehnološkimi aspektomi se ponujajo za različne kooperacijske oblike (n.pr. v raziskavah in razvoju, v proizvodnji, na področju financiranja itd. Povpraševanje po takšnih kooperacijah je v Avstriji in sosednjih državah Madžarski, ČSFR, Sloveniji in Hrvaški zelo veliko.

Zaželjene kooperacije pa so za mnoga podjetja zelo težke ali pa sploh nedosegljive. Vzroki za to so na eni strani pomanjkljiva informiranost o oblikah, možnostih in problemskih področjih regionalnih kooperacijskih trgov in na drugi strani težave pri iskanju primernih partnerjev.

Miting bo potekal po naslednjih kriterijih:

1. Splošne informacije nudijo

- kje so problemi?
- kako jih lahko odpravimo?
- kako delajo drugi (poročila iz prakse)?

2. Posredovanje partnerjev

Strogo ločevanje po:

- tržičih (ČSFR, Madžarska, Slovenija, Hrvaška, Avstrija)

in po:

- funkcijah (raziskovalna dejavnost, razvoj, financiranje, proizvodnja, prodaja in servis), ki dovoljujejo hitro in usmerjeno iskanje partnerjev.

3. Omogočiti svetovanja

- v zvezi s pravnimi, gospodarskimi in finančnimi situacijami.

TEČAJ ZA VZDRŽEVALCE VAKUUMSKIH NAPRAV

Vse uporabnike vakuumske tehnike obveščamo, da organiziramo tečaj za vzdrževalce vakuumskih naprav; in sicer 19. in 20. maja ter predvidoma 20. in 21. oktobra 1992. Tečaj se bo pričel obakrat v torek ob 8 uri v Knjižnici Inštituta za elektroniko in vakuumsko tehniko, Teslova 30, Ljubljana. Na tečaju bomo obravnavali problematiko, ki jo največ srečujemo v tehniki grobega in srednjega vakuuma, to je: delovanje, vzdrževanje in popravila rotacijskih črpalk, predstavili pa bomo še druge črpalke, meritve vakuuma in odkrivanja netesnosti v vakuumskih sistemih, skupno 16 ur, od tega polovico praktičnega dela.

Cena tečaja je 15.000 SLT (cca 300DEM). Prosimo vas, da dokončno prijavo in potrdilo o plačilu dostavite en teden pred pričetkom tečaja, na naslov: Društvo za vakuumsko tehniko Slovenije, Teslova 30, 61111 Ljubljana (št. žiro računa: 5000101-678-52240).

Vsak udeleženec prejme izbor predavanj o vakuumski tehniki za vzdrževalce in izkaz o opravljenem tečaju. Prijave sprejema organizacijski odbor (Koller, Drab, Nemanič, Pregelj), ki daje tudi vse dodatne informacije (061 263-461).

KOLEDAR PRIREDITEV 1992

JULY

24. - 28. MICRO92, International Microscopy Conference & Exhibition, London (fax. 44-865791237)

SD92, 20. Conference on Microelectronics and 28. Symposium on Devices and Materials, Portorož (MIDEM, Ljubljana)

AVGUST

24. - 28. 7th International Conference on Molecular Beam Epitaxy, Stuttgart (fax. 49-7116874371)

OKTOBER

5. - 6. VITEL 92, International telecommunications symposium, Ljubljana (EZS Ljubljana)

5. - 10. SODOBNA ELEKTRONIKA, 39. mednarodna razstava elektronike, Ljubljana (Gospodarsko razstavnišče)

20. - 21. TEST 92, Test: Design Through To Support Conference, Brighton (fax. 071-4177500)

SEPTEMBER

14. - 17. ESSDERC 92. 22nd European Solid State Device Research Conference, IMEC, Leuven, Belgium

NOVEMBER

22. - 24. ICCCS, 11th International Confederation of Contamination Control Societies Symposium, London (fax. 44-76373255)

10. - 14. ELECTRONICA 92, 15. International Trade Fair for Components and Assemblies in Electronics, Muenchen

28. - 30. Slovenska elektrotehniška in računalniška konferenca, Portorož (fax. 264990) 30.-2.Oktobra MIEL-

TERMINOLOŠKI STANDARDI

1	2	3	4
6.1.3	<ul style="list-style-type: none"> • kabl sa optičkim vlaknima (ili provodnicima); • optički kabl • Kabel sa svjetlovodnim vlaknima • optički kabel • optični kabel 	<ul style="list-style-type: none"> • optical fibre cable 	Kabel z enim ali več optičnimi vlaknji, nameščenimi v skupq plašč, prek katerega morejo biti nameščeni ustrezni zaščitni elementi glede na pogoje uporabe.
6.1.4	<ul style="list-style-type: none"> • jezgro kabla sa optičkim vlaknima • jezgra kabela • јадро на кабелот • kabelsko ţilje 	<ul style="list-style-type: none"> • cable core 	Sestav zaščitenih optičnih vlaknen z ustreznim polnilom, če to obstaja, in z drugimi elementi.
6.1.5	<ul style="list-style-type: none"> • element za rasterjevanje kabela • element za rasterjevanje kabela • element za rasterjevanje kabela • razbremenilni del 		Konstrukcijski element kabla, ki skrbi za povečano trdnost kabla z optičnimi vlaknji.
6.1.6	<ul style="list-style-type: none"> • optički jednožilni kabl; optički provodnik • jednožilni svjetlovodni kabel • optički ednожилен кабел • еноžилни оптични кабел 	<ul style="list-style-type: none"> • optical fibre cord 	Optični kabel z enim optičnim vlaknom.
6.1.7	<ul style="list-style-type: none"> • snop optičkih vlakana • snop vlakana • сноп • snop 	<ul style="list-style-type: none"> • bundle 	Snop vlaknen z ločilno plastijo ali brez nje.
6.1.8	<ul style="list-style-type: none"> • koherentni snop • koherentni snop vlaknen • кохерентен сноп • кохерентни сноп 	<ul style="list-style-type: none"> • coherent bundle 	Snop vlaknen, v katerem so koordinate vsakega vlakna na obeh koncih snopa enake.

TERMINOLOŠKI STANDARDI

1	2	3	4
6.1.9	<ul style="list-style-type: none"> • faktor ispune • faktor ispune • faktor na razvrjanje • polnilni faktor 	<ul style="list-style-type: none"> • packing fraction 	Razmerje med aktivno površino vseh strženov na koncu enega snopa vlaken in med skupno površino na koncu snopa.
6.1.10	<ul style="list-style-type: none"> • omotač snopa • plašč snopa vlakana • zaščiteni plasti na sponor • zaščitna ovojnica snopa 	<ul style="list-style-type: none"> • bundle jacket 	Snov, ki se uporablja kot zunanjji zaščitni plašč snopa vlaken, z lačilno ovojnico ali brez nje.
6.1.11	<ul style="list-style-type: none"> • višezilni optički kabel • višezilni svjetlovodni kabel • površnjeklen optički kabel • večzilni optični kabel 	<ul style="list-style-type: none"> • multiple fibre cable 	Kabel z več optičnimi vlakni pod skupnim plaščem.
6.1.12	<ul style="list-style-type: none"> • zaščitni omotač kabla • zaščitni plašč kabela • zaščiteni plasti na kablenot • zaščitna ovojnica kabla 	<ul style="list-style-type: none"> • cable jacket 	Zaščitna plast, ki se namesti prek stržena optičnega kabla za zaščito pred vlagom in mehaničnimi poškodbami.
6.1.13	<ul style="list-style-type: none"> • nemetalni optički kabel • nemetalni optički kabel • nemetalen optički kablen • nekovinski optični kabel 	<ul style="list-style-type: none"> — 	Optični kabel, ki ima kovinskih delov.
6.1.14	<ul style="list-style-type: none"> • razgranat kabel • razgranati kabel • razgranet kablen • razvejeni kablen 	<ul style="list-style-type: none"> • branched cable 	Optični kabel z več vlakni ali snopi vlaken, ki imajo eno ali več vozlišč.

TERMINOLOŠKI STANDARDI

1	2	3	4
6.1.15	<ul style="list-style-type: none"> • kablovski sklop • kabelski slog • kabelfski snor • opremljeni kabel 	<ul style="list-style-type: none"> • cable assembly 	Kabel, pripravljen za vgraditev.
6.1.16	<ul style="list-style-type: none"> • viščilni optički kablovski sklop • viščilni svjetlovodni kabelski slog • optički površekom zapolnjen kabelfski snor • opremljeni veččilni optični kabel 	<ul style="list-style-type: none"> • multiple fibre cable assembly 	Veččilni optični kabel, opremljen s končniki in pripravljen za vgraditev.
6.1.17	<ul style="list-style-type: none"> • kabl sa više snopova • kabel s više snopova • površekom zapolnjen kabelfski snor • večsnopovni kabel 	<ul style="list-style-type: none"> • multiple bundle cable 	Zasnova kabela v kateri je določeno število s plastičem zaščitnih ali nezaščitenih snopov, nameščenih v skupno zaščitno plast.
6.1.18	<ul style="list-style-type: none"> • kablovski sklop sa više snopova • kabelski slog s više snopova • površekom zapolnjen kabelfski snor • opremljeni večsnopovni kabel 	<ul style="list-style-type: none"> • multiple bundle cable assembly 	Večsnopovni kabel, opremljen s končniki in pripravljen za vgraditev.
6.1.19	<ul style="list-style-type: none"> • čvorističe • čvor • otcenjivale • odcepništvo 	<ul style="list-style-type: none"> • breakout 	Točka, v kateri se odcep spaja z glavnim kablom ali v kateri se spajata dva odcepa.
6.1.20	<ul style="list-style-type: none"> • kablovski svežanj • kabelski svežanj • kabelfska forma • kabelfska kita 	<ul style="list-style-type: none"> • harness 	Zasnova, v kateri je večje število kablov z več vlačnimi ali snopi s pлаščem združenih v celoto, ki vsebuje odcepne.

TERMINOLOŠKI STANDARDI

1	2	3	4
6.1.21	<ul style="list-style-type: none"> • opremljeni kablovski svežanj • opremljeni kabelski svežanj • opremena kabenska forma • opremljena kabelska forma, • opremljena kabelska kita 	<ul style="list-style-type: none"> • harness assembly 	Kabelski sveženj, pripravljen za vgraditev.
6.2	<p>Optični konektorji in spojke</p>		
6.2.1	<ul style="list-style-type: none"> • optički konektor • optički konektor • optički konektor • optični konektor • optični konektor 	<ul style="list-style-type: none"> • optical connector 	Konektor za sklapjanje dveh optičnih komponent, ki ima praviloma vtic in vtičnico. Optični konektor omogoča večkratno sklapjanje in razsklapjanje optičnih komponent brez montažnih operacij.
6.2.2	<ul style="list-style-type: none"> • spojnica • spojnica • cnojka • sklopnik 	<ul style="list-style-type: none"> • coupler 	Posrednik, ki omogoča fizično medsebojno povezovanje dveh ali več optičnih komponent.
6.2.3	<ul style="list-style-type: none"> • spoj • spojiste • cnoj • zveza 	<ul style="list-style-type: none"> • junction 	Fizični dotik (zveza, prehod) med dvema optičnima komponentama.
6.2.4	<ul style="list-style-type: none"> • nerazdvojni spoj optičnih vlakna • trajni spoj svetlosnih vlakna • cnoj na optičkih vlakna • spoj optičnih vlakna 	<ul style="list-style-type: none"> • fibre optics splice 	Neločljiva zveza dveh optičnih vlaknen.

TERMINOLOŠKI STANDARDI

1	2	3	4
6.2.5	<ul style="list-style-type: none"> • obrađenost krajeva • obrađenost završetka • обрадованост на краевите • обделаност конеч 	<ul style="list-style-type: none"> • end finish 	Stanje površine obdelanih koncov optičnega vlakna.
6.2.6	<ul style="list-style-type: none"> • završetak optičkog vlakna; završnica optičkog vlakna • završetak svjetlovodnog vlakna • завршок на оптичкото влакно • končnik optičnega vlakna 	<ul style="list-style-type: none"> • fibre optics terminus 	Element, s katerim se končuje optični vodnik in zagotavlja postavitev in utrditev optičnega vlakna v konektorju.
6.2.7	<ul style="list-style-type: none"> • uklanjanje omotača vlakna • uklanjanje primarne ili sekundarne zaštite • оголување на оптичкото влакно • голjenje vlakna 	<ul style="list-style-type: none"> • fibre stripping 	Postopek za odstranitev zaščitne plasti ali osnovne obloge z zaščiteno vlakna ali z vlakna z osnovno oblogo.